

工學碩士 學位請求論文

소용량 직류단 커패시터를 적용한 인버터 시스템의 고조파 저감 대책

Harmonic Reduction Measures of
an Inverter System with a Reduced DC Link Capacitor

指導教授 李 成 根

2015 年 2 月

韓國海洋大學校 大學院

電 氣 電 子 工 學 科

白 榮 珍

本 論 文 을 白 榮 珍 의 工 學 碩 士 學 位 論 文 으 로 認 准 함

委 員 長 : 工 學 博 士 金 潤 植 ㉠

委 員 : 工 學 博 士 吉 暻 碩 ㉠

委 員 : 工 學 博 士 李 成 根 ㉠



2014年 12月

韓 國 海 洋 大 學 校 大 學 院

電 氣 電 子 工 學 科

白 榮 珍

목 차

List of Tables	iii
List of Figures	iv
Abstract	v
1. 서 론	1
2. 기존의 고조파 대책	3
2.1 대용량 직류단 커패시터를 적용한 인버터 시스템	3
2.1.1 인버터 시스템의 고조파 발생	3
2.1.2 고조파의 영향 및 규제	6
2.1.3 수동 및 능동 필터를 이용한 대책	10
2.2 소용량 직류단 커패시터를 적용한 인버터 시스템	12
2.2.1 소용량 커패시터 적용 이유	12
2.2.2 커패시터 감소에 따른 문제점	15
2.2.3 리액터를 이용한 고조파 저감 대책	19
3. 제안한 고조파 저감 시스템	24
3.1 적응형 직류단 전압 보상을 이용한 고조파 저감	24
3.1.1 시스템 구성	24
3.1.2 적응 필터 설계	27
3.1.3 입력전압 감지 및 직류단 전압 지연 보상	30
3.2 스위칭 감소 기법을 이용한 고조파 저감	34
3.2.1 시스템 구성	34
3.2.2 최소거리 과변조 기법 보상	37

4. 실험 및 결과 고찰	44
4.1 시뮬레이션	44
4.2 실험 및 고찰	49
5. 결 론	55
감사의 글	56
참고문헌	57



List of Tables

표 2.1 IEC61000-3-12:2005 규제 Table	8
표 2.2 IEC61000-3-12:2011 규제 Table	8
표 4.1 고조파 측정 결과	54



List of Figures

그림 2.1	압축기 구동용 인버터 구성(일반적인 인버터 구성)	3
그림 2.2	일반적인 인버터 시스템의 입력전류 파형	4
그림 2.3	전압형 컨버터의 입력전류 시뮬레이션 고조파 분석	5
그림 2.4	고조파 규제 측정 위치	9
그림 2.5	병렬 수동 필터	10
그림 2.6	직렬 수동 필터	10
그림 2.7	병렬 능동 필터	11
그림 2.8	직렬 능동 필터	11
그림 2.9	저용량 직류단 전원 평활용 콘덴서를 적용한 시스템	13
그림 2.10	인버터 시스템 구성도	13
그림 2.11	커패시터 용량이 감소된 인버터 시스템의 입력전류 파형	14
그림 2.12	커패시터 용량이 감소된 경우 고조파 분석	14
그림 2.13	직류단 커패시터 용량 감소 인버터 구성	15
그림 2.14	직류단 커패시터 용량이 큰 경우 전압 변동 시뮬레이션	16
그림 2.15	직류단 커패시터 용량이 작은 경우 전압 변동 시뮬레이션	16
그림 2.16	직류단 감지부 지연 및 오차	17
그림 2.17	직류단 리액터를 적용한 인버터 회로	19
그림 2.18	직류단 리액터 적용한 인버터 구성도	19
그림 2.19	기존 공진 억제 제어 블록도	21
그림 2.20	능동 감소에 따른 공진 감쇄 효과	21
그림 2.21	인버터 시스템의 등가 회로	22
그림 3.1	제안한 적응형 보상 알고리즘 전체 구성도	25
그림 3.2	제안한 적응형 보상 로직 구성	27
그림 3.3	일반적인 적응 필터 구성	27
그림 3.4	적응형 직류단 전압 보상 알고리즘 구성	29
그림 3.5	입력 전원 PLL 구성	31

그림 3.6	입력 전압 및 PLL 출력 Theta	32
그림 3.7	직류단 전압 및 감지부 지연	33
그림 3.8	직류단 전압 및 지연 보상	33
그림 3.9	스위칭 감소 기법을 이용한 고조파 저감 구성도	34
그림 3.10	Inverter 전류에 따른 입력전류 및 상전류 파형	35
그림 3.11	Inverter 전류와 입력전류 상관관계	36
그림 3.12	Inverter 스위치 구성	36
그림 3.13	스위칭 상태에 따른 공간 벡터	37
그림 3.14	벡터 위치에 따른 스위칭 상태	38
그림 3.15	동일 위상 과변조	40
그림 3.16	최소거리 과변조 기법	41
그림 3.17	최소거리 과변조의 전압 변화	43
그림 4.1	MICOM PWM 생성부	44
그림 4.2	Offset PWM	45
그림 4.3	전원선 임피던스 증가 회로	45
그림 4.4	정류부 및 직류단 커패시터, 인버터 부	46
그림 4.5	과변조 기법을 사용하지 않는 경우 입력전류	47
그림 4.6	과변조 기법을 사용하는 경우 입력전류	47
그림 4.7	과변조 기법을 사용하지 않는 경우 고조파	48
그림 4.8	과변조 기법을 사용하는 경우 고조파	48
그림 4.9	실험 구성 사진	49
그림 4.10	리액터 추가에 의한 직류단 전압 공진 현상	51
그림 4.11	적응형 보상 로직 적용에 공진 감쇠 : gain 5	51
그림 4.12	적응형 보상 로직 적용시 공진 감쇠 : gain 10	52
그림 4.13	적응형 보상 로직 적용시 공진 감쇠 : gain 15	52
그림 4.14	일반적인 시스템의 PWM 출력 및 입력전류	53
그림 4.15	최소거리 과변조 기법을 사용한 시스템의 PWM	53

Harmonic Reduction Measures of an Inverter System with a Reduced DC Link Capacitor

By Young-Jin Baek

Department of Electrical and Electronics Engineering
The Graduate School of Korea Maritime and Ocean University
Busan, Republic of Korea

Abstract

Recently, Inverter System has been used in various industries. For this reason, there are many different types of research studies industry and academia for low-cost and long-life drive. Previously, large electrolytic capacitors are used as DC-link capacitors. There has recently been developed a inverter system using film capacitor.

By using the film capacitor, the DC link capacitor capacity is reduced. This the harmonic distortion is generated in the input current. Harmonic distortion has been regulated in countries such as Europe, CIS, China, and Turkey. Accordingly, it is necessary to attenuate harmonic contents. Therefore, we have analyzed for two ways to attenuate harmonic distortions at this thesis.

First, the method is an algorithm for adding a reactor to decrease a current harmonics, and suppressing the LC resonance generated at this time. We propose an adaptive DC-link voltage compensation algorithm. this algorithm is simple to implementation and has a short operating time. This corrects the compensation gain by accumulating the DC bus voltage error and

using the adaptive filter. When using the algorithms, it is possible to achieve a stabilization of the inverter with the film capacitor.

Second, the method is reduce the PWHC by eliminating the reactor and decreasing the PWM switching times.

The proposed algorithm reduces the PWM switching when the reference voltage exceeds the hexagon vector using the close magnitude overmodulation in order to reduce the harmonic components of the input current.



제 1 장 서 론

환경에 대한 사회적 관심이 높아지면서 한정된 자원의 효율적 이용에 대한 이슈가 제기되고 있다. 이에 산업계에서는 에너지 절감을 위하여 다양한 분야에 인버터를 적용하고 있다. 공조 시스템에서도 전체 시스템 효율에 대한 관심이 높아지면서 인버터(Inverter)를 적용한 제품이 확대되고 있는 추세이다.

에어컨은 압축, 응축, 팽창, 증발 과정을 통하여 열교환을 하게 되는데 압축 행정에서 압축기(Compressor)가 사용하는 에너지가 에어컨 소비전력의 대부분을 차지하고 있다. 기존의 시스템은 유도모터를 적용한 정속회전 압축기를 적용하는 경우가 많았으나, 에어컨의 고효율화 요구가 높아지면서 IPMSM(Interior Permanent Magnet Synchronous Motor)을 사용한 가변속 압축기를 적용하는 경우가 늘고 있다. 에어컨에서 가변속 압축기를 적용하면 실내외기 용량에 따른 부분부하 효율이 증가하게 되는 이점이 있다. 특히 시스템 에어컨(VRF : Variable Refrigerant Flow)의 경우 다수의 증발기가 하나의 배관으로 연결된 단배관 구조로 되어 있어 각각의 실내기에 유입되는 냉매의 양을 정밀하게 제어하는 기술이 필요하다. 실외기의 압축기에서 토출되는 냉매 유량의 정밀 제어를 위해서는 임의의 속도로 모터 운전이 가능한 인버터를 적용하는 것이 유리하다^[1]. 그리고 압축기의 경우 회전 속도의 3승으로 소비전력이 비례하므로 부하에 따라 최적 속도 제어를 하게 되는 경우 크게 시스템의 소비전력 감소를 얻을 수 있다.

시스템에어컨에 사용하는 인버터는 입력전원을 직류(DC)전원으로 변경하는 정류부와 직류 전원을 스위칭하여 교류(AC)전류를 출력하는 인버터부로 구성한다. 일반적으로 개발되는 에어컨 구동용 인버터에서는 정류된 전압을 직류 전압으로 평활하기 위한 용도로 대용량전해 커패시터를 사용하고 있다. 하지만 최근 커패시터 수명 및 제품 가격 감소를 이유로 소용량 필름 커패시터를 사용한 인버터가 개발되고 있다. 용량이 작은 직류단 커

패시터를 적용한 인버터는 고조파 성분이 포함된 입력전류를 보이는데 이러한 비선형 부하가 전력시스템에 연결되면, 부하의 변동으로 인해 전원 계통에 고조파전류와 무효 전력을 증가시켜 전력 품질을 악화시킨다^[2]. 전력 품질 악화가 발생하는 경우, 전체 전력 시스템의 안정성에 위해하게 된다. 이러한 이유로 고조파에 의한 전력품질 저하를 방지하기 위하여 유럽, CIS, 중국, 터키에서는 2005년 이래로 규제를 시작하고 있다. 규제지역의 제품 판매를 위하여 대상 국가에서 규제하고 있는 고조파 규제를 만족하여야 한다. 이러한 규제는 향후 지속적으로 강화될 것으로 예상되며, 규제를 만족 시키지 못하는 경우 제품의 판매에 어려움이 발생할 수 있다. 그리고 규제를 만족하여도 규제 등급에 따라 판매자는 S_{sce} 를 명기하도록 하며, 이에 따라 설치 대상에 제한이 발생한다.

본 논문에서는 소용량 직류단 커패시터를 적용한 에어컨 압축기 인버터의 고조파 감소를 위한 방법을 논하고자 한다. IPMSM Motor를 적용한 시스템 에어컨 압축기를 부하로 가지는 17kW급 인버터를 대상으로 한다. 논문의 구성은 다음과 같다. 1장에서는 서론을 통하여 에어컨에 인버터를 적용해야 하는 이유와 고조파 규제를 만족해야 하는 이유에 대해 기술하였고, 2장에서는 기존의 전해 커패시터를 적용한 시스템에서의 고조파 발생원인 및 영향에 대해 기술 하고, 고조파 규제 대책에 대해 정리한다. 그리고 직류단 커패시터 감소 원인 및 그에 따른 영향에 대해 설명한다. 고조파를 감쇄시키기 위하여 직류단 리액터를 사용함에 따라 발생하는 전압 공진 현상을 감쇄하는 기존 방법인 능동 감쇄 보상 알고리즘에 대해 설명한다. 3장에서는 기존 방식에 비해 적용이 용이한 적응형 직류단 전압 지연 보상 방법을 이용한 공진 억제 방식, H/W 추가 없는 PWM변조 기법 변경에 따른 고조파 개선에 대하여 검토한다. 4장에서 Matlab의 Simulink를 이용한 시뮬레이션 및 실 사용 제품에서의 실험으로 결과를 검증하였으며, 5장에서는 결론 및 향후 과제를 도출하였다.

제 2 장 기존의 고조파 대책

2.1 대용량 직류단 커패시터를 적용한 인버터 시스템

2.1.1 인버터 시스템의 고조파 발생

대용량 압축기 구동을 위한 인버터는 전압형 컨버터, 정류된 전압을 평활 하는 직류단 커패시터, IGBT등의 스위칭 소자를 이용하여 원하는 주파수를 생성하는 인버터로 구성된다. 수용가 전원 공급부의 임피던스를 고려하여 앞서 설명한 인버터를 표현하면 그림 2.1과 같이 구성할 수 있다.

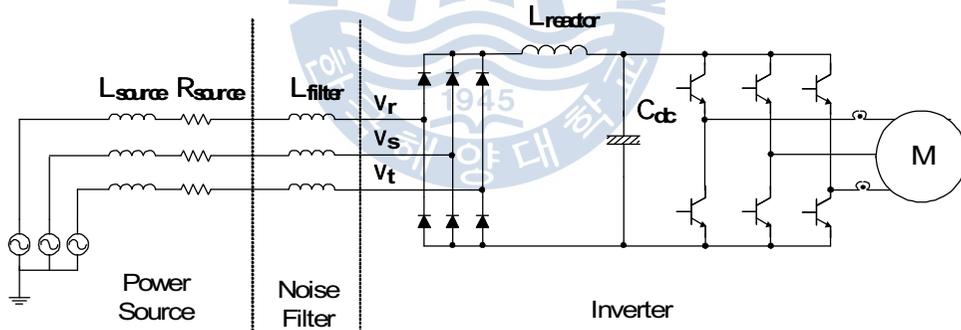


그림 2.1 압축기 구동용 인버터 구성(일반적인 인버터 구성)

Fig. 2.1 Inverter system for compressor

상기 시스템의 정류부에서는 브릿지 다이오드(Bridge Diode)를 적용한 전압형 컨버터를 사용한다. 이러한 전압형 컨버터를 구성하는 6개의 다이오드의 불연속도통으로 인해 입력전류는 6고조파가 주요하게 나타난다. 수식(2.1)과 (2.2)에 의해 5차, 7차, 11차, 13차 고조파가 주로 발생함을 알 수 있다^[3].

$$h = kq \pm 1 \quad (2.1)$$

$$I_h = \frac{I_1}{h} \quad (2.2)$$

h : 고조파 차수, k : 양의 정수, q : 정류회로의 펄스 수,

기존의 대용량 커패시터를 사용한 인버터의 입력전류 시뮬레이션을 하면 그림 2.2에서 보이는 것과 같은 형태의 저차 고조파 성분이 포함된 형태를 보이는 것을 볼 수 있다.

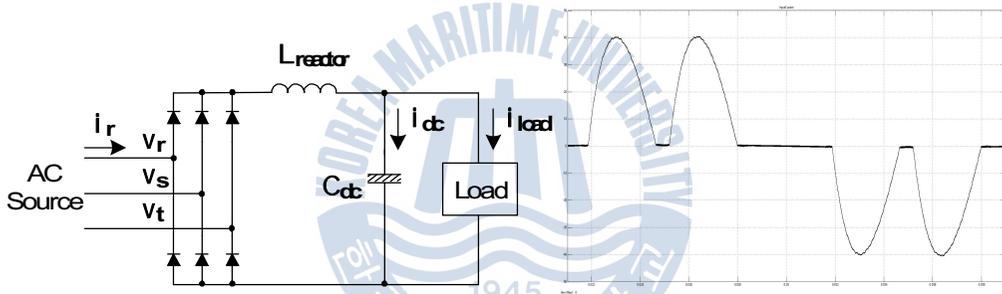


그림 2.2 일반적인 인버터 시스템의 입력전류 파형

Fig. 2.2 Input current waveform of typical inverter drive system

입력전류의 기본 주파수인 50Hz의 입력전류에 대해 FFT분석을 하면 그림 2.3과 같이 5차, 7차, 11차, 13차 고조파 성분이 비교적 높은 형태를 보인다. 분석결과 그래프를 보면 공급전원 기본파인 50Hz가 가장 큰 값을 보이는 것을 볼 수 있으며, 250Hz와 350Hz, 650Hz가 상대적으로 높은 수치를 보이는 것을 볼 수 있다. 이는 수식(2.1)에서 보인 것과 같은 결과이다.

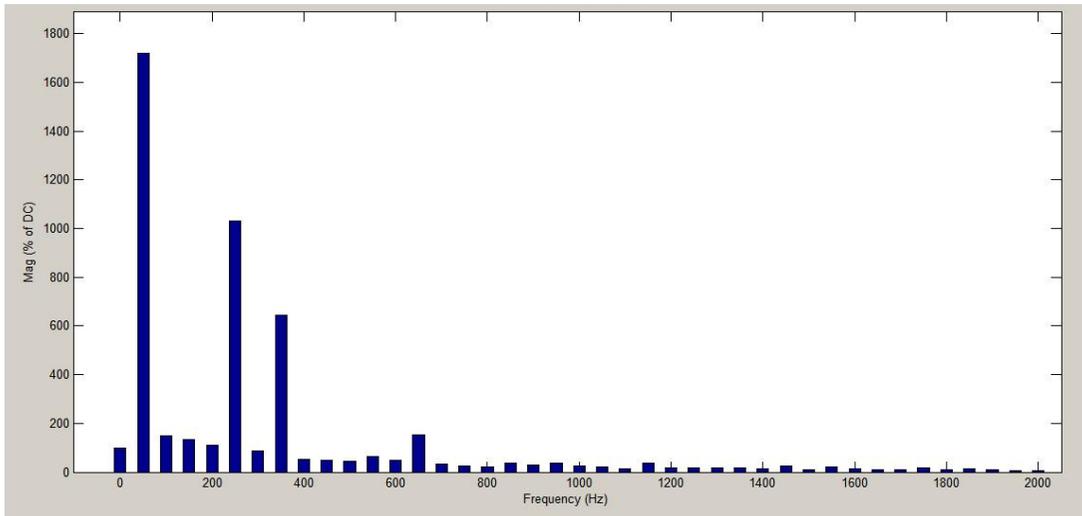


그림 2.3 전압형 컨버터의 입력전류 시뮬레이션 고조파 분석

Fig. 2.3 Harmonic simulation of input current with voltage converter



2.1.2 고조파의 영향 및 규제

입력전류는 기본파와 정수배 주파수 합으로 나타낼 수 있다. 이때 기본파 성분을 제외한 정수배 주파수를 고조파라고 한다. 고조파를 성분에 따라 분류 하면 정상분(Positive Sequence), 역상분(Negative Sequence), 영상분(Zero Sequence)으로 나눌 수 있다. 이러한 고조파 성분에 의해 다양한 형태의 영향이 나타난다.

첫 번째로 손실 증가를 발생시킨다. 인버터 동작에 따른 고조파 성분에 의해 배전망에 고조파 전압 및 전류가 발생한다. 전동기와 발전기가 동일한 배전망에 설치된 경우 고조파에 의한 철손 및 동손의 증가를 야기한다. 5고조파와 7고조파와 같은 복수의 고조파는 자계와 고조파전류가 기계적 공진을 형성함으로써 발생되는데^[4], 이러한 손실의 증가는 시스템의 과열 및 효율의 저하를 발생시키며 전동기의 토크에도 영향을 준다. 변압기의 경우 고조파 전류에 의한 동손 및 표류손 증가가 발생하고, 고조파 전압에 의해서는 철손이 증가한다. 이러한 손실의 증가는 변압기 효율 감소 및 발열 증가로 영향을 주고 있다. 개폐기와 계전기 또한 고조파 전류로 열과 손실을 증가시켜 이로 인해 정상상태의 전류 운반 능력이 감쇄하게 된다.

두 번째는 고조파에 의한 시스템의 이상동작 발생이 있다. 역상 고조파 성분의 경우 전동기에 역토크 및 맥동 토크를 생성하여 소음을 발생시킨다. 전압 왜곡이 발생하면 왜곡된 전압을 감지하게 되어 영점 감지(Zero-crossing) 기법을 사용하는 전자 장비들의 오동작이 발생할 수 있으며 고조파의 유입으로 인한 전자 결합(magnetic coupling)등으로 인해 영향을 받기도 한다. 특히 의료장비와 같은 경우 오동작이 미치는 영향이 크며 장비의 소손이외의 2차적 문제들을 발생시키기도 한다.

세 번째는 고조파에 의한 시스템 소손이다. 왜곡된 전류 스트레스에 의해 발생하는 코로나에 의해 절연이 파괴되며 이러한 형태의 파괴로 인해 케이블의 소손이 발생하게 된다. 고조파는 기본차수에 비해 주파수가 상승하므로, 이로 인해 콘덴서의 임피던스가 작아지며 과열이 발생하여 절연물의 소손을 발생시키는 원인이 되기도 한다.

앞서 표현한 바와 같이 다양한 형태를 보이는 고조파로 인한 장비들의 오동작 및 손실 증가와 같은 영향이 원인이 되어 관련 규제가 확산되고 있는 추세이다. 고조파 관련 규제의 종류는 IEEE 519-1991, IEEE 1531-2003, IEEE 1459-2000, IEC61000이 있으며, 시스템 에어컨의 규제는 각 상당 전류가 16[A]를 초과하며 75[A] 이하인 경우 IEC61000-3-12의 규제를 따르도록 하고 있다^[5].

IEC61000-3-12는 부하의 특성에 따라 다양한 시험 방법이 있는데, 에어컨 부하의 경우 균등한 3상 전원 장치(Balanced 3 Phase equipment)로 구분되어 수식(2.3)과 같이 5차, 7차, 11차, 13차 고조파에 대해 규제한다.

$$n \text{ 차 왜형율} = \frac{I_n}{I_1} [\%] \quad (2.3)$$

각 차수별 왜곡율 뿐 아니라 총 고조파 왜곡율(Total Harmonic Distortion : THD) 및 부분 가중 고조파 왜곡율(Partial Weighted Harmonic Distortion : PWHD)를 규제 하였으나 2011년 이후 총 고조파 전류(Total Harmonic Current : THC) 및 부분 가중 고조파 전류(Partial Weighted Harmonic Current : PWHC)를 규제 하는 것으로 변경되었다.

$$THD = \sqrt{\sum_{n=2}^{40} \left(\frac{I_n}{I_1}\right)^2} \quad (2.4)$$

$$PWHD = \sqrt{\sum_{n=2}^{40} n \left(\frac{I_n}{I_1}\right)^2} \quad (2.5)$$

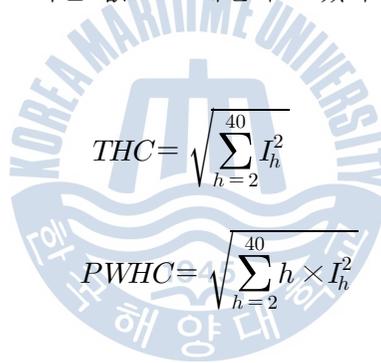
THD 및 PWHD는 수식(2.4)와 수식(2.5)를 따르며 표 2.1에서 보이는 것과 같은 비율로서 제한하고 있으며 Minimal R_{sce} 에 따라 규제 Grade를 나누고 있다.

표 2.1 IEC61000-3-12:2005 규제 Table

Table 2.1 IEC61000-3-12:2005 Table

Minimal R_{sce}	Harmonic Current Distortion factors[%]		Admissible individual harmonic Distortion I_n/I_1 [%]			
	THD	$PWHD$	I_5	I_7	I_{11}	I_{13}
33	13	22	10.7	7.2	3.1	2
66	16	25	14	9	5	3
120	22	28	19	12	7	4
250	37	38	31	20	12	7
≥ 350	48	46	40	25	15	10

THC 및 PWHC는 수식(2.6), (2.7)과 같이 전류 값의 총 RMS를 기준으로 계산하고 표 2.2와 같이 기본파 전류로 나눈 값으로 제한하고 있다.



$$THC = \sqrt{\sum_{h=2}^{40} I_h^2} \quad (2.6)$$

$$PWHC = \sqrt{\sum_{h=2}^{40} h \times I_h^2} \quad (2.7)$$

표 2.2 IEC61000-3-12:2011 규제 Table

Table 2.2 IEC61000-3-12:2011 Table

Minimal R_{sce}	Admissible harmonic parameters[%]		Admissible individual harmonic current I_n/I_{ref} [%]			
	THC/I_{ref}	$PWHC/I_{ref}$	I_5	I_7	I_{11}	I_{13}
33	13	22	10.7	7.2	3.1	2
66	16	25	14	9	5	3
120	22	28	19	12	7	4
250	37	38	31	20	12	7
≥ 350	48	46	40	25	15	10

배전 변압기 2차측 수용가 내부 결선을 간략히 표시하면 그림 2.4와 같다. 변압기에서 공통 결합 지점(PCC : Point of Common Coupling)까지의 부하를 Line Impedance라고 하며, 부하가 접속되는 지점을 PCC라고 한다. 전력 변환장치를 배전망에서 사용하면서 입력전원의 왜곡이 발생하고 그로 인해 발생된 고조파 전류가 다른 기기에 영향을 준다. 이를 규제하기 위하여 각 국가에서는 변압기에서의 공통 결합 지점에서의 전류에 규제를 하여 전원 품질을 관리하고 있다^[6].

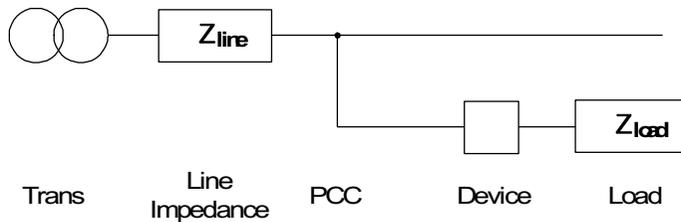


그림 2.4 고조파 규제 측정 위치

Fig. 2.4 Harmonic regulatory measure location

본 논문에서는 부하 전원 인입부에 측정 장비를 설치하여 실험하였으며, 2011년 이후 IEC에서 규제하고 있는 THC 및 PWHC를 통해 고조파 수준을 분석하고 각 차수별 고조파 수준을 파악하고자 한다.

2.1.3 수동 및 능동 필터를 이용한 대책

기존의 인버터 시스템의 고조파 규제 대응을 위한 방법에는 전력 필터를 사용하는 방법이 있다. 주로 사용하는 방식은 그림 2.5와 같은 병렬 수동 필터(Shunt passive filter)를 사용하여 간단히 적용하는 방법이 있다. 전원 인입부에 L과 C로 구성된 필터(Filter)를 설치하는 방식이다. 제거하고자 하는 공진 주파수에 대해 L-C 공진이 발생하도록 하여 고조파 제거를 한다. 이러한 방식의 경우 간단하고 경제적이지만 보상 성능이 떨어지는 단점이 있다^[7].

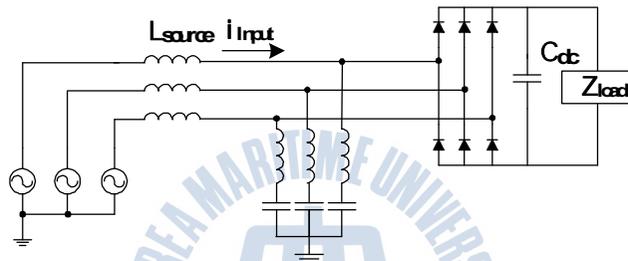


그림 2.5 병렬 수동 필터
Fig. 2.5 Shunt passive filter

그림 2.6과 같은 직렬 수동 필터(Series passive filters)를 사용하는 방법은 전원부에 직렬로 L-C 병렬 공진회로를 추가하는 방법이다. 필터의 특성이 전원 임피던스에 영향을 받지 않으나 기본파에 의한 전압 강하가 발생하는 단점이 있다^[7].

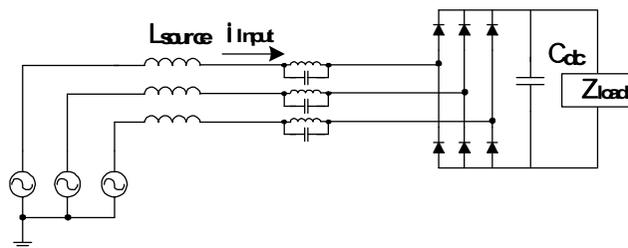


그림 2.6 직렬 수동 필터
Fig. 2.6 Series passive filters

그림 2.7과 같은 병렬 능동 필터(Shunt active filter)를 이용하여 고조파 전류를 보상하는 방법의 경우 고조파 전류와 반대되는 전류를 부하에 공급하여 보상하는 방식이다. 보상 회로를 구성하여야하기 때문에 가격이 상승하며 고장요인이 증가하게 된다^[7].

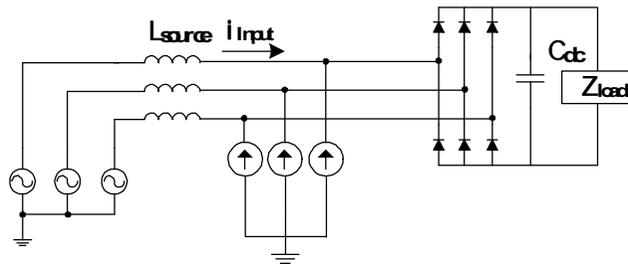


그림 2.7 병렬 능동 필터
Fig. 2.7 Shunt active filter

그림 2.8과 같은 직렬 능동 필터(Series active filter)의 경우 보상기의 용량이 커야 하여 보상능력이 병렬 필터에 비해 떨어져 사용하지 않는다. 이러한 시스템의 경우 추가적인 회로 및 제어로직(Logic)이 구성되어야 하며, 시스템 복잡도가 높아져 압축기 구동용 인버터 시스템에 적용하기에는 한계가 있다^[7]. 따라서 기존 시스템은 일반적으로 직류단 리액터를 설계하여 고조파에 대응하는 방법으로 설계하였다.

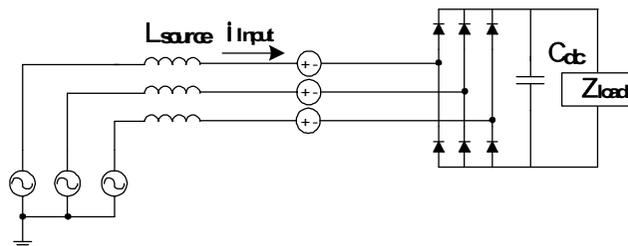


그림 2.8 직렬 능동 필터
Fig. 2.8 Series active filter

2.2 소용량 직류단 커패시터를 적용한 인버터 시스템

2.2.1 소용량 커패시터 적용 이유

지금까지의 일반적인 형태의 인버터 시스템에서는 전해 커패시터를 직류단 전원안정화를 위하여 사용하였다. 전해 커패시터의 전극으로 알루미늄 호일을 애칭(etching) 하여 사용하는데, 이러한 애칭 작업을 통해 표면적을 크게 증가시킬 수 있기 때문에 단위 면적당 용량이 큰 커패시터를 제작할 수 있다. 필름의 애칭 된 표면 공간을 채우기 위하여 전해액을 사용하는데 이때 사용되는 전해액이 서서히 증발하여 수명이 감소되는 현상이 발생한다. 콘덴서 업계에서는 수명계산 수식을 이용하여 콘덴서 수명을 산출하는데 콘덴서 주변 온도가 높아지는 경우 수식(2.8)과 같이 예상 수명이 작아진다.

$$L_X = L_O \times A \left(\frac{T_o - T_X}{10} \right) \quad (2.8)$$

L_X : 실제 사용온도에서의 추정 수명(Hrs), L_O : 최고 사용온도에서의 추정 수명,

T_o : 최고 사용 온도, T_X : 실제 사용온도, A : 온도 가속계수

직류단 전원 평활용으로 많이 사용하였던 전해 커패시터의 경우 온도에 따른 수명 감쇄가 발생하고 높은 커패시터 용량을 생성하기 위하여 다수의 커패시터를 사용해야하며 이에 따라 가격이 높아져 최근에는 필름 커패시터를 적용하는 제품이 개발되고 있다.

필름 커패시터는 PP 필름에 알루미늄 증착 공정을 거쳐 제작하게 되는데 공정상의 특성으로 인해 전해 커패시터에서 사용하는 애칭작업을 하지 않아 커패시터 용량이 작다. 따라서 직류단에 필름 커패시터를 사용하기 될 경우 기존 용량에 비해 50분의 1 수준의 용량으로 인버터가 설계된다. 반면에 커패시터의 주요 특성인 허용 리플 전류(Ripple Current)가 10~20[A]로 전해 커패시터에 비해서 높은 값을 가지는 특성이 있으므로 작은 커패시턴스임에도 인버터 시스템의 직류단에 적용이 가능하다.

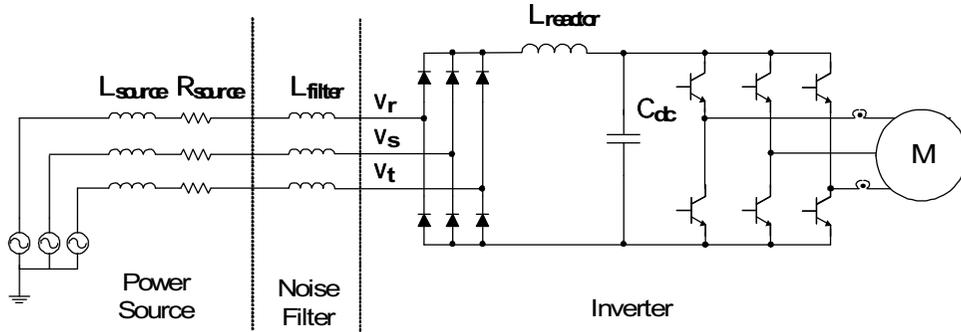


그림 2.9 저용량 직류단 전원 평활용 콘덴서를 적용한 시스템
 Fig. 2.9 Drive inverter system with reduced capacitance

그림 2.9의 직류단 전원 평활용으로 저용량 콘덴서를 적용한 시스템을 입력전원 등가 임피던스와 커패시터로 그림 2.10과 같이 간략히 도식화할 수 있다.

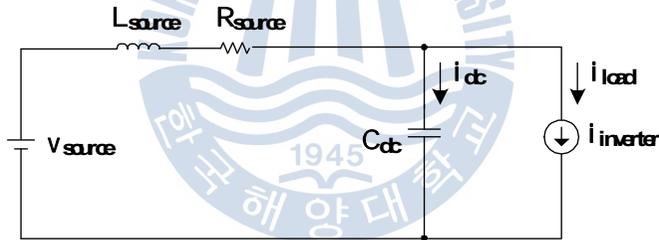


그림 2.10 인버터 시스템 구성도
 Fig. 2.10 Inverter system configuration

전원 공급단 인덕턴스(Inductance)는 매우 작아서 전류의 고조파를 감쇄할 수 없으며 그에 따라 인버터 스위칭 전류가 입력전류에 그대로 투영된다. 즉 인버터 시스템의 스위칭 전류의 형태에 따라 입력전류 형태가 변화하는 현상이 발생하며 이러한 이유로 스위칭 전류에 의한 고조파 성분이 입력전류에 발생한다. 실제 인버터의 스위칭 캐리어(Carrier) 주파수가 수 kHz에 해당하므로 수 kHz의 입력전류 왜곡이 발생한다. 이러한 특성으로 인해 고조파관련 규제항목 중 PWHC 규제 항목이 높게 발생하는 것을 알 수 있다.

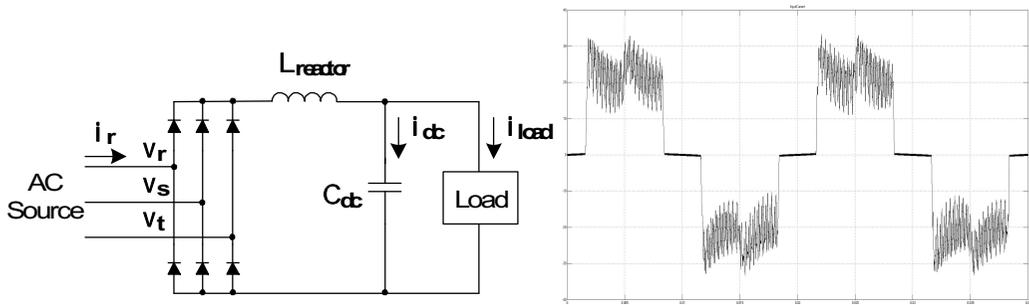


그림 2.11 커패시터 용량이 감소된 인버터 시스템의 입력전류 파형
 Fig. 2.11 Input current waveform of inverter system with reduced capacitance

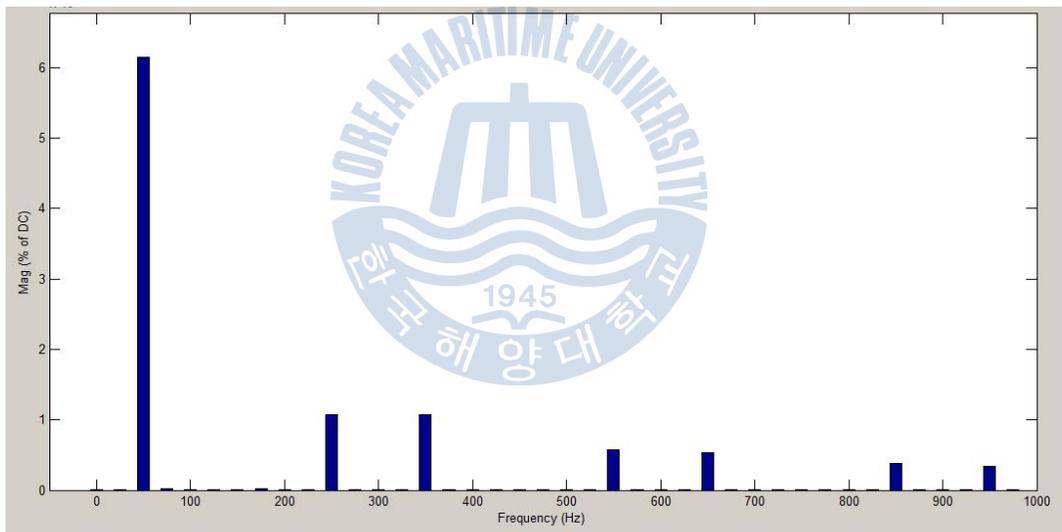


그림 2.12 커패시터 용량이 감소된 경우 고조파 분석
 Fig. 2.12 Harmonic simulation of input current with reduced capacitance

소용량 직류단 커패시터를 적용하는 경우의 입력전류 파형 및 FFT분석을 하면 그림 2.11과 같으며 실제 입력전류 파형을 측정하여 분석하면 그림 2.12와 같이 고주파 성분이 포함된 전류 형태를 보이는 것을 확인할 수 있다.

2.2.2 커패시터 감소에 따른 문제점

직류단 커패시터 용량이 감소하는 경우 그림 2.13과 같이 기존의 인버터와 동일한 구성에서 커패시터 용량만 감소하게 된다. 기존의 인버터시스템에서와 같이 커패시터 용량이 큰 경우 모터 운전 시 직류단 전압 변동이 크지 않다. 이러한 경우 직류단의 감지 전압에 오차 혹은 지연이 발생하여도 출력 전류의 형상이 왜곡되지 않는다. 대용량 커패시터를 적용한 경우를 시뮬레이션 해보면 그림 2.14 결과와 같이 $20[V_{pp}]$ 내외의 비교적 작은 전압 변동이 발생한다. 하지만 그림 2.15과 같이 콘덴서 용량이 감소하는 경우 직류단 전압은 입력전압 주파수의 6배에 해당하는 주기로 $100[V_{pp}]$ 전압 변동이 발생 한다. 3상의 입력전압을 다이오드(Diode)로 정류하기 때문에 전원 주파수의 6배 주파수가 직류단 전압에 투영되는 것이다.

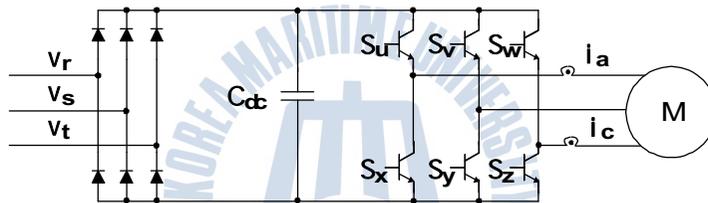


그림 2.13 직류단 커패시터 용량 감소 인버터 구성
 Fig. 2.13 Inverter System with reduced DC-link capacitance

기존의 대용량 커패시터를 사용한 경우에는 안정적인 직류단 전압으로 감지부 지연이 상전류 왜곡에 영향을 주지 않는 수준이었지만, 소용량 커패시터를 사용한 경우 직류단 전압 변동의 발생은 상전류 왜곡에 영향을 주는 수준이다. 직류단 전압 감지부 R-C 로우 패스 필터(Low Pass Filter)에 의한 지연과 S/W 로우 패스 필터(Low Pass Filter)에 의한 지연으로 인하여 전압 출력에 오차가 발생하게 되며 이로 인해 상전류가 입력전압의 6배에 해당하는 고조파로 왜곡 되는 현상이 발생한다. 이러한 형태의 모터에 인가되는 상전류의 왜곡 현상을 감쇄하기 위하여 직류단 전압의 감지 지연을 보상하는 것이 필요하다.

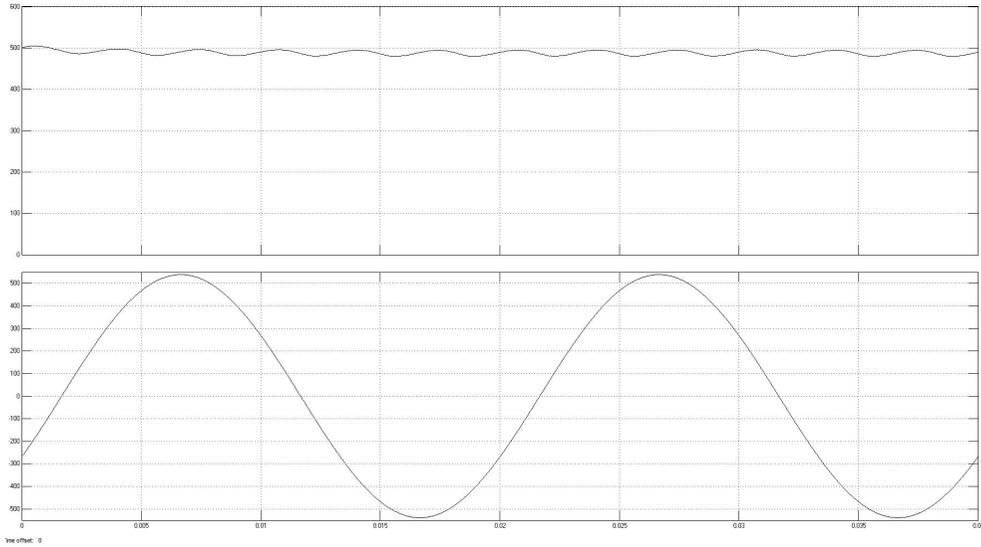


그림 2.14 직류단 커패시터 용량이 큰 경우 전압 변동 시뮬레이션
 Ch1. 직류단 전압 (100V/div, 0.005s)
 Ch2. 입력전압 (100V/div, 0.005s)

Fig. 2.14 Waveform of simulation with typical capacitance

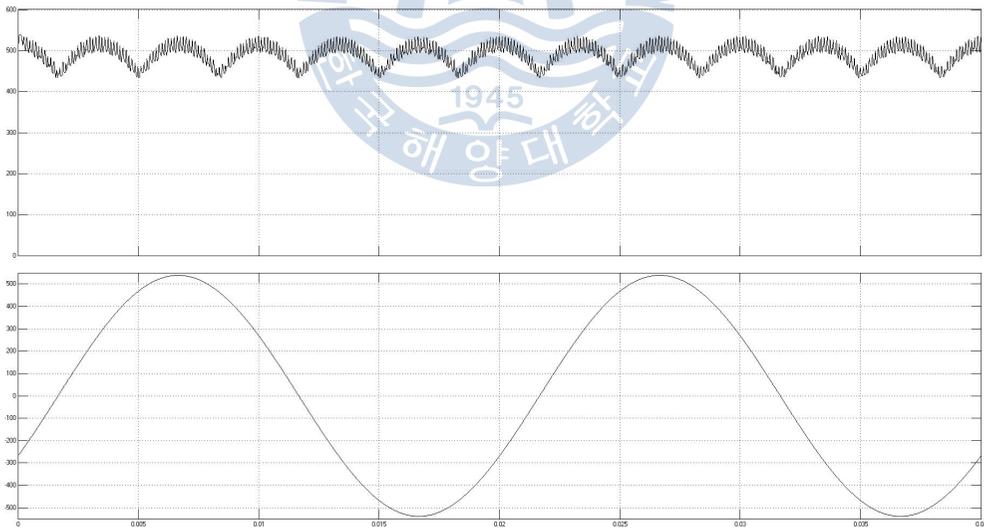


그림 2.15 직류단 커패시터 용량이 작은 경우 전압 변동 시뮬레이션
 Ch1. 직류단 전압 (100V/div, 0.005s)
 Ch2. 입력전압 (100V/div, 0.005s)

Fig. 2.15 Waveform of simulation with typical capacitance

그림 2.16 에서 보이는 것과 같이 시간에 따라 형태가 변하는 직류단 전압이 발생하는 경우 실제 직류단 전압과 감지부의 오차를 정확히 보상하지 않으면 전압 지령과 실제 출력되는 전압에 오차가 발생한다.

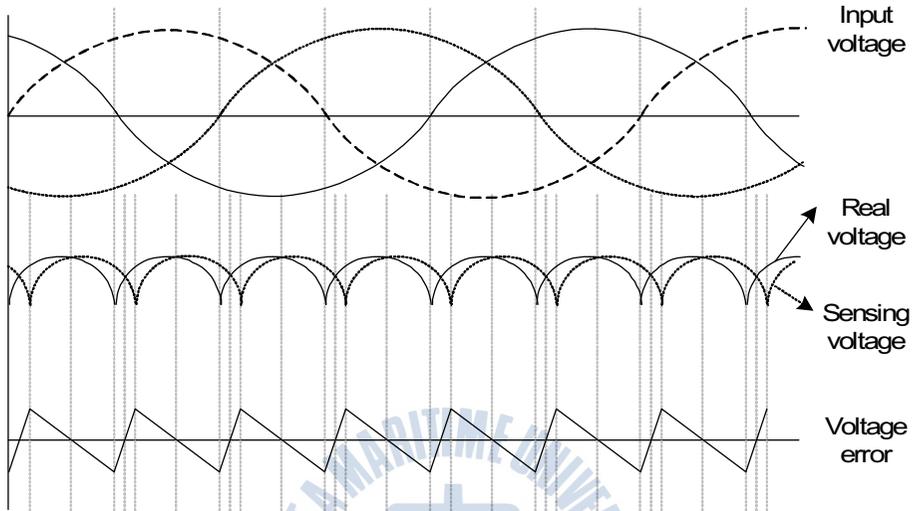


그림 2.16 직류단 감지부 지연 및 오차
Fig. 2.16 DC-link sensing delay and error

전류 제어기 출력인 v_{qs}^* , v_{ds}^* 에 대한 지령치가 입력되면 전압 지령을 3상에 해당하는 지령으로 변경하기 위하여 수식(2.9)를 이용한다.

$$\begin{bmatrix} v_{as}^* \\ v_{bs}^* \\ v_{cs}^* \end{bmatrix} = \begin{bmatrix} \frac{2}{3} & 0 \\ -\frac{1}{3} & \frac{1}{\sqrt{3}} \\ -\frac{1}{3} & -\frac{1}{\sqrt{3}} \end{bmatrix} \begin{bmatrix} v_{ds}^* \\ v_{qs}^* \end{bmatrix} \quad (2.9)$$

3상의 지령치를 통해 각 상의 스위칭 시간을 계산하기 위해 수식(2.10)을 사용하며 이때 직류단 전압(V_{dc})을 적용하는데 이때, 앞서 설명한 실제 직류단 전압과 감지부 전압의 차이에 의해 PWM 스위칭 시간에 오차가 발생하고 이로 인

해 상전류 왜곡 현상이 발생하게 된다.

$$\begin{bmatrix} T_{as} \\ T_{bs} \\ T_{cs} \end{bmatrix} = \frac{T_s}{V_{dc}} \begin{bmatrix} v_{as}^* \\ v_{bs}^* \\ v_{cs}^* \end{bmatrix} \quad (2.10)$$

따라서 시간에 따라 변동하는 직류단 전압(V_{dc})을 정확히 예측하여 상전류 왜곡 현상을 감쇄하는 방법을 적용하는 것이 필요하다.



2.2.3 리액터를 이용한 고조파 저감 대책

인버터 부하는 정전력 부하로서 직류단 전압이 감소하면 상전류는 증가하고 직류단 전압이 증가하면 상전류가 감소하는 음의 임피던스(Negative Impedance) 특성을 가진다^{[8][9]}. 이러한 특성으로 인해 인버터 동작 시 특정 공진 주파수로 직류단 전압이 공진하여 전압 왜곡 현상이 발생하고, 직류단 전압 왜곡은 상전류를 불안정하게 하여 시스템 안정도를 떨어트린다. 이러한 LC공진 현상에 대해 기존에 발표되었던 공진 억제 알고리즘에 대해 검토하고자 한다.

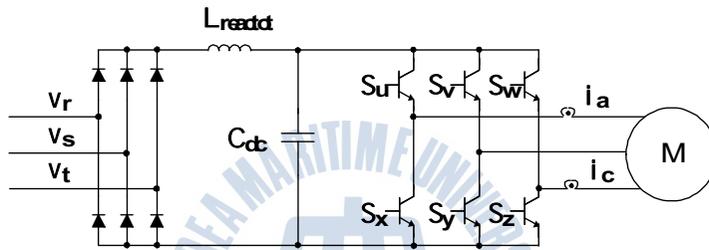


그림 2.17 직류단 리액터를 적용한 인버터 회로
Fig. 2.17 Circuit diagram of DC reactor inverter

앞서 직류단 커패시터 감소의 영향에서 설명하였듯이 직류단 커패시터 용량이 기존대비 감소함에 따라 입력전류에 높은 주파수의 고조파가 포함된다.

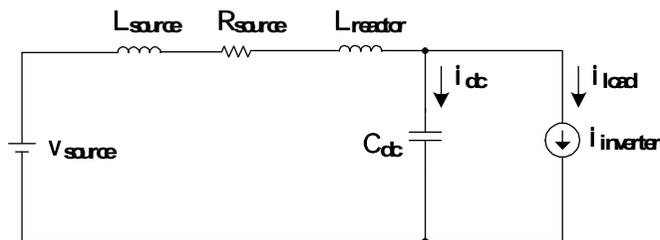


그림 2.18 직류단 리액터 적용한 인버터 구성도
Fig. 2.18 diagram of DC reactor inverter

이러한 고조파를 제거하기 위하여 기존의 인버터와 동일한 위치에 리액터를 추가한다. 정류부 출력부에 직류단 리액터를 그림 2.17과 같이 추가한다. 리액터가 추가된 시스템을 간략화하여 표기하면 그림 2.18과 같다. 이때 시스템은 L과 C의 값에 따라 수식 (2.11)의 공진 주파수로 공진한다^[9].

$$w_r = \frac{1}{\sqrt{L_{Reactor} C_{DC}}} \quad (2.11)$$

이 공진점에서 직류단 전압 왜곡이 발생하며 이에 따라 상전류 왜곡이 발생한다. 일반적으로 직류단에 적용하는 리액터는 공급 전원 주파수에서 인덕턴스(Inductance)를 유지하기 위하여 규소강판 코어(Core)를 적용한 리액터(Reactor)를 사용한다. 리액터를 제작하는 구리 혹은 알루미늄 권선의 가격 및 크기에 대한 제약으로 인해 인덕턴스를 높이는 형태로 설계를 하여 제품에 적용하는 것에는 한계가 있다. 일반적으로 2~4mH로 설계를 하며 커패시터는 20~40uF으로 적용한다.

소용량 직류단 커패시터와 직류단 리액터에 의한 공진을 억제하기 위하여 학계 및 산업계에서는 다양한 방식을 연구하고 있다. 첫 번째로 입력단에 저항을 삽입하는 방법이 제안되었으나 저항발열 및 이에 따른 손실에 의한 시스템 효율 감쇄가 발생하여 사용되지 않는다. 두 번째는 부하 전류 지령을 직류단 전원을 안정화하는 제어기를 사용하는 방법이 있으나 전류 제어기의 대역폭이 공진에 비해 빨라야 해서 구현에 어려움이 있다. 세 번째로 전동기 부하 임피던스 모델을 이용하여 전압 지령을 수정하는 방법이 있으나 제어 지연으로 인해 제어기 이득이 높지 않아 충분한 감쇄 효과를 나타내지 못하는 문제가 있다^[9].

이와 같은 제어 방법의 문제점을 개선하기 위하여 직류단 전압 추정 및 입력 전압 추정을 통하여 양의 저항 성분을 추가해 공진을 억제하는 능동 감쇄를 이용한 전압 안정화 방법이 제안되었다.

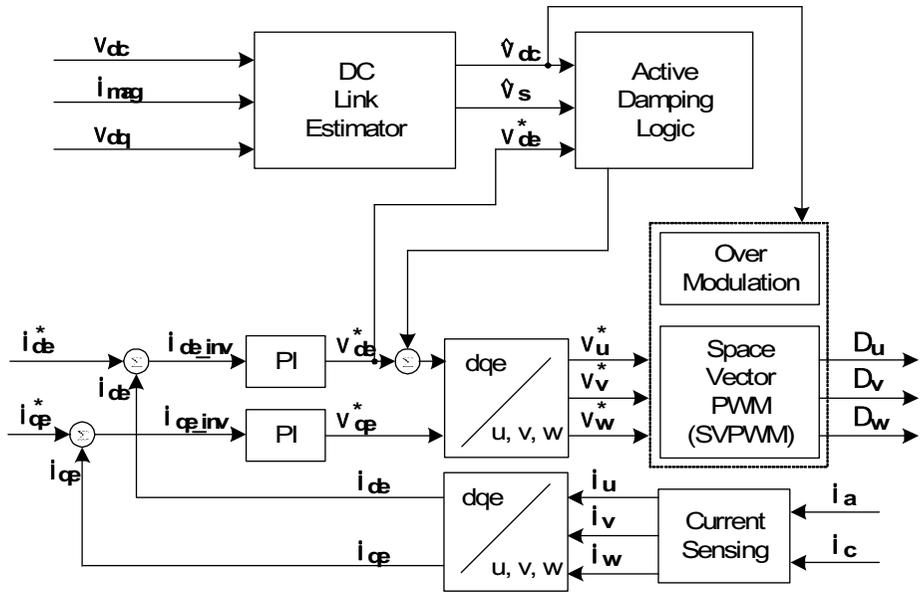


그림 2.19 기존 공진 억제 제어 블록도
 Fig. 2.19 block diagram of typical damping logic

이러한 방법은 그림 2.19와 같이 크게 직류단 전압 추정기 및 능동감쇄 보상기로 이루어진다. 이러한 전압 보상기를 사용하게 되는 경우 그림 2.20과 같이 리액터와 병렬로 저항을 삽입한 것과 동일한 효과를 나타낸다^[9].

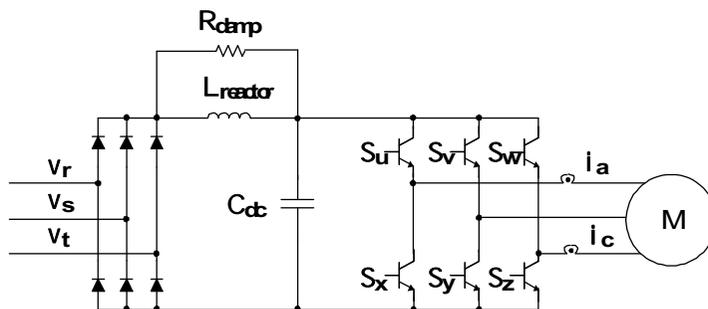


그림 2.20 능동 감소에 따른 공진 감쇄 효과
 Fig. 2.20 Effect of active damping logic

그림 2.21는 정출력의 부하가 연결되어 있는 인버터 시스템의 등가회로이다.

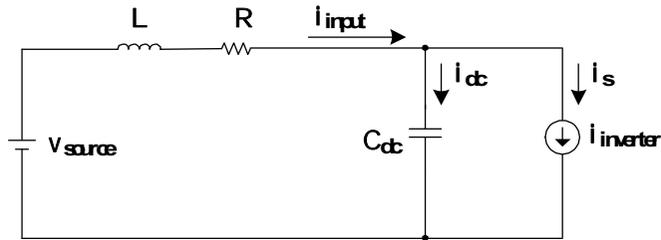


그림 2.21 인버터 시스템의 등가 회로
Fig. 2.21 equivalent circuit of Inverter system

정전력 부하인 인버터의 전류 i_{inv} 는 수식(2.12)와 같이 정의할 수 있다.

$$i_{inv} = \frac{P}{v_{dc}} \quad (2.12)$$

정출력 인버터 등가 회로를 미분방정식으로 표현하면 수식(2.13), 수식(2.14)와 같다.

$$\begin{cases} L_f \frac{di_s}{dt} = V_s - Ri_s - v_{dc} \\ C_{dc} \frac{dv_{dc}}{dt} = i_s - i_{inv} \end{cases} \quad (2.13)$$

$$\Rightarrow \begin{cases} L_f \frac{di_s}{dt} = V_s - Ri_s - v_{dc} \\ C_{dc} \frac{dv_{dc}}{dt} = i_s - P/V_{dc} \end{cases} \quad (2.14)$$

이때 P/V_{dc} 는 수식 (2.15)와 같이 선형화할 수 있다.

$$\frac{P}{v_{dc}} = \frac{P}{v_s} + \frac{P}{v_s^2}(v_s - v_{dc}) \quad (2.15)$$

이를 통해 미분 방정식을 정리하면 수식(2.16)과 같은 형태가 된다.

$$\begin{cases} L_f \frac{di_s}{dt} = v_s - Ri_s - v_{dc} \\ C_{dc} \frac{dv_{dc}}{dt} = i_s - \frac{P}{v_s} - \frac{P}{v_s^2}(v_s - v_{dc}) \end{cases} \quad (2.16)$$

이때 $-\frac{P}{v_s^2}(v_s - v_{dc})$ 에 의해 음의 임피던스 형태의 반응이 발생하고 시스템이 불안정해짐을 확인할 수 있다. 이러한 불안정 요소를 제거하여 시스템을 안정화할 수 있다. 첫 번째 방법으로 능동 감쇄 전류를 추가하여 전압 안정화를 하는 방법이 있으나 실제로는 제어기 출력 지연으로 계수의 크기를 키우는데 한계가 있다. 두 번째로 상기 수식을 전류 기준 좌표 평면상의 내적이 일정한 전압 벡터를 선택하여 v_d^* 에 수식(2.17)을 추가하는 방식을 사용한다^[9].

$$v_{d_{damp}}^{i*} = -\frac{v_d^{i*} v_{dc}}{v_s^2}(v_s - v_{dc}) \quad (2.17)$$

제 3 장 제안한 고조파 저감 시스템

3.1 적응형 직류단 전압 보상을 이용한 고조파 저감

능동 감쇄를 이용한 전압 안정화 방법은 직류단 전압 추정기 및 로직 구현이 복잡하고 연산을 위한 시간을 많이 소비하게 된다. 에어컨 압축기 구동을 위한 인버터 시스템은 성능이 낮은 엮가형의 마이컴을 사용하여 구현하며 이에 따라 수행시간이 많이 걸리는 기존의 관측기를 사용하는 로직을 적용하기에는 어려움이 있다. 그리고 추정기(Estimator)의 직류단 전압 및 입력전압 추정이 정확하지 않은 경우 모터 출력인 상전류의 왜곡이 심화되는 것을 확인할 수 있다. 이에 따라 구현이 간단하며 구조가 단순하여 수행시간이 짧으면서 기존과 유사한 성능으로 직류단 전압 공진을 감쇄할 수 있는 적응형 직류단 전압 지연 보상 알고리즘을 제안하고자 한다.

3.1.1 시스템 구성

배전망의 부하 변동에 따른 입력전압 변동에 대해 실시간으로 예측하여 보상하기에는 어려움이 따른다. 또한 공급 전원 시스템의 음의 부하 특성이 각기 다르며 다양한 환경이 구성될 수 있다. 특히 하나의 전원망에 동일한 특성의 인버터가 병렬로 연결되는 경우의 상호 공진에 의한 왜곡에 대한 대책 또한 필요하다. 이러한 다양한 요구 사양에 따라 리액터를 추가해서 발생하는 직류단 전압 공진 현상을 기존의 제어기를 이용하여 개선하는데 한계가 있다. 따라서 구동 환경에 적응하는 방법으로 공진 감쇄를 할 수 있는 제어가 필요하다. 배전망 특성에 따라 입력전압 왜곡이 발생하고 이러한 왜곡은 직류단 전압에 투영이 되는데 이러한 원리를 이용하여 적응형 알고리즘을 기반으로 하는 직류단 전압 지연 보상 방법을 설계하였다. 적응형 직류단 전압 보상 로직은 입력전압

의 위상을 감지하기 위한 전압 PLL부와 전압 보상부, 적응형 보상필터로 나눌 수 있다.

직류단 전압 왜곡이 적은 경우 직류단 전압 보상율을 높여 상전류의 왜곡을 감쇄시키며, 배전망의 불안정으로 인해 입력전압 왜곡이 발생하여 직류단 전압 왜곡이 많은 경우는 전압 보상을 감소시켜 인버터에서 발생하는 음의 임피던스를 억제하는 형태로 제어하여 전체 배전 시스템의 안정성을 높인다.

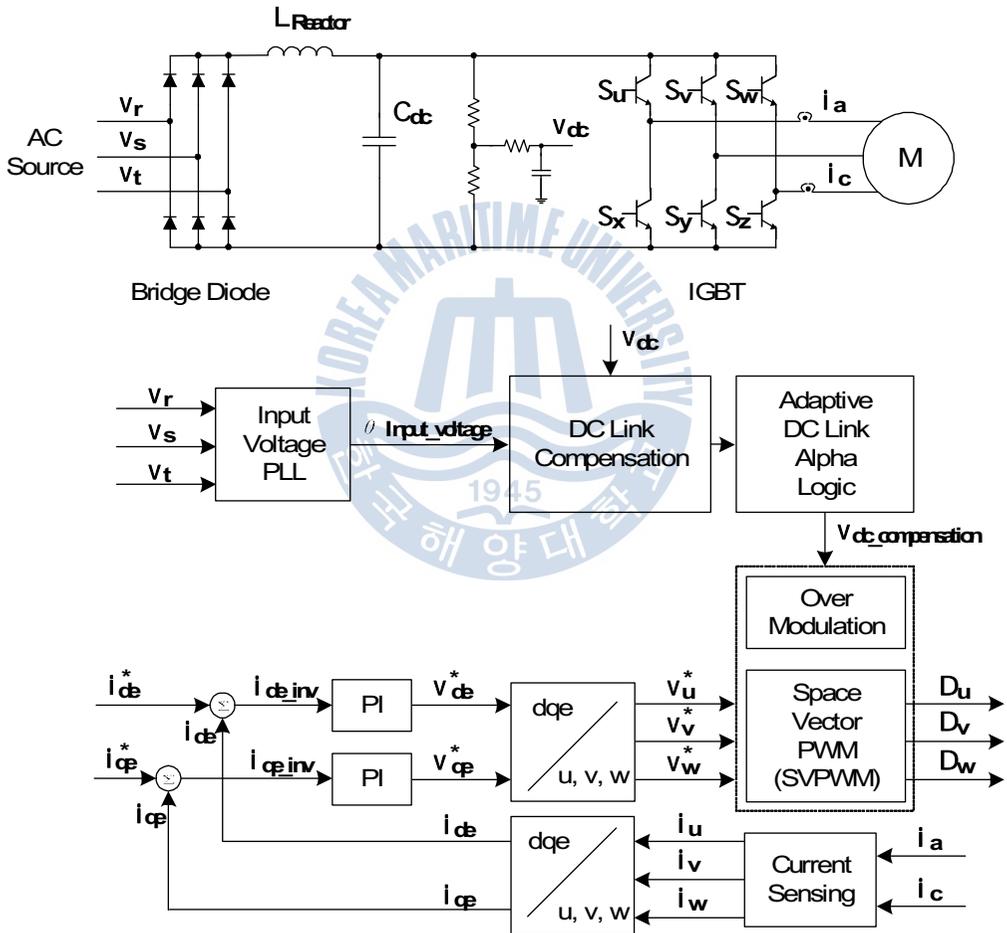


그림 3.1 제안한 적응형 보상 알고리즘 전체 구성도

Fig. 3.1 Block diagram of proposed active damping logic

그림 3.1은 적응형 보상 알고리즘 전체 구성도이다. 이 시스템은 앞서 설명한 바와 같이 직류단 전압 감지를 위한 센싱부의 H/W와 S/W 로우 패스 필터(Low Pass Filter)에 의해 시간 지연이 있다. 이러한 지연을 보상하기 위해 전압 보상을 구현하였다.

구성도에서 보여주듯이 직접적으로 전압 지령 d축에 보상을 하지 않고 직류단 전압 지연 보상의 게인(Gain)수정만으로 안정화를 취할 수 있다. 이러한 특성으로 인해 간단히 공진억제 알고리즘이 구현됨에 따라 저가형 시스템에서 특별한 튜닝 없이 적용하는 것이 가능하다. 마이컴으로 구현된 제안한 알고리즘의 수행시간은 1.3[us]내외이며 전체 인버터 프로그램의 수행시간인 97[us]의 1.34%수준으로 기존 로직(Logic)의 수행에 영향을 주지 않는 수준이다.



3.1.2 적응 필터 설계

적응형 직류단 전압 보상알고리즘의 구성은 그림 3.2와 같다. 입력전압 위상을 감지하기 위한 PLL부와 적응형 알고리즘을 이용한 오차 보상 로직으로 구성된다. 기존 제어 방식에 비해 제어 기법이 간단하며 구현이 쉽다.

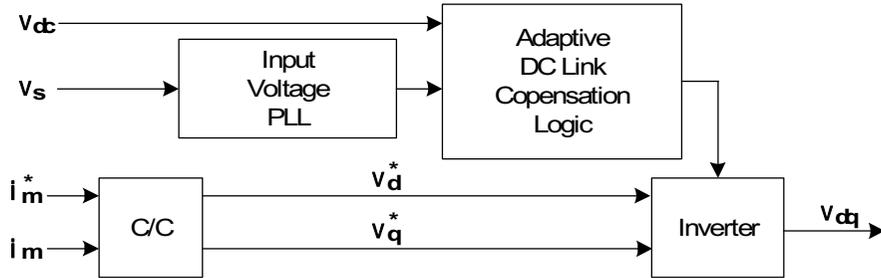


그림 3.2 제안한 적응형 보상 로직 구성

Fig. 3.2 diagram of proposed active damping logic

직류단 전압 $V_{dc}[k]$ 에 의해 계산된 현재 오차 값과 이전 주기에 계산한 보상 값의 차이를 Error로 정의하고 이러한 전압 변동을 줄이기 위하여 최소평균자승 알고리즘을 사용하여 시스템이 안정 영역에 수렴할 수 있도록 한다. 일반적인 형태의 적응형 필터는 그림 3.3과 같이 구성된다.

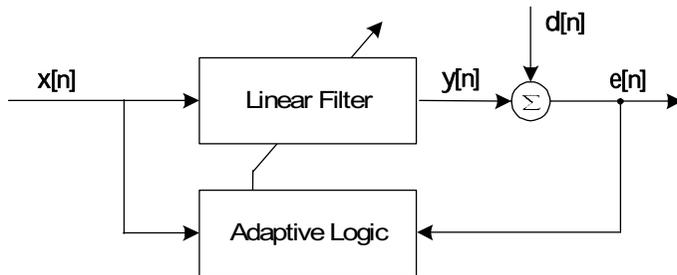


그림 3.3 일반적인 적응 필터 구성

Fig. 3.3 Adaptive filter of typical system

입력 $X(n)$ 의 목표 출력이 $d(n)$ 일 때 자승 오차는 수식(3.1)과 같다^[10].

$$E = \frac{1}{2} Err^2 = \frac{1}{2} (d(n) - Y(X(n)))^2 \quad (3.1)$$

이때 W 에 대해 편미분한 하면 이 값은 기울기 크기를 의미한다. 따라서 기울기 ΔW 의 값으로 연결강도에서 더하고 빼면서 최소 점에 도달 할 수 있게 된다.

$$\begin{aligned} \frac{\partial E}{\partial W_j} &= Err \times \frac{\partial Err}{\partial W_j} = Err \times \frac{\partial}{\partial W_j} (d - g(\sum_{j=0}^n W_j X_j)) \\ &= -Err \times g'(\in) \times X_j \end{aligned} \quad (3.2)$$

이러한 경사 강하법(gradient descent)를 수식(3.3)으로 표현할 수 있으며^[10]

$$W_j^{new} = W_j^{old} + a \times Err \times g'(\in) \times x_j \quad (3.3)$$

상기 원리를 이용하여 지연 오차의 이전주기와 현재 주기 차이를 Error로 정의하고 이에 따른 보상 게인(Gain)을 출력으로 하는 시스템을 설계하였다. 저항 및 세라믹 커패시터에 의한 L-C Filter 시간 지연, S/W Low Pass Filter에 따른 시간 지연을 시스템 설계 시 계산할 수 있기 때문에 전압 지연 시간에 대한 오차를 사전에 정의할 수 있다.

그림 3.4 구성도는 본 시스템에 적용한 적응형 직류단 전압 보상 알고리즘을 나타낸다. 기존의 보상 로직에서의 출력항인 보상전압(V_e)와 현재 직류단 전압 감지부의 오차인 $V_{dc}[n] - V_{dc}[n-2]$ 를 입력 항으로 사용하고 이에 대한 오차를 이용하여 선형 필터(Linear Filter)의 게인(Gain)을 최적화하는 방식이다. 직류단 리액터를 사용하는

소용량 커패시터 적용 인버터에 적용하면 공진에 대한 보상 Gain으로 수렴하는 것을 볼 수 있다.

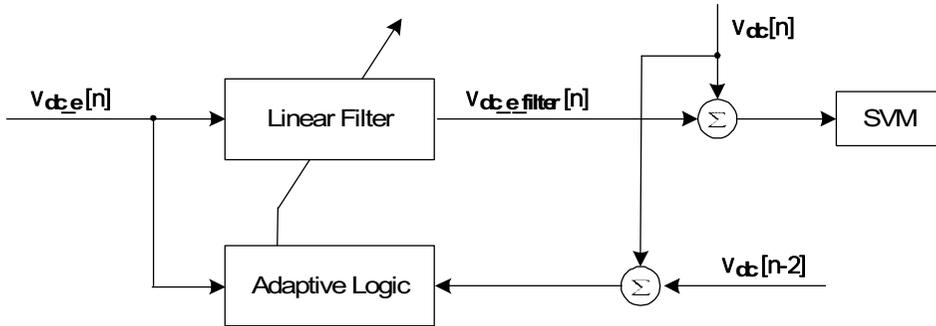


그림 3.4 적응형 직류단 전압 보상 알고리즘 구성

Fig. 3.4 Compensation algorithms of adaptive DC-link voltage



3.1.3 입력전압 감지 및 직류단 전압 지연 보상

앞서 설명한바와 같이 직류단 전압에 입력전압의 6고조파 형태로 변화가 발생함에 따라 정확한 전원 위상을 추정하고 이에 동기(Synchronization)하여 보상 알고리즘을 구현하는 것이 중요 하다. 입력전압을 AD를 이용하여 측정하는 경우 이를 이용하여 전원의 위상을 알 수 있다.

이상적인 3상 전원이라고 한다면 전원 전압을 수식(3.4)로 표현 한다^[11].

$$\begin{aligned}e_a &= -E \sin \omega_e t \\e_b &= -E \sin \left(\omega_e t - \frac{2\pi}{3} \right) \\e_c &= -E \sin \left(\omega_e t + \frac{2\pi}{3} \right)\end{aligned}\tag{3.4}$$

이를 정지 좌표계, 동기 좌표계로 표현하면 수식(3.5)와 수식(3.6)과 같다.

$$\begin{aligned}e_d^s &= -E \sin(\omega_e t) \\e_q^s &= E \cos(\omega_e t)\end{aligned}\tag{3.5}$$

$$\begin{aligned}e_d^e &= 0 \\e_q^e &= E\end{aligned}\tag{3.6}$$

상기 수식에서 순시적인 위상각은 수식(3.7) 같다.

$$\hat{\theta}_e = \tan^{-1} \left(\frac{-e_d^s}{-e_q^s} \right) \quad (3.7)$$

제어 위상각 $\hat{\theta}_e$ 와 일치할 경우 좌표계서 d축 전원 전압은 0이 된다. 따라서 수식(3.8)으로 d축 전원 전압을 확인할 수 있다. 각 오차가 작은 경우는 수식(3.9)으로 볼 수 있다^[11].

$$e_d^e = E \sin(\hat{\theta}_e - \theta_e) \quad (3.8)$$

$$e_d^e \approx E(\hat{\theta}_e - \theta_e) \quad (3.9)$$

그림 3.5의 블록도와 같은 일반적인 3상 입력전원 위상 감지를 위한 PLL로 전원 $\hat{\theta}_e$ 를 추정할 수 있다^[11]. 앞서 설명한 바와 같이 적응형 직류단 전압 보상 알고리즘은 입력전압의 각 변위($\hat{\theta}_e$)에 동기화 하여 동작하므로 정확한 추정이 중요하다.

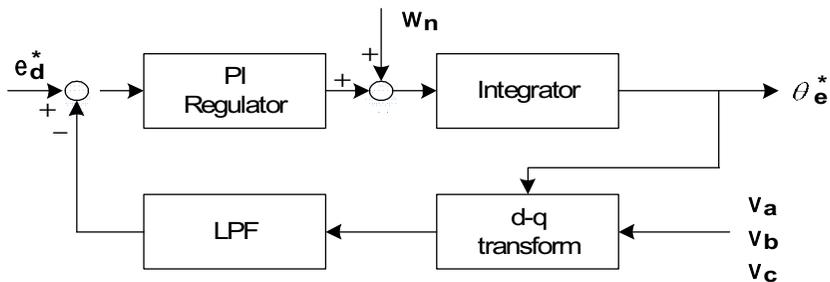


그림 3.5 입력 전원 PLL 구성

Fig. 3.5 Diagram of PLL

그림 3.6에서 실제 입력전압 인가 시 인버터부에서 감지하는 입력전압 및 각 변위($\hat{\theta}_e$)의 측정값이다. 입력전압(Ch1)에 동기화하여 DA(Ch2)로 출력해 보았을 때 오차 없이 동기화하여 정확히 추정하고 있는 것을 확인할 수 있다. 그림 3.7 과 3.8은 직류단 전압 보상 전, 후 실제 직류단 전압 및 감지부 전압을 보인다. 지연 보상을 적용하는 경우 실제 전압과 감지부 전압의 오차가 200[us]에서 0[us]에 가까운 값으로 오차가 감쇄하는 것을 확인할 수 있다.

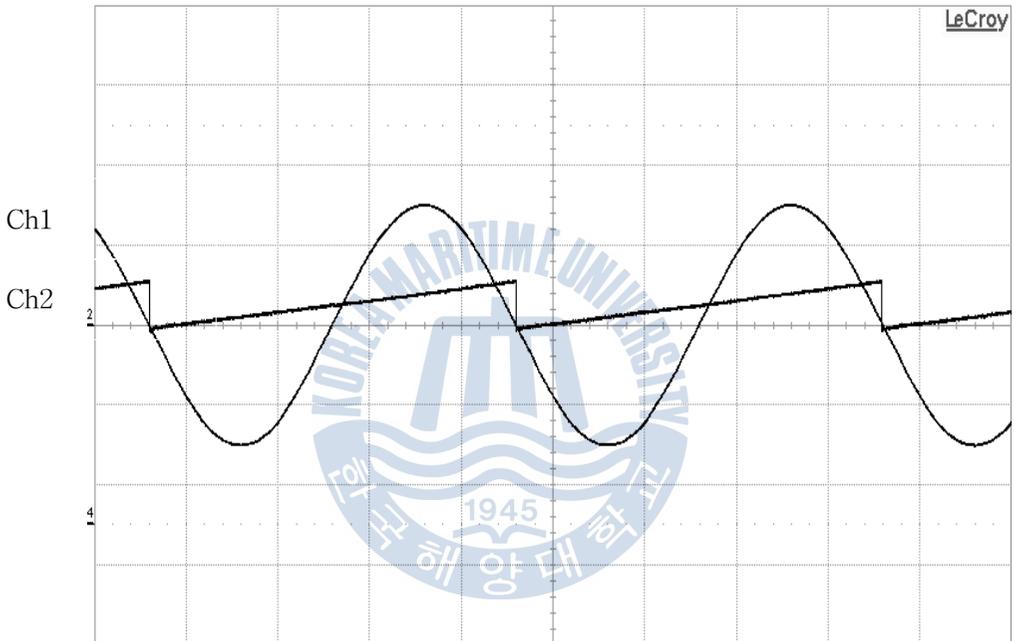


그림 3.6 입력 전압 및 PLL 출력 Theta
 (Ch1:350V/div, 5ms/div
 Ch2:1V/div, 5ms/div)

Fig. 3.6 Output theta and input voltage

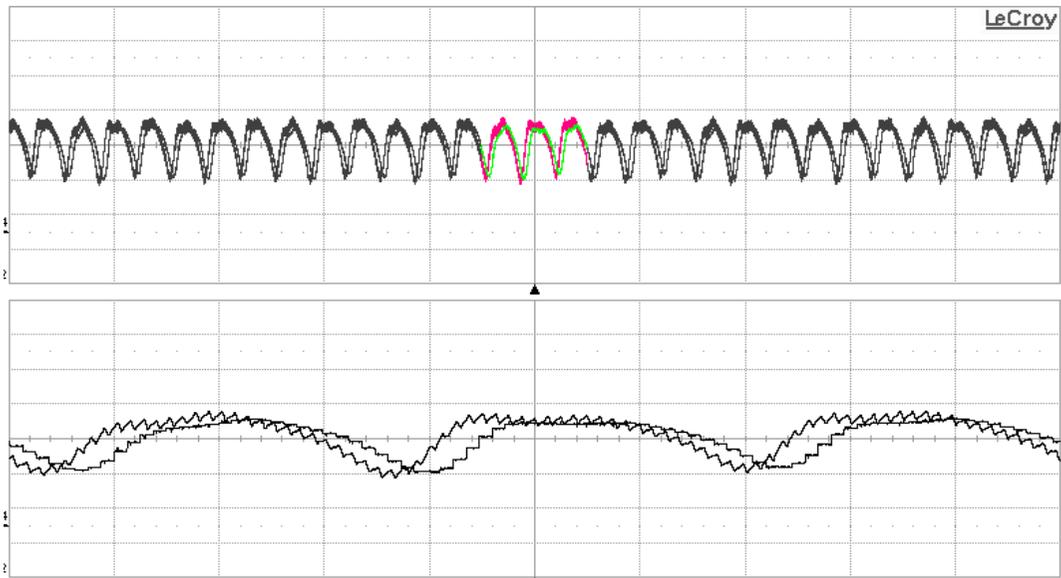


그림 3.7 직류단 전압 및 감지부 지연
 (Ch1:50V/div, 10ms/div Ch2:1V/div, 10ms/div)
 Fig. 3.7 DC-link voltage and dc-link sensing delay

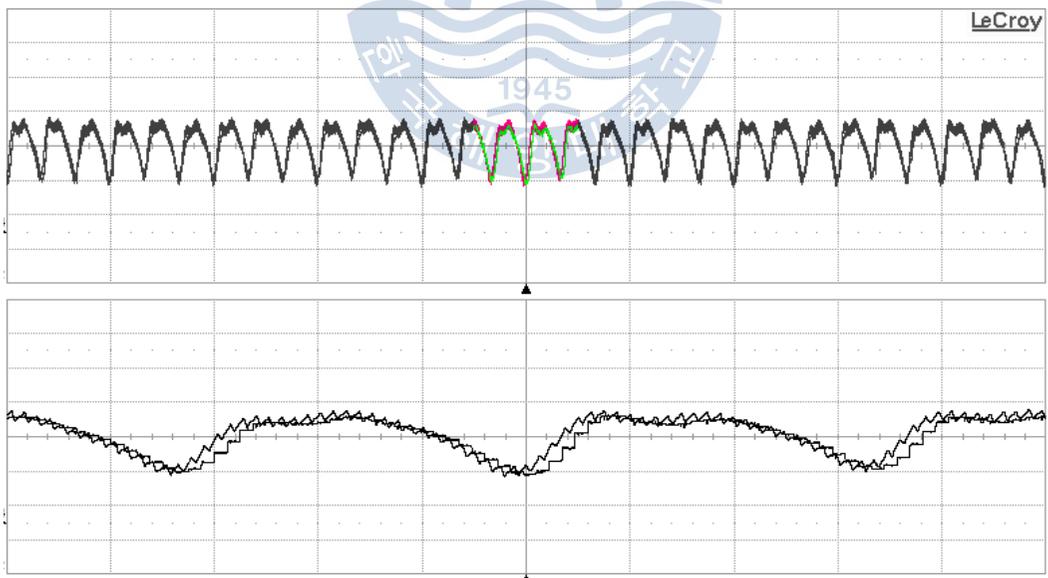


그림 3.8 직류단 전압 및 지연 보상
 (Ch1:5V/div, 10ms/div Ch2:1V/div, 10ms/div)
 Fig. 3.8 DC-link voltage and dc-link sensing delay compensation

3.2 스위칭 감소 기법을 이용한 고조파 저감

직류단 리액터를 사용하는 경우 초기 충전 전류에 의한 과전압 유입이 발생한다. 이러한 과전압은 서지 및 순간 정전 등의 상황에 대해서도 동일한 결과를 보인다. 이러한 특성은 배전망에 예상치 못한 고장이 발생하는 경우 시스템의 손상을 발생시키는 원인이 되기도 한다. 그리고 리액터를 적용하는 경우 기본파 전류에 의한 손실과 입력전류의 고조파에 의해 발생하는 자속에 의한 손실이 발생한다. 이러한 손실에 따른 발열은 시스템의 주변 부품 온도 상승을 야기하며 이에 따라 밀폐된 형태의 인버터 시스템에서 적용하기에는 어려움이 따르게 된다. 리액터를 적용하는 경우 우려되는 상황에 대비하여 직류단 리액터를 사용하지 않고 고조파 규제를 만족할 수 있는 방법에 대해 분석하고자 한다.

3.3.1 시스템 구성

스위칭 감소 기법을 사용하는 경우 구성도는 그림 3.9와 같다. 단순화한 직류단 전압 지연 보상 알고리즘을 이용하며, PWM 스위칭 기법을 변경하는 것만으로 고조파를 감쇄할 수 있음을 보여준다.

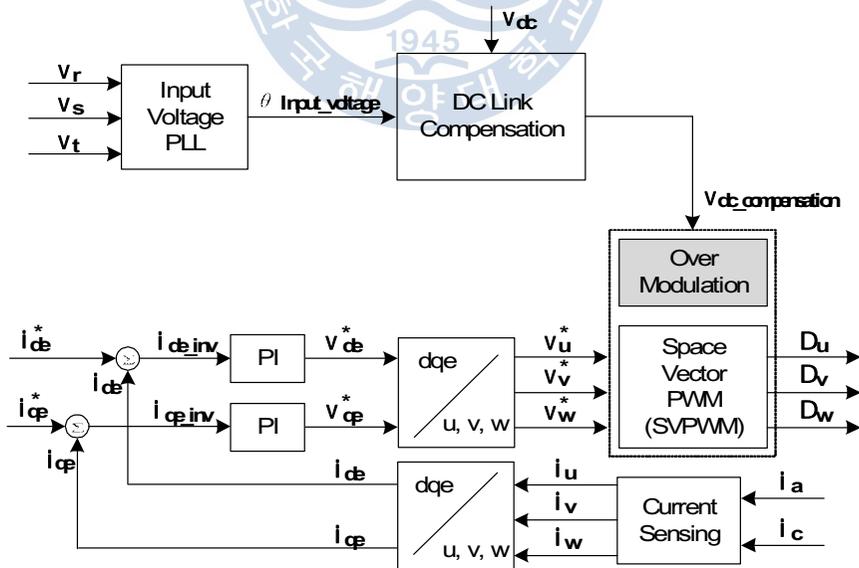


그림 3.9 스위칭 감소 기법을 이용한 고조파 저감 구성도

Fig. 3.9 Diagram of reduced switching logic

스위칭 전류와 직류단 입력전류를 동기화 하여 측정하면 인버터 입력 전류는 그림 3.10의 파형과 같이 PWM 스위칭 주기에 따라 변동한다는 것을 확인 할 수 있다. PWM에 유효 벡터(Vector)가 인가되는 경우 인버터(Inverter)의 IGBT의 스위칭에 의해 입력 전류가 상승한다. 이때 직류단 커패시터 전류는 상승하고 입력 전류는 하강한다. 유효 vector가 사라지게 되면 인버터 전류가 감소하며 커패시터 충전 및 입력전압 변동에 따라 요동치는 형태의 입력전류 파형을 보인다. PWM 스위칭에 따른 인버터 전류(Ch4)와 입력전류(Ch1)의 변화는 직접적으로 연관함을 알 수 있다.

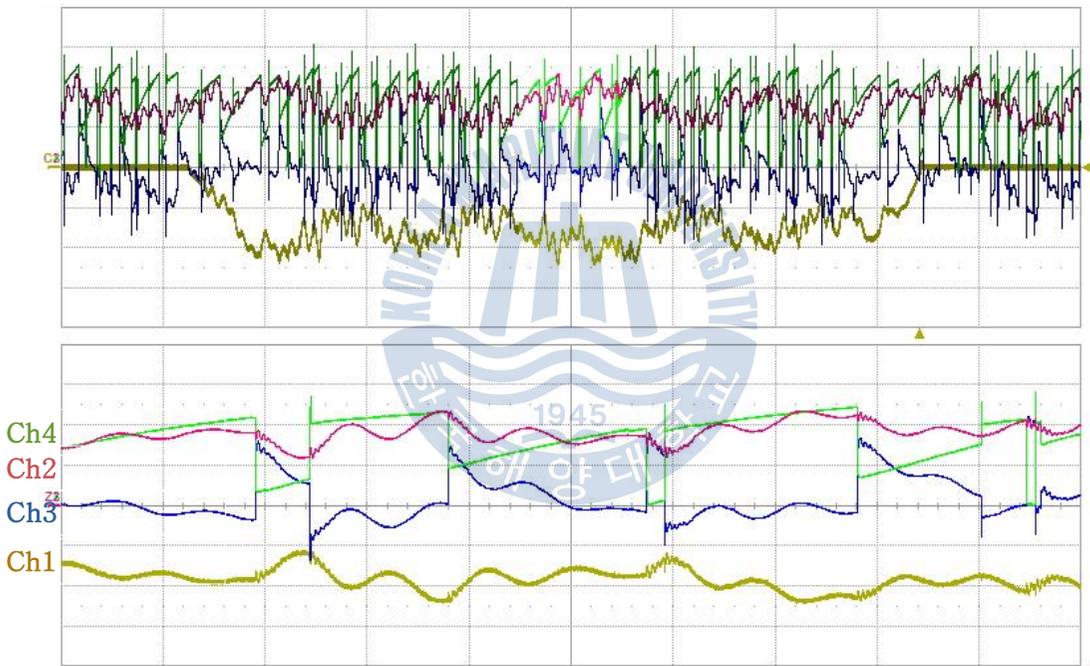


그림 3.10 Inverter 전류에 따른 입력전류 및 상전류 파형

Ch1 입력전류 20A/div, 1ms, Zoom: 100us

Ch2 정류기 출력전류 20A/div, 1ms, Zoom: 100us

Ch3 커패시터 전류 20A/div, 1ms, Zoom: 100us

Ch4 인버터 전류 20A/div, 1ms, Zoom: 100us

Fig. 3.10 Waveform of inverter current, input current, motor phase current

직류단 커패시터 용량이 감소한 경우 입력전류 및 인버터 전류의 상관관계를 확인하기 위하여 간단한 블록도를 다시 그리면 그림 3.11과 같은 시스템으로 표현할 수 있다.

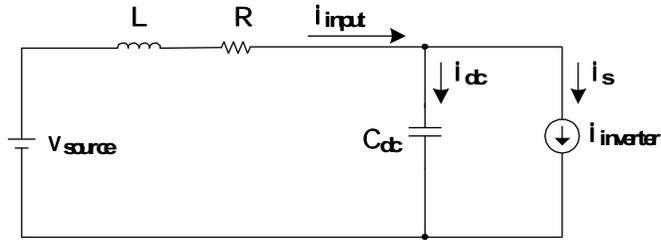


그림 3.11 Inverter 전류와 입력전류 상관관계

Fig. 3.11 Diagram of inverter current and input current

이러한 등가 회로에서 표현된 인버터 전류($i_{inverter}$)는 그림 3.12와 같이 6개의 IGBT 스위칭 동작에 따라 결정되는데, 스위칭 동작시 발생하는 입력전류 고주파는 스위칭 주파수 이상이므로 전류 및 전압 지령을 변경하여 상쇄하는데 한계가 있다. 따라서 그림 3.12와 같이 구성된 인버터시스템의 PWM 기법을 변경하여 고주파를 감쇄하는 방법에 대해 제안하고자 한다.

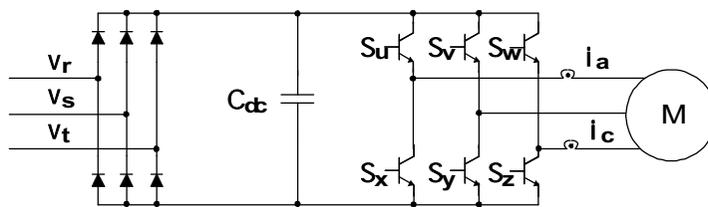


그림 3.12 Inverter 스위치 구성

Fig. 3.12 Diagram of inverter switch

3.2.2 최소거리 과변조 기법

IGBT를 스위치로 표기하여 6가지 공간 전압 벡터를 표시하면 그림 3.13과 같다.

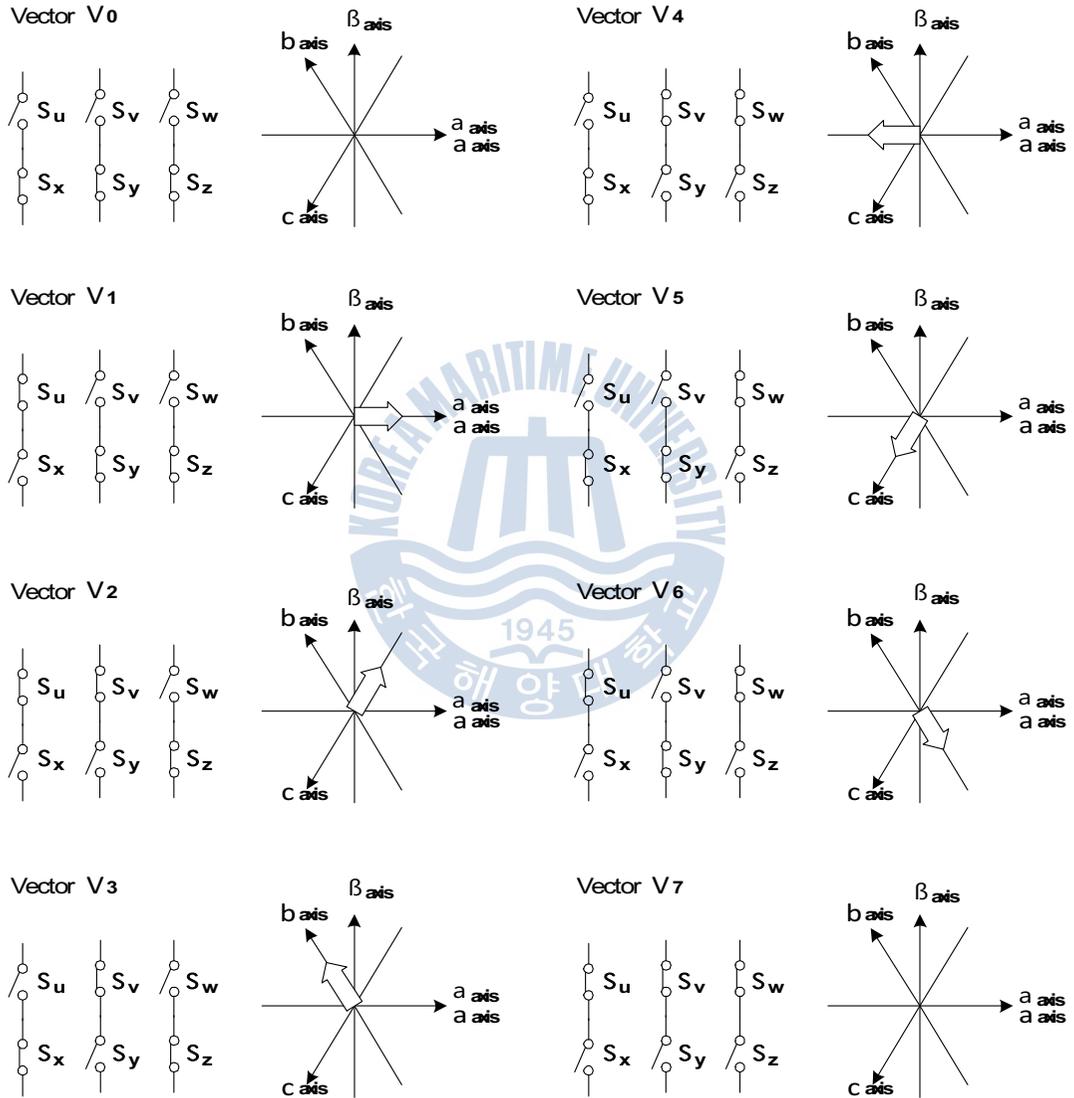


그림 3.13 스위칭 상태에 따른 공간 벡터
Fig. 3.13 Space vector of switching state

벡터의 크기는 직류입력전압 크기의 2/3배로 일정하고 각 상의 전류는 120도의 차이를 가지고 회전하고 있음을 보여주고 있다^[12]. 이때, Sector 1에 대해서 스위칭 상태를 시간으로 표기하면 그림 3.14와 같다.

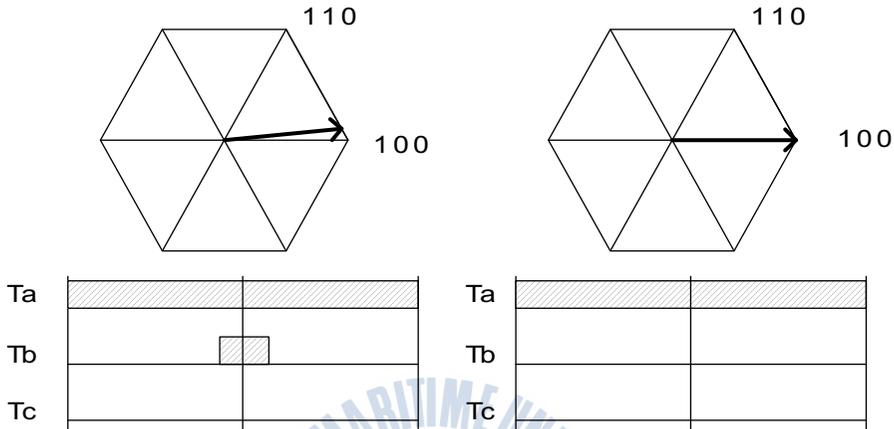


그림 3.14 벡터 위치에 따른 스위칭 상태

Fig. 3.14 Switching states according to the position vector

출력 전압의 벡터가 스위칭 상태로 형성할 수 있는 육각형을 벗어나는 경우 지령을 실제 생성할 수 있는 벡터로 변경해야한다. 이때 지령이 6각형의 꼭짓점인 경우 스위칭 변화가 적기 때문에 인버터 전류의 왜곡이 감소하고 그에 따라 입력전류 고조파 성분을 감소할 수 있다. 즉 6각형의 꼭짓점에 머무르는 시간이 길어질수록 스위칭 횟수가 감소하여 고조파를 줄일 수 있다. 이러한 원리를 적용하기 위해서는 마이크로 프로세서(Micro Processor)의 데드타임(Dead Time) 관련 설정을 변경하여 PWM 연속 출력이 가능하도록 수정하여야 한다.

상기 전압형 인버터 시스템에서 지령 전압을 출력하기 위하여 육상 방식의 PWM 기법을 사용한다. 이때 풀전압, 상전압, 육상 전압은 하기 수식에 의해 표현 할 수 있다.

$$\begin{aligned}
v_{an} &= v_{as} + v_{sn} \\
v_{bn} &= v_{bs} + v_{sn} \\
v_{cn} &= v_{cs} + v_{sn}
\end{aligned} \tag{3.10}$$

이때 육섯 전압은 3상 인버터 시스템에서의 유효한 폴전압의 범위는 수식(3.11)과 같다^[13].

$$\begin{aligned}
-\frac{V_{dc}}{2} &\leq v_{an}^* \leq \frac{V_{dc}}{2} \\
-\frac{V_{dc}}{2} &\leq v_{bn}^* \leq \frac{V_{dc}}{2} \\
-\frac{V_{dc}}{2} &\leq v_{cn}^* \leq \frac{V_{dc}}{2}
\end{aligned} \tag{3.11}$$

상전압 지령치의 최소치, 중간치, 최대치를 수식(3.12)와 같이 정의하면

$$\begin{aligned}
v_{\max}^* &= \max(v_{an}^*, v_{bn}^*, v_{cn}^*) \\
v_{\text{mid}}^* &= \text{mid}(v_{an}^*, v_{bn}^*, v_{cn}^*) \\
v_{\min}^* &= \min(v_{an}^*, v_{bn}^*, v_{cn}^*)
\end{aligned} \tag{3.12}$$

선택 가능한 육섯 전압의 범위는 수식(3.13)과 같다^[13].

$$-\frac{v_{dc}}{2} - v_{\min}^* \leq v_{sn} \leq \frac{v_{dc}}{2} - v_{\max}^* \tag{3.13}$$

이때, 수식(3.14)와 같이 최대전압과 최소전압의 차이가 직류단 전압을 초과하지 않는 경우에는 원하는 형태의 윗셋 전압을 생성할 수 있지만, 이를 초과하는 경우는 원하는 전압 벡터가 형성할 수 있는 육각형을 벗어나게 된다. 이러한 경우 폴전압을 재구성해야 하는데 이를 과변조 기법이라고 한다^[13].

$$v_{dc} < v_{\max}^* - v_{\min}^* \quad (3.14)$$

기존에 사용되고 있는 동일 위상 과변조를 사용하는 경우 그림3.13과 같이 위상이 동일한 크기가 다른 벡터로 투영하는 방법을 사용한다.

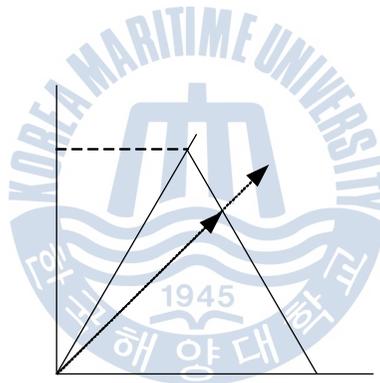


그림 3.15 동일 위상 과변조

Fig. 3.15 Same angle overmodulation

이때의 선간 전압은 수식(3.15)와 같으며,

$$\begin{aligned} V_{as} &= \alpha V_{an}^* \\ V_{bs} &= \alpha V_{bn}^* \\ V_{cs} &= \alpha V_{cn}^* \end{aligned} \quad (3.15)$$

옹셡 전압은 수식 (3.16)과 같따.

$$V_{sn} = -\frac{v_{dc}}{2} \frac{V_{\max}^* + V_{\min}^*}{V_{\max}^* - V_{\min}^*} \quad (3.16)$$

상기와 같은 동일 위상 과변조 기법을 사용하는 경우에 전압 육각형의 꼭지점 벡터를 출력하는 경우는 실제 벡터의 위상이 꼭지점과 동일한 경우인 60도, 120도, 180도, 240도, 300도, 360도 6가지가 존재한다. 즉 지령 벡터가 실제 육각형의 꼭지점과 완전히 동일한 위상을 가지는 벡터인 경우에만 꼭지점을 지령 벡터로 변경한다.

제안하고자 하는 최소거리 과변조의 경우 그림 3.16과 같이 지령 벡터와 출력 벡터간의 오차를 최소화 하는 방법으로 옹셡 전압을 결정한다.



그림 3.16 최소거리 과변조 기법

Fig. 3.16 Close magnitude overmodulation

이를 위해 수식(3.17)을 최소로 하는 값으로 옹셡 전압을 선정한다^[13].

$$|V - V^*|^2 = (V_{\max} - V_{\max}^*)^2 + (V_{\text{mid}} - V_{\text{mid}}^*)^2 + (V_{\min} - V_{\min}^*)^2 \quad (3.17)$$

하기 수식(3.18)으로 수식(3.17)을 정리하면 다음과 같다.

$$V_{\min} = V_{\max} - V_{dc} \quad (3.18)$$

$V_{\max}, V_{\max}^*, V_{\min}^*$ 로 표현한 수식(3.19)가 된다^[13].

$$\begin{aligned} |V - V^*|^2 &= 6V_{\max}^2 - 6(V_{\max}^* + V_{\min}^* V_{dc})V_{\max} \\ &+ V_{\max}^{*2} + (V_{\max}^* + V_{\min}^* + V_{dc})^2 + (V_{\min}^* + V_{dc})^2 \end{aligned} \quad (3.19)$$

$$V_{\max} = \frac{V_{\max}^* + V_{\min}^* + V_{dc}}{2} \quad (3.20)$$

$$V_{\text{mid}} = -(V_{\max}^* + V_{\min}^*) = V_{\text{mid}}^* \quad (3.21)$$

$$V_{sn} = -\frac{V_{\max}^* + V_{\min}^*}{2} \quad (3.22)$$

최소거리 과변조에서 그림 3.17과 같이 꼭짓점 부근의 벡터가 지령이 되는 경우 꼭지점으로 변경되므로 스위칭 육각형의 꼭짓점 부근에 PWM이 머무르게 되는 확률이 높아진다.

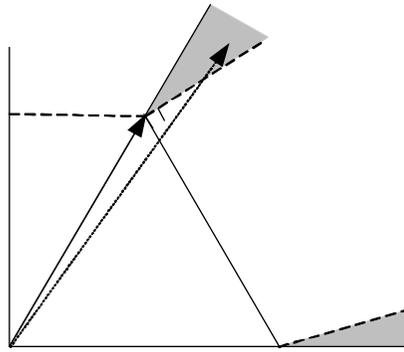


그림 3.17 최소거리 과변조의 전압 변화
 Fig. 3.17 Output voltage of close magnitude overmodulation

이렇게 전압 벡터의 꼭지점 전압이 출력되는 경우 PWM이 유지되어 입력전압의 고조파 발생이 감소하게 된다. 그리고 직류단 전압의 상태에 따라 벡터의 크기를 증가시키는 방법을 추가적으로 사용하는 경우 벡터가 꼭지점에 머무는 시간은 더욱 길어질 수 있다.



제 4 장 실험 및 결과 고찰

4.1 시뮬레이션

본 장에서는 제안한 방법의 고조파 레벨 검증을 위하여 시뮬레이션을 수행하였다. Matlab Simulink Tool을 사용하고, PWM 제어 주기는 캐리어 주파수에 동기화 하여 연산하도록 하였다. 고정 주기로 시뮬레이션 실시하고, 직류단 전압은 초기치를 입력하여 과도 상태 이후의 시뮬레이션 결과를 확인할 수 있도록 하였다. 고조파 분석은 Power GUI Tool의 FFT분석 툴의 데이터를 이용하여 가공한 후 연산하였다. 마이크로 프로세스의 출력과 동일한 형태의 출력을 생성하기 위하여 그림 4.1과 같이 PWM 출력부를 구성하였다.

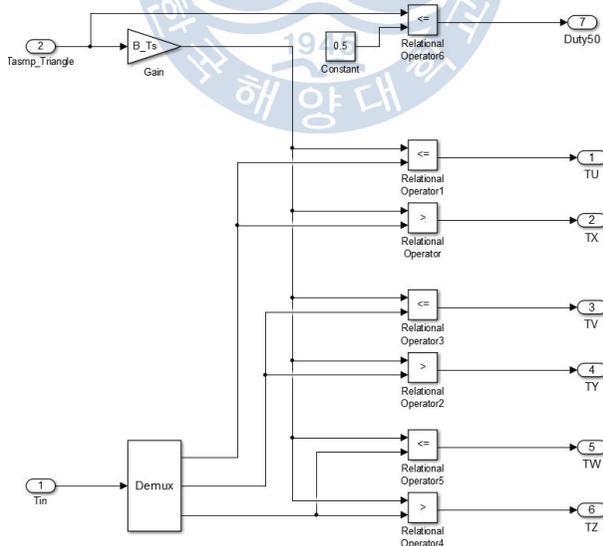


그림 4.1 MICOM PWM 생성부

Fig. 4.1 MICOM PWM

PWM 주기 생성은 출력 Over Flow 지점 및 Under Flow 지점에서 변경이 가능하도록 설계하여 PWM 주기 변동에 용이하도록 설계하였다. 또한 마이크로 프로세서에서 출력하는 로직의 결과와 가장 유사한 결과를 도출하기 위하여 그림 4.2와 같이 Offset PWM 관련 Logic은 S-Function 기능을 이용하여 C-Code로 작성하였다. Offset PWM 동작은 C 컴파일 코드에 의해 계산하여 출력되며 이를 상기 PWM 생성부에 입력하여 IGBT를 구동한다. 그림 4.3은 입력전원부를 표현 한 것으로 전원부 L-R 등가 회로 및 전원선의 인덕턴스를 등가화하여 구성하였다.

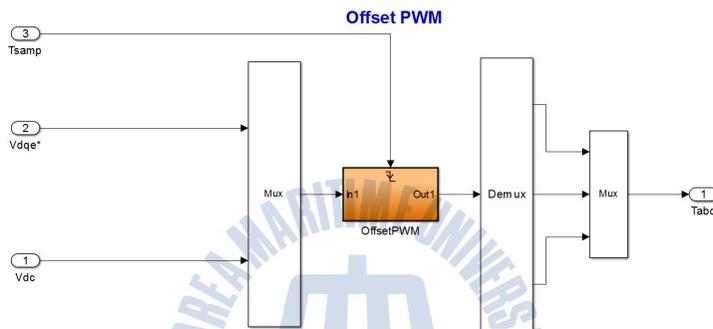


그림 4.2 Offset PWM

Fig. 4.2 Offset PWM

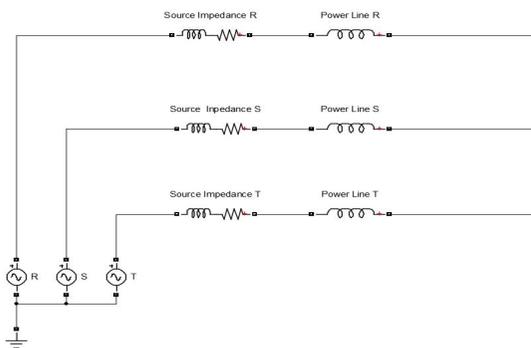


그림 4.3 전원선 임피던스 등가 회로

Fig. 4.3 Power source and equivalent circuit of power line

그림 4.4와 같이 정류부, 커패시터 및 인버터부를 구성하였다. 기존 시스템의 파라미터와 동일 한 값으로 설정하였으며 3상 출력은 모터 등가 회로에 연결하여 구성하였다. 그림 4.5와 그림 4.6은 직류단 리액터를 제거하고 배전망의 임피던스를 고려한 시뮬레이션 결과이다. 기존 동일 위상 과변조 PWM 출력에 의하여 고조파 성분이 포함된 파형을 보이며 최소 거리 과변조에 의한 PWM 출력 스위칭이 줄어 고주파 성분이 감소하는 것을 확인할 수 있다.

시뮬레이션 결과를 확인해 보면 과변조 기법을 사용하지 않은 시스템의 경우 PWHC가 54.18%로 IEC61000-3-12의 Level5 기준($R_{scc} : >350$)인 46%를 초과 하는 것을 볼 수 있다. 하지만 과변조 기법을 적용한 경우 44.71%로 Level5 기준을 모두 만족함을 확인할 수 있다. 반면 과변조 기법을 사용함으로써 5차 고조파 성분이 기존 19.45%에서 21.91%로 상승하지만 Level5 기준인 40% 이내이므로 기준을 만족함을 확인할 수 있다.

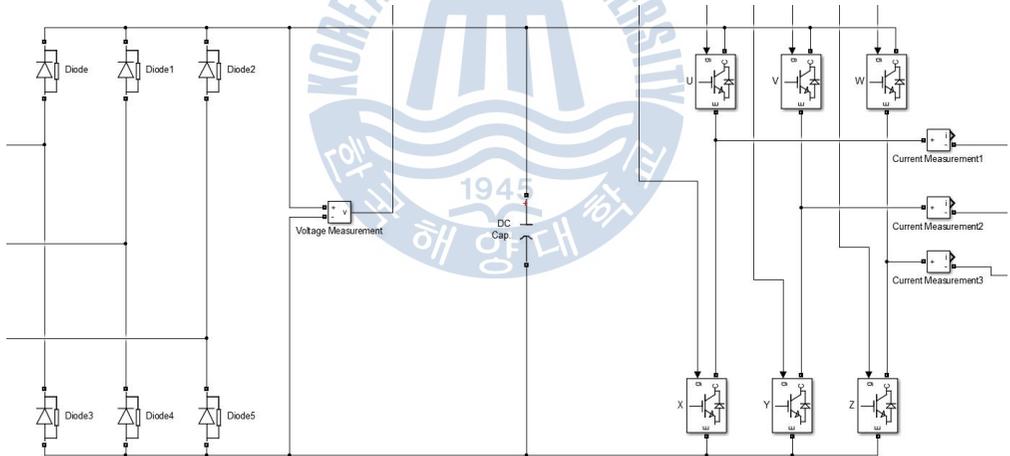


그림 4.4 정류부 및 직류단 커패시터, 인버터 부
 Fig. 4.4 Diode rectifier circuit, DC-link capacitor, Inverter

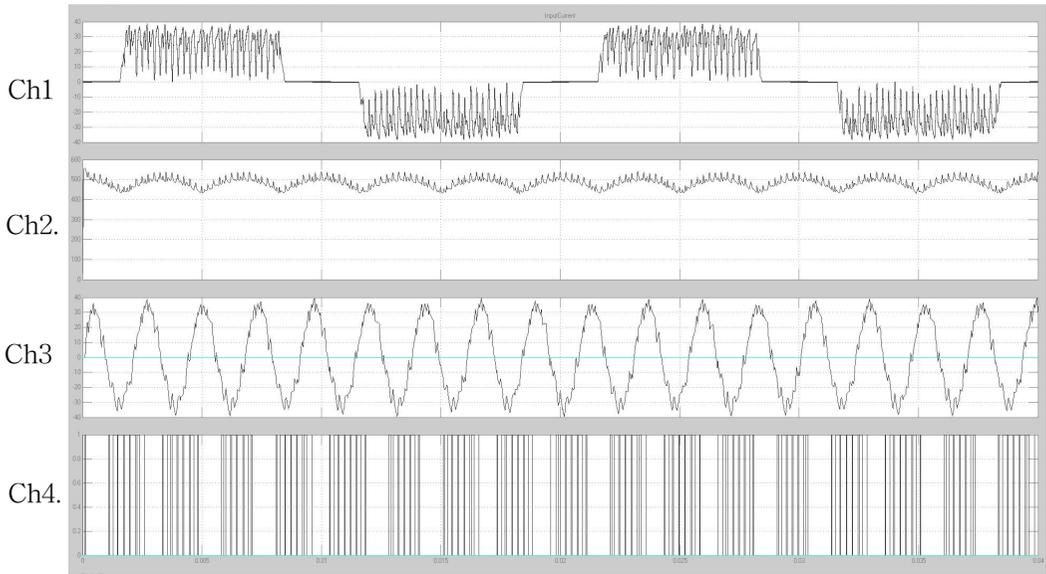


그림 4.5 과변조 기법을 사용하지 않는 경우 입력전류

Ch1. 입력전류, Ch2. 직류단 전압,
Ch3. 출력 상전류, Ch4. PWM 스위칭

Fig. 4.5 Input current of typical inverter system

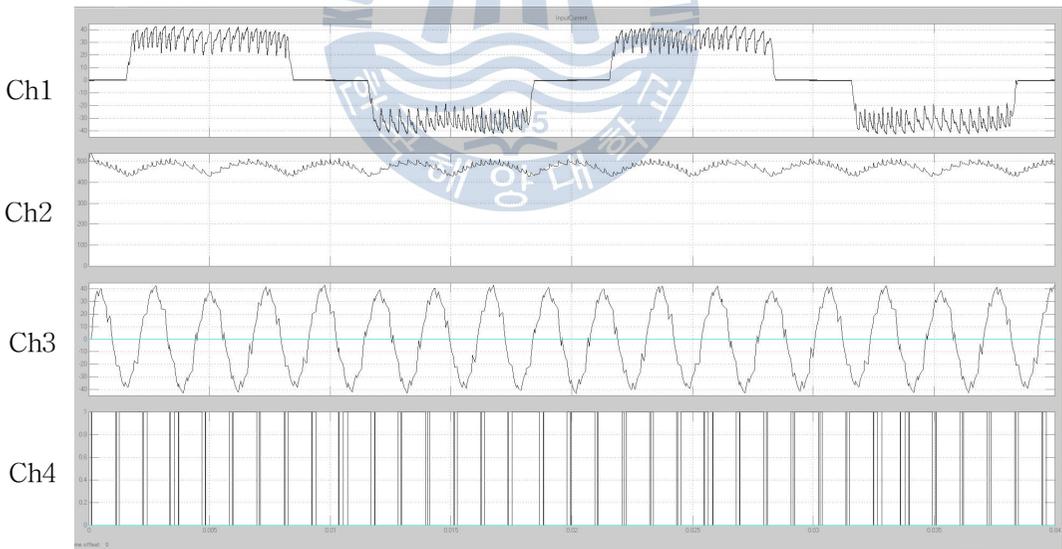


그림 4.6 과변조 기법을 사용하는 경우 입력전류

Ch1. 입력전류, Ch2. 직류단 전압,
Ch3. 출력 상전류, Ch4. PWM 스위칭

Fig. 4.6 Input current of inverter with Close magnitude overmodulation

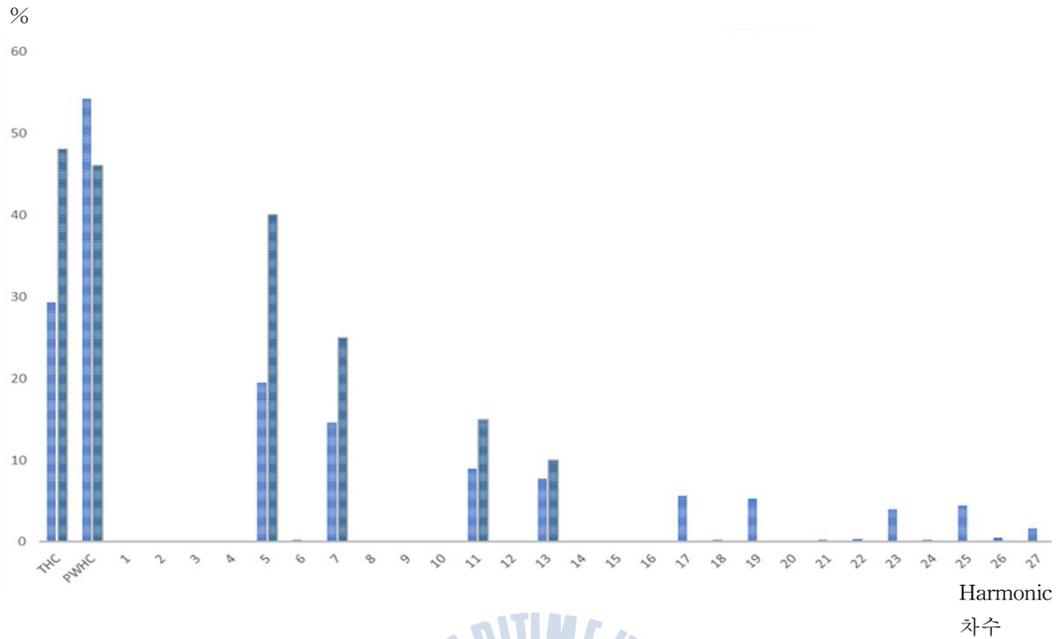


그림 4.7 과변조 기법을 사용하지 않는 경우 고조파
 Fig. 4.7 Harmonic of typical inverter system

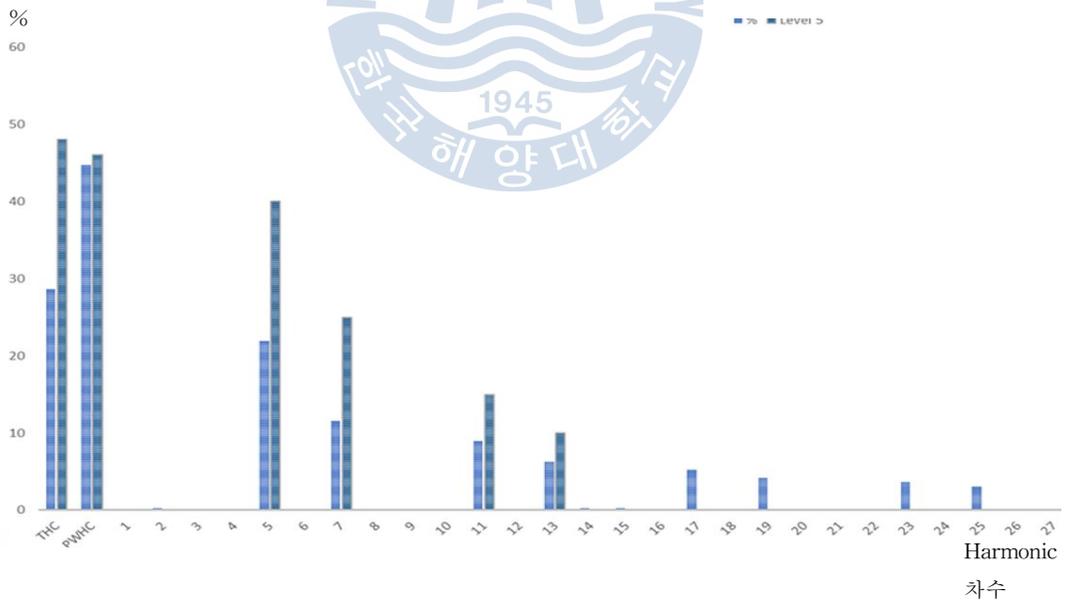


그림 4.8 과변조 기법을 사용하는 경우 고조파
 Fig. 4.8 Harmonic of inverter system with Close magnitude overmodulation

4.2 실험 및 고찰

실험을 위한 시스템은 그림 4.9와 같이 구성하였다. 실외기 1대와 실내기 2대를 이용하여 운전하였으며 냉방 운전을 기준으로 최대 부하로 운전하는 시점부터 시험을 실시하였다.



그림 4.9 실험 구성 사진

Fig. 4.9 Experiment system

계측장비는 전원 입력부에 설치하여 측정하였으며 전력계측기의 하모닉 측정 기능을 이용하여 1분간 데이터를 누적한 결과를 이용하여 분석하였다. 전원부 임피던스를 따로 설정할 수 없는 환경이므로 CVCF 전원 공급장치를 통해 직접 연결하는 구조로 시험 실시하였으며 시험시 다른 부하는 일체 연결하지 않고 CVCF에 실외기 전원만 연결하여 정확도를 확보하였다. 실내기의 경우 본 논문에서 제어 대상이 아니므로 단상전원은 별도로 공급하였다.

하모닉 측정 결과는 YOKOGAWA WT1800으로 측정한 Data를 누적 적산한 결과로 기준 전류로 환산한 결과이다. THC 및 PWHC는 누적된 결과를 규격에서 정의한 수식으로 연산하여 나타낸 결과이다.

적응형 보상 로직을 적용하지 않은 경우 인버터 부하의 음의 임피던스 효과에 의한 공진 현상으로 직류단 전압의 왜곡이 발생하는 것을 확인할 수 있다. 직류단 리액터에 의한 공진은 직류단 전압 왜곡이 발생하며 이로 인해 상전류 발산이 발생하거나 제어기가 오동작 하여 상전류 제어가 발산하는 것을 확인할 수 있다.

리액터를 추가하면 그림 4.10과 같이 직류단 전압 왜곡이 주기적으로 발생한다. 파형에서 알 수 있듯이 직류단 전압 왜곡에 따라 입력전류의 왜곡이 발생하여 처음 주기와 이후 주기의 입력전류 파형이 동일한 형태를 보이고 있지 않음(Ch1)을 알 수 있다. 약 20[V] 내외의 직류단 전압 왜곡(Ch2)이 발생하며 모터의 운전 주파수가 상승할수록 직류단 전압 왜곡이 심해지며, 기계 주파수 120Hz 이상 운전시 인버터 전류 제어 발산에 의한 상전류 과전류가 발생하게 된다.

적응형 직류단 전압 보상 알고리즘을 적용한 경우 그림 4.11과 같이 전압이 안정화 되는 것을 확인할 수 있으나 여전히 저주파형태를 보이는 직류단 전압의 포락선에 왜곡이 발생하며 왜곡률이 10[V] 내외로 발생함을 볼 수 있다. 이때 적응 제어기 내부 상승하강 기울기 게인(Gain)을 5에서 10으로 상승 조절하게 되면 그림 4.12와 같이 전압 포락선의 왜곡은 감소하였으나 전압의 침두치가 5[V]정도 상승하강을 반복하고 있음을 볼 수 있다. 이러한 침두치 왜곡을 감쇄하기 위하여 게인(Gain)을 15로 변경하는 경우 그림 4.13과 같이 직류단 전압이 안정화 되어 각 주기에서의 입력전류 파형이 동일한 형태를 보임을 확인할 수 있다

리액터를 사용하지 않는 경우 그림 4.14와 같은 형태로 PWM 스위칭이 빈번히 발생하며(Z2), 이 때 입력전류에 고조파가 발생함(Z1)을 확인할 수 있다. 최소거리 과변조 기법을 사용하는 경우 그림 4.15와 같은 형태로 PWM 스위칭이 연속적으로 발생하는 구간이 생성되며, 이때 고조파 성분이 감쇄함을 확인할 수 있다.

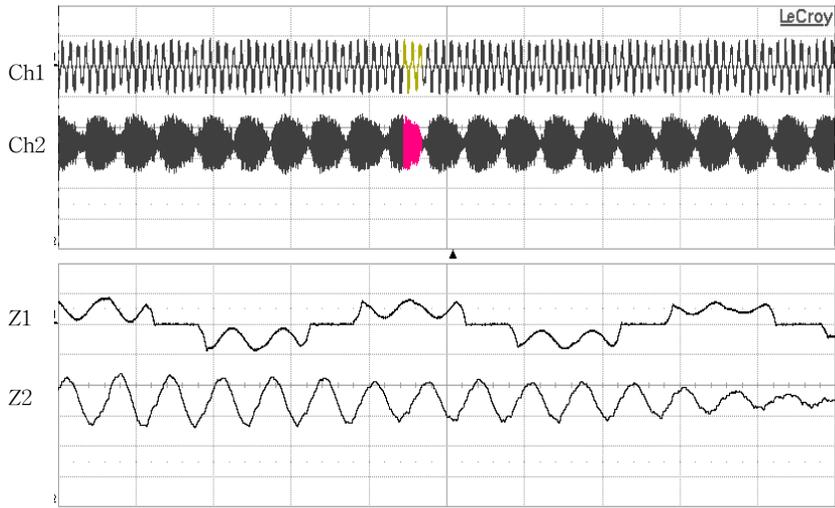


그림 4.10 리액터 추가에 의한 직류단 전압 공진 현상

(ch1:50A/div, 200ms/div ch2:20V/div, 10ms/div

Z1:50A/div, 5ms/div Z2:20V/div, 5ms)

Fig. 4.10 Resonance of DC-reactor

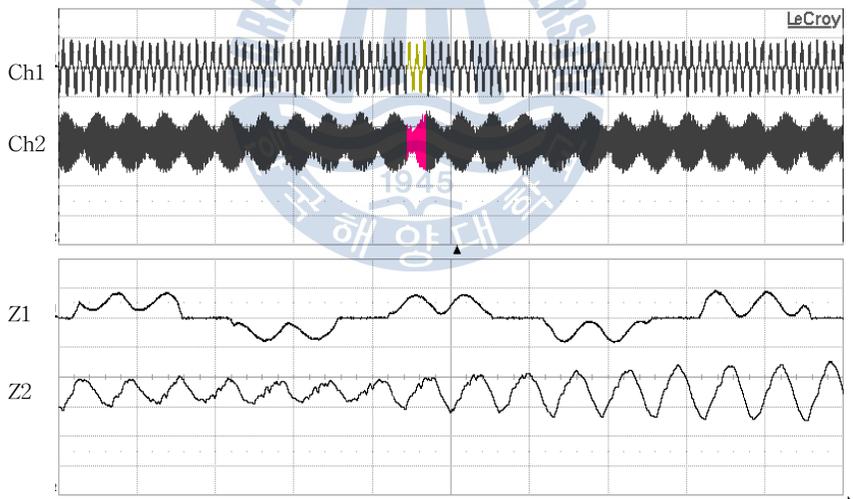


그림 4.11 적응형 보상 로직 적용에 의한 공진 감쇠

Gain : 5

(ch1:50A/div, 200ms/div ch2:20V/div, 10ms/div

Z1:50A/div, 5ms/div Z2:20V/div, 5ms)

Fig. 4.11 Resonance attenuation of adaptive compensation

logic - Gain : 5

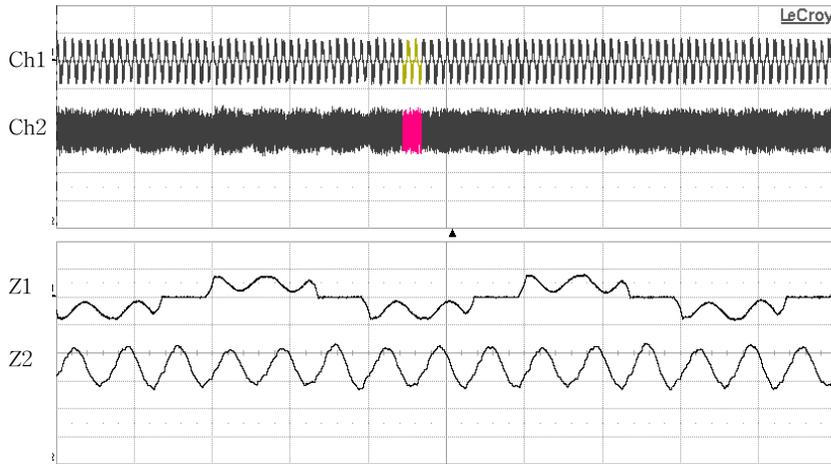


그림 4.12 적응형 보상 로직 적용시 공진 감쇠

Gain : 10

(ch1:50A/div, 200ms/div ch2:20V/div, 10ms/div

Z1:50A/div, 5ms/div Z2:20V/div, 5ms)

Fig. 4.12 Resonance attenuation of adaptive compensation

logic - Gain : 10

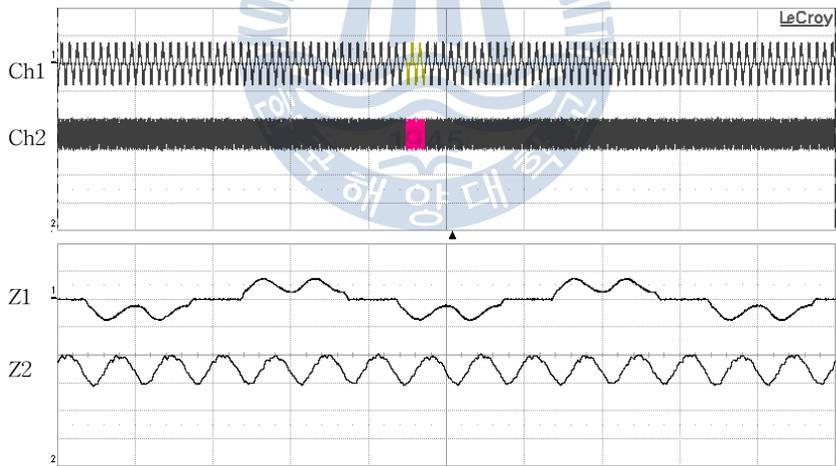


그림 4.13 적응형 보상 로직 적용시 공진 감쇠

Gain : 15

(ch1:50A/div, 200ms/div ch2:20V/div, 10ms/div

Z1:50A/div, 5ms/div Z2:20V/div, 5ms)

Fig. 4.13 Resonance attenuation of adaptive compensation

logic - Gain : 15

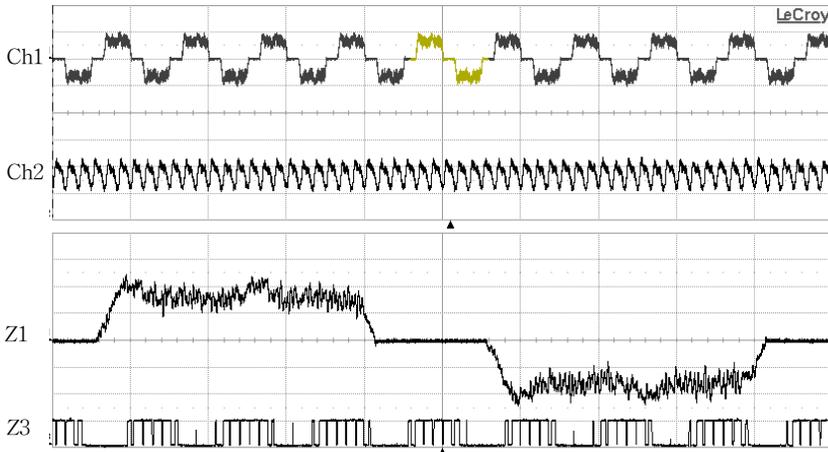


그림 4.14 일반적인 시스템의 PWM 출력 및 입력전류
 (ch1:50A/div, 20ms/div ch2:100V/div, 20ms/div
 Z1:50A/div, 2ms/div Z3:5V/div, 2ms)

Fig. 4.14 PWM output and Input current of typical inverter system

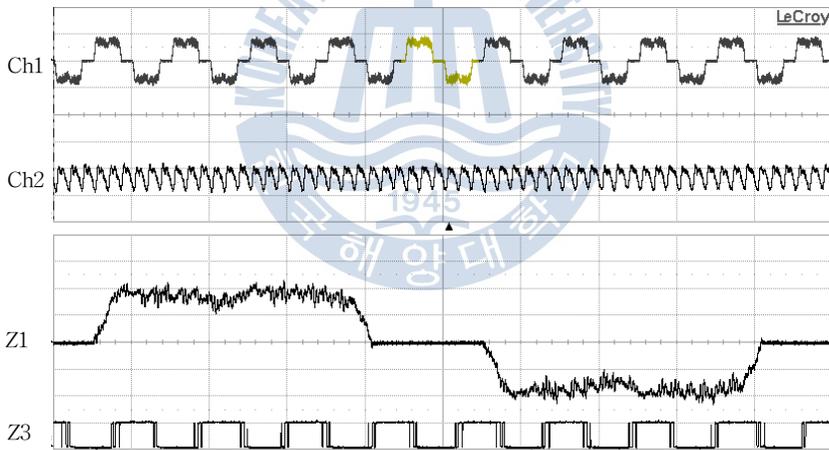


그림 4.15 최소거리 과변조 기법을 사용한 시스템의 PWM
 출력 및 입력전류
 (ch1:50A/div, 20ms/div ch2:100V/div, 20ms/div
 Z1:50A/div, 2ms/div Z3:5V/div, 2ms)

Fig. 4.15 PWM output and Input current of inverter system with Close magnitude overmodulation

변경 전 PWHC가 34.2%였던 시스템에 리액터를 적용하고 적응형 보상알고리즘을 사용하는 경우 PWHC가 28.4%로 5.8% 감소한다. 반면에 5차 고조파 성분이 22.1%에서 23.7%로 1.6% 상승하였고 11차 고조파 성분이 9.3%에서 9.5%로 0.2% 상승하였다.

기존 시스템에 최소거리 과변조 기법을 적용한 경우 PWHC는 34.2%에서 31.1%로 3.1%감소하였으며 5차 고조파의 경우 22.1%에서 23.5%로 1.4% 증가 11차 고조파 성분의 경우 9.3%에서 9.6%로 0.3% 상승 한다.

적응형 직류단 전압 보상 알고리즘을 사용하는 경우가 스위칭 감소 기법을 이용한 고조파 저감 알고리즘에 비해 PWHC 감소율이 높아 성능이 우수함을 알 수 있다.

표 4.1 고조파 측정 결과
Table 4.1 Harmonic measurements

		Admissible harmonic parameters[%]		Admissible individual harmonic current I_n/I_{ref} [%]			
		THC/I_{ref}	$PWHC/I_{ref}$	I_5	I_7	I_{11}	I_{13}
변경 전	@4kHz	29.2	34.2	22.1	12.6	9.3	7.8
리액터 적용	@4kHz	26.9	28.4	23.7	10.8	9.5	5.8
최소거리 과변조	@4kHz	28.9	31.1	23.5	10.7	9.6	4.9

제 5 장 결 론

본 논문에서는 직류단 커패시터 용량이 감소하는 경우 발생하는 고조파 문제점에 대해 분석하고, 직류 리액터를 추가하여 고조파를 감쇄시키기 위해 필요한 공진억제 알고리즘과 리액터를 추가하지 않는 경우 필요한 고조파 저감을 위한 스위칭 감쇄방법으로 두 가지로 나누어 분석하였다. 본 논문을 통해 제안한 저감 방법을 적용하여 실험한 결과 다음과 같은 결론을 얻을 수 있었다.

1. 기존 시스템의 경우 저용량 커패시터를 사용한 인버터에 리액터를 적용하고 전압 지령 d축에 직접적인 보상 전압 지령을 더하여 시스템을 안정화 시키는 방법을 사용하였음을 알 수 있다. 이러한 방식의 경우 수행시간이 많이 소요되어 10[us] 이상의 연산시간으로 인하여 저가형 마이크로 프로세서로 구현하는데 한계가 있다. 또한 추정기의 오차가 발생하는 경우 상전류 왜곡이 발생하는 문제점이 있다.

2. 1.3[us]의 짧은 수행시간에 구현이 가능한 적응형 보상 알고리즘을 사용하여 시스템을 구현하였으며 실험 결과 직류단 전압의 왜곡이 20V에서 0V 수준으로 감쇄하는 것을 확인하였다.

3. 첫 번째 제안한 리액터를 적용한 적응형 직류단 전압 지연 보상 알고리즘을 사용한 경우 PWHC가 5.8% 감쇄하고 5차 1.2% 11차 0.2% 상승한다. 두 번째 제안한 리액터를 사용하지 않는 방법인 인버터 시스템에서 과변조 기법을 최소 거리 과변조로 변경하는 방법으로 스위칭 횟수를 감소시킴에 따라 PWHC가 3.1% 감소하고, 5차는 1.4% 9차는 0.3% 상승이 발생한다. 고조파 감쇄 성능은 리액터를 추가하는 것이 높은 것을 확인 할 수 있다.

4. 향후 Sixstep, TSPWM, DPWM 기법등의 PWM스위칭 기법 변경을 통하여 추가적으로 PWHC를 감쇄할 수 있는 방법에 대한 연구가 필요하다.

감사의 글

제가 이 자리에 있게 도와준 모든 분들에게 감사의 마음을 전합니다.

학부 및 석사과정에 걸쳐 가르침을 주신 전기전자공학부 모든 교수님들께 감사의 마음을 드립니다. 연구실 생활에서 시행착오가 많고 부족함이 많았던 저를 이해해 주시고 지도해 주신 이성근 교수님께 깊은 감사드립니다. 본 논문의 심사위원장을 맡아주시고 다양한 조언과 격려를 해주신 김윤식 교수님, 바쁘신 연구업무에도 불구하고 시간을 내어 논문심사를 해주신 길경석 교수님께 감사드립니다.

원하는 바를 찾고 나아갈 수 있도록 방향을 제시해주신 진선일 책임님이 있었기에 석사 과정을 시작할 수 있었으며, 논문의 처음부터 끝까지 곁에서 조언을 해주신 최찬희 선임님이 계셔서 논문을 끝맺을 수 있었다고 생각합니다. 진심으로 감사합니다.

오랜 석사과정 시간동안 여러모로 지원해준 전기제어연구실의 학우 및 후배 여러분께도 감사의 마음을 전합니다. 아무것도 모르는 상태에서 대학원 공부하며 어려울 때마다 힘이 되어준 김건우, 정태선, 최준길, 이수현 선배님과 양현숙, 임채욱, 임현정, 권혁주에게 감사드리며 모두에게 행복이 가득하기를 기원합니다.

업무중에 학위를 취득할 수 있도록 배려해 주신 김창범 담당님, 박귀근 연구위원님, 최호식 책임님, 박천수 선임님, 임찬규 선임님께 감사드리며, 실험에 도움을 준 유승보, 최영호에게도 감사의 마음을 전합니다.

늘 바쁘다고 여유 없는 저에게 곁에서 든든한 힘이 되어주신 어머니님, 아버지님, 장모님, 장인어른께 고마운 마음을 전하고자 합니다. 그리고 마지막으로 업무와 학위를 함께 하느라 많은 시간 함께 있어주지 못한 나의 사랑하는 아내 영주와 아들 지성이에게 미안한 마음을 전합니다. 받은 사랑과 은혜를 보답할 수 있는 사람이 되겠습니다.

참고문헌

- [1] 김병순, “LG전자 고효율 DC 인버터 VRF시스템 에어컨 기술동향”, 대한설비공학회, 2007
- [2] 김응상, “전력기기의 고조파 발생원인과 영향 및 특성”, 전력기술인, 2001
- [3] 김용진, “고효율 인버터의 절감원리와 적용사례”, 2005
- [4] 연세대학교 산학협력단, “디지털 전력량계의 전기품질 감시진단 및 전기부하구성 평가에 관한 연구”, 기초전력연구원, 2008
- [5] 박병주, “전력계통의 고조파 억제 기술”, 월간전기, 2009
- [6] 왕태희, 김현수, 이상봉, 김철환 “배전선로에서의 비선형부하에 따른 중선성 고조파 분석”, 대한전기학회 논문, 2008
- [7] 임찬규, “능동전력필터의 전류 고조파 위상지연보상을 적용한 에어컨 압축기 구동용 인버터 고조파 저감”, 공학박사 학위 논문, 2013
- [8] A. Emadi, A Khaligh, C.H.Rivetta, et al. “Constant power loads and negative impedance instability in automotive systems: definition, modeling, stability, and control of power electronic converters and motors drives,” IEEE Trans on Vehicular Techonology, vol. 55, no 4, pp 1112-1125, July, 2006
- [9] 이욱진, “소용량 직류단 캐패시터를 가지는 전동기 구동용 인버터의 직류단 전압 안정화에 관한 연구”, 공학박사 학위 논문, 2009
- [10] 한학용, “패턴 인식 개론“ 2009
- [11] 설승기, “전기기기 제어론” 2002
- [12] 양현숙, “불평형부하 구동용 유도전동기의 적응속도제어”, 2008
- [13] 정대웅, “오피셋 전압에 의한 3상 전압형 인버터 PWM 방법의 일반적 해석” 2000