

工學博士 學位論文

대용량 추진전동기 구동시스템을 위한
H-브리지 멀티레벨 인버터 설계 및 해석

The Design and Analysis of the H-Bridge Multilevel
Inverter for High-Power Propulsion Motor Systems

指導教授 吳 珍 錫

2006 年 8 月

韓 國 海 洋 大 學 校 大 學 院

機關시스템工學科 陳善昊

本 論 文 을 陳 善 昊 의 工 學 博 士
學 位 論 文 으 로 認 准 함 .

위원장 김 성 환 (인)

위 원 윤 병 우 (인)

위 원 정 병 건 (인)

위 원 이 상 태 (인)

위 원 오 진 석 (인)

20006 년 6 월 20 일

한국해양대학교 대학원

목 차

기호 목록	iii
약어 목록	v
Abstract	vii
제 1장 서론	1
1.1 연구배경	1
1.2 연구동향	3
1.3 선박의 전기추진	6
1.4 연구 내용 및 구성	9
제 2장 멀티레벨 인버터	11
2.1 멀티레벨 인버터의 구조 및 특성	11
2.1.1 다이오드 클램프형	11
2.1.2 플라잉 커패시터형	15
2.1.3 캐스케이드 H-브리지형	18
2.1.4 H-브리지 인버터의 입력 정류회로	22
2.1.5 MLI의 새로운 토폴로지	24
2.2 멀티레벨 인버터의 변조	27
2.2.1 공간벡터 변조	28
2.2.2 멀티레벨 사인파 PWM	35
2.2.3 선택적 고조파 제거법	37
제 3장 비대칭 H-브리지 11-레벨 인버터	41
3.1 전압레벨 및 dv/dt 특성	41
3.2 비대칭 H-브리지 11-레벨 인버터	44
3.2.1 구조 및 출력파형	44
3.2.2 입력정류회로	46
3.3 인버터 하드웨어 구성	48
3.3.1 시스템 구성	48

3.3.2	상별 집중제어	50
3.3.3	인버터 및 게이트 드라이브	52
3.4	셀 인버터 부하균형	54
제 4장	극전압 평균법을 이용한 공간벡터 변조	56
4.1	기본 가정	57
4.2	극전압 평균법을 이용한 SVPWM	62
4.2.1	변조기법	62
4.2.2	벡터공간에서의 동작특성	63
4.2.3	기존 SVPWM과의 비교	68
4.3	MP 벡터를 이용한 SVC 변조	69
4.3.1	변조기법	69
4.3.2	기존 SVC 방법과의 비교	70
제 5장	시뮬레이션	72
5.1	SIMULINK 모델	72
5.2	제한한 SVPWM 특성 분석	77
5.3	고부하 조건 특성	86
5.4	SVC 변조	90
제 6장	실험 및 고찰	93
6.1	직렬통신을 이용한 SVPWM 구현	93
6.1.1	참조표	93
6.1.2	CAN 통신을 이용한 SVPWM	96
6.2	원격제어 및 모니터링	100
6.3	실험결과 및 고찰	101
6.3.1	실험장치 구성	101
6.3.2	측정 결과	104
제 7장	결 론	112
	참고문헌	114
	부 록	120

기호 목록

α_k	: 스위칭 각
$d_{uu}, d_{ll}, d_{ul}, d_{lu}$: 2차원 벡터공간에서 전압벡터의 듀티
E	: 1상의 SDCS 전압의 합 (H-브리지)
f_c	: 셀 인버터의 출력 주파수 (H-브리지)
f_o	: 출력주파수
f_m	: 변조주파수
k	: 직렬 셀 인버터의 수 (H-브리지)
M	: 변조지수
N_c	: 직렬 연결된 셀 인버터 수 (H-브리지)
m_{aN}, m_{lN}, m_{cN}	: 변조주기동안의 각 극전압 평균
m_{an}, m_{ln}, m_{cn}	: 변조주기동안의 각 상전압 평균
p	: 최대 출력 레벨 수
S_i	: 스위치 소자
T	: 변환행렬
T_{cyc}	: 변조 사이클
T_s	: 스위칭 시간
V_n^*	: 3상 기준 상전압
V_s^*	: 3상 기준 상전압
V_N^*	: 3상 기준 극전압
V_N'	: 일반화된 기준 극전압
V_{dc}	: DC 링크 전압

V_{l-l}	: 선간전압
V_L	: 스텝펄스의 일반화 저전압
V_H	: 스텝펄스의 일반화 고전압
V_{aN}, V_{bN}, V_{cN}	: 인버터 중성점 기준 극전압
V_{a0}, V_{b0}, V_{c0}	: 인버터 0 전위 기준 극전압
$V_{an}^*, V_{bn}^*, V_{cn}^*$: 기준 상전압
$V_{as}^*, V_{bs}^*, V_{cs}^*$: 기준 상전압
V_{an}, V_{bn}, V_{cn}	: 상전압
$V_{aN}^*, V_{bN}^*, V_{cN}^*$: 기준 극전압
$\vec{V}_{REF}(V_{ab}, V_{bc}, V_{ca})$: 기준전압 벡터의 선간전압 벡터공간 표현
$\vec{V}_{REF}(g, h)$: 2차원 벡터공간에서의 기준전압 벡터
V_{REFg}	: 2차원 벡터공간에서의 g축 기준전압
V_{REFh}	: 2차원 벡터공간에서의 h축 기준전압
$\vec{V}_{uu}, \vec{V}_{ll}, \vec{V}_{ul}, \vec{V}_{lu}$: 2차원 벡터공간에서의 전압벡터
$V_{uug}, V_{llg}, V_{ulg}, V_{lug}$: 2차원 벡터공간에서의 각 벡터의 g축 전압값
$V_{uuh}, V_{llh}, V_{ulh}, V_{luh}$: 2차원 벡터공간에서의 각 벡터의 h축 전압값
v_x, v_y	: 3상 전압벡터의 일반화 2차원 좌표계

약어 목록

AC	: Alternating Current
AFM	: Axial Flux Motor
APOD	: Alternative Phase Opposition Disposition
ASD	: Adjustable Speed Drive
CAN	: Controller Area Network
CODLOG	: COMbined Diesel-eLEctric Or Gas-turbine
DC	: Direct Current
DCMI	: Diode Clamped Multilevel Inverter
DSP	: Digital Signal Processor
EMI	: Electro-Magnetic Interference
EPLD	: Erasable Programmable Logic Device
FCMI	: Flying Capacitor Multilevel Inverter
FFT	: Fast Fourier Transform
GTO	: Gate Turn-Off thyristor
HWS	: Half Wave Symmetry
HE	: Harmonic Elimination
IEEE	: Institute of Electrical and Electronics Engineers
IGBT	: Insulated Gate Bipolar Transistor
MLI	: MultiLevel Inverter
MLSPWM	: MultiLevel Sinusoidal PWM
MP	: Maximum Period

NPC	: Neutral Point Clamped
NSPWM	: Natural Sampled PWM
NTV	: Nearest Three vector
PD	: in-Phase Disposition
PMSM	: Permanent Magnet Synchronous Motor
POD	: Phase Opposition Disposition
PWM	: Pulse Width Modulation
QWS	: Quarter Wave Symmetry
RFM	: Radial Flux Motor
RMS	: Root Mean Square
RSPWM	: Regular Sampled PWM
SDCS	: Separated DC Source
SHE	: Selective Harmonic Elimination
SPWM	: Sinusoidal PWM
STATCOM	: STATic COMPensator
SVC	: Space Vector Control
SVM	: Space Vector Modulation
SVPWM	: Space Vector PWM
TFM	: Transverse Flux Motor
THD	: Total Harmonic Distortion

The Design and Analysis of the H-bridge Multilevel Inverter for High-Power Propulsion Motor Systems

Sun-ho, Jin

Department of Marine Engineering
The Graduate School of Korea Maritime University

Abstract

Recently, the industrial field has begun to demand higher power equipment, and the use of motors with several megawatt output level is increasing. Despite rapid development of power electronics technology, it is difficult to connect a single power switch device to medium voltage grids such as 3.3 or 6.6kV. For this reason, a series of multilevel inverters have been studied and developed for higher voltage and higher power applications since the 1970s.

In multilevel inverters, each power device divides total DC bus voltage, so an increase of level permits an increase of DC bus voltage with a limited voltage stress on power semiconductors. Furthermore, multilevel inverters reduce dv/dt which could cause insulation failure of the motors electric winding. They also reduce common mode voltage which causes bearing current which could make motor mechanical failure.

This thesis analyzes some properties and modulation strategies of multilevel inverters, and investigates the recent trends of research. It is focused on the cascaded H-bridge inverter which has been known to have many advantages compared to others. In general, H-bridge inverters utilize symmetric cell voltage structures like 7-level from 3-cells, or

9-level from 4-cells. They can achieve more output levels from asymmetric structures in the same output voltage RMS. The asymmetric H-bridge inverter gives us several advantages such as better harmonic properties, lower dv/dt , and common mode voltage without increasing important power electronic parts, weight, or equipment size.

The characteristics of an asymmetric 11-level H-bridge inverter with 3-cell structures are investigated based on high-power propulsion motor system power converters. The system structure, output characteristics, and the load balance of each cell are analyzed. The computer simulation and experiment are implemented using a rate reduced inverter.

Furthermore, a new space vector modulation strategy is proposed, which is very easy to understand and is fast to implement in modulation software. The proposed method does not need identification of the nearest three vectors and duty cycle calculation for each vector, which is essential to the conventional method.

The proposed space vector modulation strategy is implemented with the CAN serial communication protocol. The stability and high communication speed of CAN made it possible to transfer the important data to the phase controller from the master controller at every 2kHz modulation cycle from a distance. This thesis describes that the proposed modulation strategy using CAN serial communication systems can be successfully applied to the space vector modulation purpose of a multi-level inverter.

In conclusion, this thesis presents that the proposed asymmetric 11-level H-bridge inverter can be successfully applied to a propulsion motor system with good performance for high-power propulsion motor systems. Furthermore, it presents that the proposed modulation strategy can be successfully applied to the space vector modulation of the multilevel inverters using the CAN communication protocol. Several disadvantages on the proposed inverter topology were also identified such as the complex of input rectifier circuits and the unbalance of the frequency of the inverter cells, which need further studies for improvement.

제 1 장 서 론

1.1 연구배경

최근 산업계에서 요구하는 전력설비가 점차 대형화되고 있으며 수천 볼트의 전압과 수 메가와트 급의 출력을 갖는 교류전동기의 사용이 증가하고 있다. 반도체 전력전자 기술의 급격한 발전에도 불구하고 이러한 대출력 교류전동기에 사용되는 고전압(2.3, 3.3 or 6.6kV 등)을 하나의 전력소자가 담당하기는 곤란하며, 따라서 고전압 대전력 전력변환 장치로써 1970년대 이후 미국을 중심으로 일련의 멀티레벨 인버터가 새로 연구 개발되기 시작하였다. 멀티레벨 구조에서는 각 전력소자가 시스템의 전체 전압을 분담하고, 높은 전압을 분할하여 여러 단계의 전압을 만들거나 낮은 전압을 합성하여 높은 전압을 만드는 개념으로써 동작한다. 따라서 시스템의 전체 전압이 더욱 증가하여도 인버터의 레벨을 증가시키면 단위 전력소자의 전압 부하를 제한한 상태에서 높은 출력 전압을 만들 수 있으므로 고전압 대출력 시스템에 효과적으로 적용될 수 있다[1-7].

최근 반도체 전력전자 소자의 발달로 인해 ON/OFF 동작시간이 ns 단위로 매우 짧아졌으며 이는 스위칭 손실을 저감하는데 중요한 역할을 한다. 그러나 신속한 ON/OFF 동작은 인버터의 PWM 변조에서 스위칭 순간의 전압변동률(dv/dt)를 급격히 증가시킨다. 이는 전동기 권선에 서지를 발생시키며 특히 권선의 첫 번째 턴 부분에 집중되어 이 부분의 절연특성을 악화시키므로 PWM의 변조 주파수가 높아지면 이러한 스위칭 스트레스가 전동기 권선에 누적되어 전동기 수명에 영향을 줄 수 있다[8-9].

PWM 변조 등으로 인해 발생하는 인버터의 dv/dt는 전동기의 중성점에 커먼 모드 전압을 발생시키며, 이는 전동기의 회전축으로 전압을 유도하고, 접지와 연결되는 베어링 부분으로 전류의 흐름을 발생시킨다. 이러한 베어링 전류는 전동기의 기계적 손상의 원인이 될 수 있다[10-14].

멀티레벨 인버터는 전력소자의 전압 스트레스를 감소시킬 뿐만 아니라 출력전압에서 순간적인 dv/dt와 커먼모드 전압을 감소시킨다. 또한 PWM 변조를 적용

하더라도 상대적으로 낮은 스위칭 주파수로 동작한다. 이와 같은 특성으로 인해 2-레벨 전압형 인버터 구동의 일반적인 문제로 지적되어온 큰 전압변동률로 인한 전동기 권선의 절연파괴, 커먼모드 전압과 베어링 전류에 의한 베어링의 피로와 손상, 그리고 고주파의 PWM 스위칭으로 인한 전자파 간섭(EMI) 현상 등을 크게 개선할 수 있다[3-5].

이러한 특성을 가진 멀티레벨 인버터는 IGBT와 같은 반도체 전력전자 기술의 발달과 함께 전력변환 기술의 중요한 영역을 차지하고 있으며 앞으로도 지속적으로 발전할 것으로 예상된다. 멀티레벨 인버터에서는 기존의 2-레벨 인버터에 비해 상용전원의 정현파에 근접한 고품질의 전원을 얻을 수 있으므로 상용전원과 연계하는 시스템에 효과적으로 적용될 수 있다. 따라서 멀티레벨 인버터의 전통적인 적용분야인 중-고전압의 전동기 구동분야 뿐만 아니라 STATCOM 등의 전력설비 분야, 태양광 발전이나 풍력, 파력 발전 등을 이용하여 상용전원을 생성하는 재생에너지 분야 등으로 그 응용분야가 점차 확대되고 있다[4-6].

전술한 멀티레벨 인버터의 출력전압 특성, 즉 dv/dt 및 커먼모드 전압의 감소와 고조파 특성의 개선 등은 전동기 구동시스템에서 안정성과 효율을 증가시킨다. 따라서 전기추진 시스템을 이용하는 선박의 추진전동기 구동시스템에 멀티레벨 인버터를 적용할 경우, 추진시스템의 내구성과 신뢰성이 증가하고 추진장치의 전기적 소음 및 진동을 감소시킨다. 특히 군사용 목적으로 사용되는 특수한 선박의 추진시스템에서는 전기적 소음 진동의 감소는 생존성을 증가시키는 중요한 특성이 된다.

국내 총 전력 사용량의 약 50% 이상은 전동기 구동용으로 사용되는 것으로 알려져 있으며 인버터를 통하여 부하에 따른 가감속 구동을 채택하면 전력사용의 효율성을 크게 개선할 수 있는 것으로 알려져 있다. 특히 대전력을 사용하는 산업용 중-고전압 전동기 구동시스템이나 신재생에너지 분야, 그리고 선박 추진 시스템과 같은 많은 다양한 분야에서 멀티레벨 인버터 기술은 산업전반에 걸친 주요한 기술로써 지속적인 연구개발이 필요한 분야로 자리 잡고 있다.

1.2 연구동향

2002년, 미국 IEEE의 'Industrial Electronics' 분과 저널에서는 멀티레벨 인버터를 주제로 한 특별 세션을 2회에 걸쳐 출판하였다. 이는 멀티레벨 인버터를 이용한 대전력 변환에 대한 산업계의 소요와 학계의 연구가 그 시기를 즈음하여 급증하였음을 의미한다.

멀티레벨 인버터와 관련한 연구는 크게 두 가지로 분야로 구분할 수 있다. 첫째는 인버터의 구조적인 분야로써 시스템을 단순화하고 입출력파형을 개선하기 위한 다양한 구조들이 연구 및 제안되고 있다. 멀티레벨 인버터는 캐스케이드(cascaded) H-브리지 형태로 1975년 미국에서 최초로 개발되었으며, H-브리지에 공급되는 각각의 소스전압을 다이오드를 이용하여 차단하는 방법을 적용한 다이오드 클램프 또는 NPC(Neutral- Point Clamped)로 알려진 구조로 발전하였다. 그리고 1990년대 말에는 NPC 방식을 일부 개선한 커패시터 클램프 방식 또는 플라잉 커패시터 방식으로 알려진 멀티레벨 인버터 구조가 개발되었다. 이와 같은 과정에 따라 멀티레벨 인버터의 기본적인 구조로 일반적으로 알려진 세 가지 형태, 즉 다이오드 클램프형, 플라잉 커패시터형 그리고 H-브리지형이 정립되었다[3,15-18].

최근에는 멀티레벨 인버터의 적용 분야가 대전력 전동기 구동분야에서 전력설비 및 재생 에너지 분야 등의 다양한 분야로 확대됨에 따라 여러 가지 구조들이 개발되고 있다. 많은 SDCS(Seperated DC Source)가 필요한 단점을 가진 H-브리지형의 구조를 개선하기 위하여 플라잉 커패시터형과 H-브리지형을 혼합한 하이브리드 형태가 연구되고 있다. 또한 H-브리지 형의 셀 인버터 소스전압비를 조정하여 제한된 크기의 구조에서 출력 전압의 레벨 수를 증가시키는 형태도 연구되고 있다[3, 5].

DC 전원으로 출력되는 태양광 발전시스템에 적용하기 위하여 인버터 입력을 단일 DC전원으로 적용하고, 전통적인 2-레벨 인버터와 3-레벨 인버터를 조합한 구조와 출력 측에 직렬로 연결된 변압기를 이용하여 11-레벨 및 19-레벨까지 출력파형을 얻을 수 있는 구조도 개발되고 있으며[21,24-25], 출력부분의 직렬 변압기를 이용하는 유사한 개념을 적용하고 공통암을 이용하여 소자수를 감소시키기 위한 구조 등도 연구되고 있다[22].

멀티레벨 인버터의 입력전원 부분은 일반적으로 3상 교류전원을 다이오드 정

류회로를 통해 직류전원으로 변환하는 구조를 갖는다. 이 때 입력 교류전원의 권선에는 펄스 형태의 전류가 흐르게 되고 많은 고조파 성분이 함유되게 되어 배선의 발열이나 발전기의 진동을 유발할 수 있다. 입력 전류의 고조파 억제를 위해 전통적인 $\Delta-Y$ 변압기 또는 특수한 형태의 위상이동 변압기를 이용한 12, 18펄스 등의 멀티펄스 정류회로를 적용하여 정현적인 입력 전류 파형을 구현하며 이 또한 인버터 설계에 있어서 중요한 부분을 차지한다[4, 37-38].

멀티레벨 인버터의 구조적인 부분에 대한 이러한 연구들은 대부분 멀티레벨 인버터의 구조를 단순화하고 필요한 소자수를 감소시키며 출력레벨을 증가시키는 데 집중되고 있으며, 이를 통해 출력전압의 정현적인 특성을 강화시키고 고조파 성분을 감소시켜 고품질의 전원을 얻을 수 있다.

둘째는 멀티레벨 인버터를 구동하기 위한 변조기법 개발과 하드웨어적인 구현을 위한 프로세서 응용기술에 대한 연구 또한 멀티레벨 인버터의 핵심적인 연구분야이다. 전통적인 2-레벨 인버터의 변조기법은 NSPWM(Natural Sampled PWM) 및 RSPWM(Regular Sampled PWM)과 같이 기준 사인파와 삼각 변조파를 이용하는 SPWM(Sinusoidal PWM) 기법, 특정의 저차 고조파를 선택적으로 제거하기 위한 SHE(Selective Harmonic Elimination) 기법과 실제 산업현장에서 가장 많이 사용되는 SVPWM(Space Vector PWM) 기법 등이 있다. 멀티레벨 인버터에서는 전통적인 2-레벨 인버터에서의 변조기법을 부분적인 변경 또는 확장된 개념으로 적용된다[3,27].

멀티레벨 인버터에서 SPWM은 각 레벨마다 하나씩의 삼각 변조파를 적용하는 멀티 캐리어 방식의 MLSPWM(MultiLevel Sinusoidal PWM) 기법을 적용한다. 각 레벨의 삼각 변조파는 동일한 위상을 적용하거나 레벨에 따라 적절한 만큼 위상이 천이된 형태로 사용되고 기준 사인파를 적용하여 샘플링 함으로써 멀티레벨 PWM을 구현한다. 멀티레벨 인버터의 변조기법으로서 실제 산업현장에서는 이 MLSPWM이 현재로서는 가장 많이 사용되고 있으며, 또한 전통적인 2-레벨에서와 같이 3차 고조파를 주입하여 출력전압을 증가시키는 방법이 많이 응용되고 있다[28-31, 35-36].

멀티레벨 인버터에서 SHE 알고리즘을 적용하기 위한 방법은 2-레벨 인버터에서의 경우와 매우 유사하다. 출력전압 파형의 기본과 성분과 제거하고자 하는 저차 고조파 성분을 스위칭 각에 대한 다차원 함수로써 수학적으로 표현하고

Newton-Rhapson 방법 등 수치해석을 통해 스위칭 각을 결정한다. 이러한 방법으로 전체 사이클 중 1/4에 해당하는 $\pi/2$ 까지의 스위칭 각을 계산하고 QWS(Quarter Wave Symmetry) 및 HWS(Half Wave Symmetry)를 적용하여 완전한 사이클을 형성한다. 멀티레벨 인버터에서 이러한 기법을 적용하면 기본적으로는 스텝펄스 형태의 출력전압을 갖게 되며 낮은 변조주파수를 갖는다. 따라서 낮은 주파수로 변조함으로써 스위칭 소자수가 많은 멀티레벨 인버터에서 스위칭 손실을 저감하고, 변조주파수가 낮아짐에 따라 증가하는 5, 7차 고조파와 같은 저차 고조파를 선택적으로 제거할 수 있다[3,29,32].

멀티레벨 인버터의 공간벡터 변조(SVM)는 2-레벨 인버터의 벡터공간 육각형을 확장하여 적용된다. 2-레벨의 경우와 같이 공간벡터 변조는 출력전압의 고조파 성분이 작고 전동기 제어에서의 기준전압 벡터에 대응하는 출력전압을 합성하므로 전동기의 벡터제어 등에 효과적으로 적용될 수 있으며 DSP나 EPLD 등의 하드웨어를 이용하여 구현할 수 있다[5,33-34].

공간벡터 PWM(SVPWM)변조에서 프로세서가 수행하는 가장 중요한 동작은 벡터공간 상에서 인접한 세 전압벡터(NTV, Nearest Three Vector)를 식별하는 동작으로써, 이러한 NTV를 효과적으로 식별하기 위한 많은 연구가 진행되고 있다. 또한 높은 출력 레벨을 갖는 멀티레벨 인버터에서 NTV의 식별과정이 없이 가장 인접한 하나의 전압벡터를 선택하여 스텝펄스 형태로 변조하는 공간벡터 변조기법 또한 보고되고 있으며, 공간벡터 변조와 관련된 또 하나의 연구 동향은 SVPWM 변조법과 삼각 변조파를 이용하는 SPWM과의 관련성에 대한 연구 또한 진행되고 있다[33-35].

전동기 베어링 손상의 주요 원인으로 지적되고 있는 커먼모드 전압을 제거하기 위한 변조기법 또한 전술한 세 가지의 대표적인 변조기법과 함께 연구되고 있다. 3상 인버터에서 커먼모드 전압은 각 상 극전압이 $0(V_A + V_B + V_C = 0)$ 일 때 0으로 된다. 따라서 이러한 조건을 만족하는 스위칭 상태 즉, 3-레벨 인버터의 예에서 볼 때 총 27개의 스위칭 상태 중 7개의 상태(+0-, 0+-, -+0, -0+, 0-+, +-0, 000) 만을 이용하여 PWM 변조를 구현하는 방법을 적용한다[10-11].

1.3 선박의 전기추진

선박의 전기추진 시스템은 선박추진에 스팀터빈의 사용이 일반화되고 디젤엔진이 선박 추진에 처음 도입되기 시작한 20세기에 들어서면서 최초로 등장하였다. 스팀터빈에서 역회전을 위해 필수적이었던 역전터빈의 비효율성과 고속의 터빈을 프로펠러에 알맞은 속도로 낮추기 위한 감속기어 기술의 미비 등으로 인해 회전속도가 높은 터빈과 저속에서 효율이 좋은 프로펠러의 상반되는 특성을 조화시키기 위한 수단이 필요하게 되었다. 그리고 선박추진에 새로이 도입되기 시작한 디젤엔진 또한 프로펠러의 최적 속도보다 다소 높은 속도였으며, 부하상태에서의 시동곤란, 역회전의 어려움 등으로 인해 디젤엔진을 프로펠러에 직결하기는 매우 어려운 상황이었다. 따라서 이러한 모든 문제들의 해결책으로서 전기추진 방식이 등장하였으며, 1913년 General Electric사의 Mr. W. L. R. Emmet에 의해 미국의 석탄운반선 “Jupiter”에 최초로 적용되었다[49].

총 8.2MW(2축)의 출력을 가진 스팀 터보-일렉트릭 AC 구동 방식의 “Jupiter”는 1922년 미 해군 최초의 항공모함(CV-1)인 "Langley"호로 개조되었으며 1942년 해전에서 손실되기까지 성공적으로 운용되었다. 이 후 선박의 전기추진 시스템은 대부분 미국, 특히 해군 함정을 중심으로 발전하였으며, 제 2차 세계대전이 끝날 때까지 AC 및 DC 추진 방식으로 약 500여척 이상의 크고 작은 함정들이 건조되었다.

1940년대 이후에는 2중감속기와 같은 감속기어 기술의 발전으로 인해 기계식 추진시스템의 효율이 현저히 개선됨에 따라 선박 추진시스템은 주로 기계식을 중심으로 발전하였다. 반면, 상대적으로 중량이 크고 효율이 낮은 초기의 전기추진시스템은 점차 도태되어 1980년대가 되기 전까지는 주목을 받지 못하였다. 선박의 전기추진이 다시 등장하게 된 계기는 20세기 후반 들어 반도체 전력전자 기술의 발전에 따라 사이리스터, GTO 등의 반도체 전력소자가 개발되고, 싱크로 컨버터, 사이클로컨버터와 같은 대용량의 전력변환 기술이 발전하게 되면서부터이다. 전기추진 시스템을 적용하는 대표적인 선박은 여객선 분야이다. 1987년 "Queen-Elizabeth II"의 추진시스템이 기존의 스팀터빈에서 9기의 ‘MAN L58/64(10.5MW)’ 디젤기관과 축 당 44MW의 돌극형 동기전동기 2기를 사용하는 디젤-전기추진 시스템으로 개조된 이후로 전기추진시스템을 적용한 많은 여

객선들이 건조되었다.

근래에는 여객선 이외에도 다양한 선박 - 쇠빙선, 준설선, 예인선, 트롤선, 케이블부설선 등 - 에 전기추진 시스템이 적용되고 있다. 화물용 선박에는 전기추진 시스템이 대체로 적용되지 않았으나, 최근 들어 프랑스의 74,000톤급 LNG 운반선에 22.8MW 출력의 디젤-전기추진 방식이 도입되는 등 화물선 분야에서 호평을 받고 있는 추세이다. 추진시스템의 측면에서 전기추진의 가장 중요한 특성은 추진체계의 설치에 있어서의 유연성과 체결 오차와 같은 기계적인 제한 사항이 없는 점이라고 할 수 있다. 또한 기기의 설치공간을 감소시켜 적화공간을 늘릴 수 있고 유지보수가 간단하다는 점 또한 큰 장점이다. 따라서 전기추진과 관련한 기술의 발전과 함께 앞으로 다양한 선박에서 전기추진 방식이 하나의 큰 경향으로 자리 잡을 것으로 판단된다[50-54].

해군 함정의 경우 전기추진 시스템이 도입되게 되는 이유는 전술한 장점들 이외에 추진체계의 낮은 소음이라는 장점 또한 크게 작용하였다. 함정에서 수중으로 방사되는 소음의 대부분은 추진체계 소음이며 이는 함정의 생존을 좌우할 수 있는 중요한 요인이다. 영국 해군이 1990년대 후반 건조한 Type-23형의 호위함에서는 2기의 가스터빈, 4기의 디젤발전기와 1.5MW급 DC전동기 2기를 설치하여, 고속에서는 가스터빈을 이용하고 저속에서는 디젤-전기추진 방식을 이용하는 CODLOG 방식의 하이브리드 전기추진을 채택하였다. 그 후 새롭게 건조된 보급함(AO)과 상륙함(LPD) 등에 디젤-전기추진 방식을 채택하였으며, 최근에는 몇몇 국가에서 전체 속도영역에서 완전한 전기추진 방식을 사용한 함정들을 건조하고 있다. 이들 함정은 추진용 전원계통과 함내의 서비스 전원계통, 그리고 무기체계에 사용하는 전원을 통합한 시스템을 적용하고 있다. 영국을 비롯하여 미국, 프랑스 등 많은 국가에서 전기추진 시스템을 해군함정에 도입하고 있으며 앞으로 이러한 추세는 꾸준히 이어질 것으로 판단된다[55-60].

선박의 전기추진 시스템에서 핵심적인 부분은 발전기와 전력관리 시스템, 그리고 전력변환기와 추진전동기의 네 가지 부분으로 구분된다. 전력변환기는 추진전동기의 가변속 구동을 위해 전압과 주파수를 조절하는 역할을 하며 일반적으로 싱크로컨버터와 사이클로컨버터로 구분된다. 싱크로컨버터는 교류전원을 직류전원으로 변환 후 다시 PWM 등의 방법을 이용하여 전압과 주파수가 변화된 교류전원으로 변화시키는 장치로써 통상 ‘인버터’라 불리며 1.1절과 1.2절에서 논의

한 바와 같다. 사이클로 컨버터는 입력 교류전원을 직류로 변환하는 과정이 없이 직접 전압과 주파수를 가변하는 장치로써 일반적으로 높은 주파수에서 낮은 주파수로 변환하는 장치를 지칭한다. 사이클로컨버터는 입력 교류전원을 직류로 변환하는 장치가 없는 장점이 있으나 출력전압의 고조파 함유가 많으므로 추가적인 고조파 필터가 요구되는 단점이 있다[63,64].

추진전동기의 개발은 최근 선박의 전기추진 시스템과 관련한 분야에서 관심이 집중되고 있는 분야 중의 하나이다. 선박의 추진전동기에는 동기전동기와 유도전동기, 그리고 직류전동기 등이 모두 사용되고 있으나 수 MW 이상 대용량 추진 시스템에는 동기전동기가 주로 사용된다.

최근 들어서는 다양한 추진전동기가 개발되고 있으며 프랑스의 A사에서는 20MW 급의 15상 신형유도전동기(Advanced Induction Motor)가 개발되었다. 또한 영구자석 동기전동기와 초전도체 전동기에 대한 개발 또한 활발히 진행되고 있다. 영구자석으로 구성된 회전자를 갖는 동기전동기인 PMSM(Permanent Magnet Synchronous Motor)은 자속의 방향에 따라 RFM(Radial Flux Motor), AFM(Axial Flux Motor), TFM(Transverse Flux Motor) 등의 다양한 구조로 개발되고 있으며 소형, 경량, 대출력화에 초점을 맞추고 있다. 그 중 가장 먼저 개발되기 시작한 RFM은 5MW급까지 실용화된 것으로 알려져 있으며 최근에는 36MW급까지 출력을 증가시키기 위한 연구가 진행되고 있다.

추진전동기의 다양한 종류들 중에서 출력밀도가 가장 큰 것으로 알려진 초전도체 전동기는 가장 활발한 연구가 진행되고 있는 분야 중의 하나이다. 최근에는 5MW급 고온초전도체 전동기가 개발되었으며 36MW까지 개발하기 위한 연구가 진행되고 있다[65]. 초전도체 전동기의 개발은 기존 추진전동기에 비해 출력대비 부피와 중량을 대폭 경감할 것으로 예상된다.

1.4 연구 내용 및 구성

본 논문에서는 전기추진 선박을 중심으로 대용량 교류전동기 구동을 위한 멀티레벨 인버터의 구조 및 특성, 변조기법을 분석하고 최근의 연구 동향과 개발된 새로운 토폴로지에 대하여 검토하였다. 멀티레벨 인버터의 몇 가지 형식 중에서 상대적으로 많은 장점을 가지는 H-브리지 형태의 인버터를 중심으로 연구하였으며 효과적인 변조기법으로써 하드웨어에서 구현이 신속하고 양호한 변조성능을 가지는 새로운 공간벡터 변조기법을 제안한다.

3.3kV 및 6.6kV와 같은 정격전압의 전동기 구동시스템에서 H-브리지형 멀티레벨 인버터는 반도체 전력소자의 정격과 시스템의 정격출력에 따라 3-셀 구조의 7-레벨, 4-셀 구조의 9-레벨 등의 토폴로지를 일반적으로 적용한다. 그러나 동일한 출력 전압을 갖는 H-브리지형 인버터에서 직렬 연결된 셀 인버터의 SDCS 전압비를 일부 변경하면 인버터의 전체 크기와 중량을 크게 증가시키지 않으면서 인버터 출력전압의 레벨 수를 더욱 크게 할 수 있다.

본 논문에서는 3-셀 구조의 SDCS 전압비를 일반적인 대칭형 1:1:1 전압비의 7-레벨 구조에서, 2:2:1의 비대칭 SDCS 전압비를 적용하여 동일한 인버터 출력 전압 상태에서 극전압 레벨 수가 11-레벨이 되도록 변경하였다. 동일한 출력전압에서 전체전압을 분할하는 레벨의 개수가 많아지면 일반적인 대칭형 구조에서 보다 더욱 낮은 dv/dt 를 구현할 수 있으며 특히 커먼모드 전압의 수준이 크게 낮아지므로 전술한 멀티레벨 인버터의 장점은 더욱 증대된다.

본 논문에서는 3-셀 구조의 비대칭 H-브리지형 인버터에서 적용할 수 있는 최대한의 레벨 수를 검토하였으며 추진전동기 구동에 필요한 몇 가지 조건을 기준으로 2:2:1의 11-레벨 구조를 채택하였다. 또한 컴퓨터 시뮬레이션을 통하여 그 동작특성을 분석하고 소용량의 실험장치를 제작, 실험을 통하여 검증한다.

본 논문은 총 7장으로 구성된다. 제 1장은 서론으로서 본 연구의 배경을 설명하고 멀티레벨 인버터에 대한 과거와 최근의 국내외 학계에서의 연구동향을 논하였다. 또한 최근 선박추진 시스템에 있어서 하나의 큰 흐름을 형성하고 있는 전기추진 선박의 도입 경향에 대하여 논의하고 선박 추진용 인버터으로써 멀티레벨 인버터의 특성에 대하여 논의한다. 제 2장은 멀티레벨 인버터의 전반적인 기술현황에 대한 것으로서, 대표적인 세 가지 토폴로지를 분석하고 몇 가지 변조기

법에 대하여 논하였다. 또한 최근 새로이 연구 개발되고 있는 다양한 구조의 멀티레벨 인버터에 대하여 분석한다. 제 3장은 H-브리지형 인버터의 일부 변경된 구조로서 직렬 연결된 셀 인버터의 SDCS 전압비를 조절하여 출력레벨을 확장한 비대칭 H-브리지 인버터에 대하여 중점적으로 논하였으며 비대칭 H-브리지 인버터를 위한 12-펄스형 입력 정류회로의 구성방법을 설명한다. 제 4장에서는 멀티레벨 인버터에 적용하기 위한 새로운 공간벡터 변조기법을 제안하였다. 전통적인 2-레벨 인버터의 변조기법으로써 산업현장에서 가장 많이 사용되어온 공간벡터 변조기법을 멀티레벨 인버터에 효과적으로 적용하기 위한 방법들을 제안한다. 제 5장은 컴퓨터 시뮬레이션 결과를 나타내며 실험을 위해 제작한 인버터와 동일한 정격을 가진 인버터를 모델링하고 입출력 특성을 분석하였다. 시뮬레이션에는 MATLAB 7.0 및 SIMULINK를 이용한다. 제 6장은 실험 및 고찰 부분으로 CAN(Controller Area Network) 통신을 이용하여 멀티레벨 인버터의 공간벡터 변조법을 구현하기 위한 방법과, 원격 제어와 모니터링 그리고 인버터의 전압 및 전류 파형 측정 및 분석 결과를 나타낸다. 제 7장은 본 논문의 결론 부분이며, 부록에서는 시뮬레이션에 사용된 모델과 프로그램, 실험장치의 회로도 등을 구체적으로 명시한다.

제 2 장 멀티레벨 인버터

2.1 멀티레벨 인버터의 구조 및 특성

최근 들어 다양한 토폴로지의 멀티레벨 인버터(MLI)가 연구 및 개발되고 있으나 일반적으로 분류되는 세 가지 형태 즉, 다이오드 클램프형, 플라잉 커패시터형, 캐스케이드 H-브리지형 등의 토폴로지를 기본으로 한다.

2.1.1 다이오드 클램프형(DCMD)

NPC(Neutral Point Clamped) 방식의 3-레벨 인버터는 산업현장에서 가장 먼저 적용된 대용량 전압원 인버터로 1980년대부터 실용화되기 시작하였으며 현재 까지 가장 많이 사용되는 형식으로 알려져 있다. 이는 직류단의 전원을 커패시터를 이용하여 분압하고, 스위치 소자에 걸리는 전압을 일정하게 유지하기 위해 다이오드를 이용하여 클램프하는 방식으로 다이오드 클램프형 멀티레벨 인버터(DCMD)의 기본적인 형태라고 할 수 있으며 출력 레벨을 확장할 수 있다[39].

Fig. 2.1과 Table 2.1은 다이오드 클램프형 MLI 한 상의 일반적인 구조와 스위칭 벡터에 대한 출력전압을 나타낸다. 출력전압은 기준전위에 따라 V_{aN} 과 V_{a0} 의 두 가지 형태를 가지며 Table 2.1에서와 같이 중성점을 기준으로 한 출력전압 V_{aN} 은 $-V_{dc}/2$ 에서 $V_{dc}/2$ 까지의 교류, DC 링크 전원의 0 전위를 기준으로 한 V_{a0} 는 3-레벨 또는 5-레벨의 직류 형태를 가진다.

다이오드 클램프 형식에서는 클램프 다이오드에 걸리는 전압 스트레스가 일정하지 않다. 예를 들어 Fig. 2.1(b)에서 스위치 S_6-S_8 이 ON되었을 경우 다이오드 D_1 은 커패시터 1개에 해당하는 $V_{dc}/4$ 를 블로킹하는 반면 다이오드 D_2 는 커패시터 3개에 해당하는 $3V_{dc}/4$ 를 블로킹해야 하므로 각 다이오드마다 서로 다른 정격을 사용하여야 한다. 따라서 레벨 증가에 따라 많은 수의 클램프 다이오드를 필요로

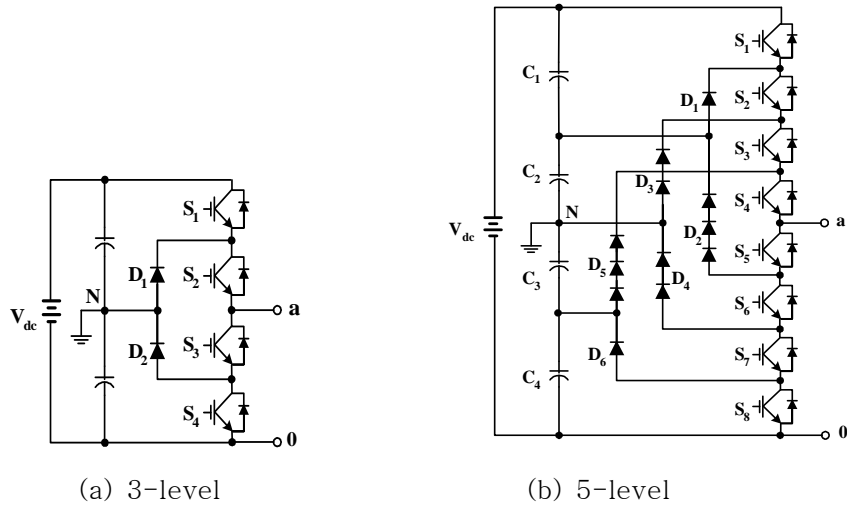


Fig. 2.1 General structure of diode-clamped topology

Table 2.1 Switching state and output voltage with diode clamped topology

Structure	Switching state								Output, V_a	
	S_1	S_2	S_3	S_4	S_5	S_6	S_7	S_8	V_{aN}	V_{a0}
3-level	1	1	0	0	-	-	-	-	$\frac{1}{2}V_{dc}$	V_{dc}
	0	1	1	0	-	-	-	-	0	$\frac{1}{2}V_{dc}$
	0	0	1	1	-	-	-	-	$-\frac{1}{2}V_{dc}$	0
5-level	1	1	1	1	0	0	0	0	$\frac{1}{2}V_{dc}$	V_{dc}
	0	1	1	1	1	0	0	0	$\frac{1}{4}V_{dc}$	$\frac{3}{4}V_{dc}$
	0	0	1	1	1	1	0	0	0	$\frac{1}{2}V_{dc}$
	0	0	0	1	1	1	1	0	$-\frac{1}{4}V_{dc}$	$\frac{1}{4}V_{dc}$
	0	0	0	0	1	1	1	1	$-\frac{1}{2}V_{dc}$	0

하며 m -레벨의 경우 $(m-1) \times (m-2)$ 개의 다이오드를 필요로 하여 레벨의 추가적인 확장에 장애가 된다. 또한 커패시터 간의 전압 불균형 문제가 발생하며 이는 중성점 N 의 전위를 불안정하게 하여 결과적으로 출력전압의 불안정으로 이어진다. 이러한 특성은 특히 공간벡터 PWM 변조와 같이 3상의 각 상에서 정해진 듀티 사이클 동안 일정한 전압을 유지해야 하는 경우에는 중요한 문제점이 된다. 따라서 이러한 방식의 멀티레벨 인버터에서는 N 의 전위를 일정하게 유지하기 위한 복잡한 회로와 제어기법이 추가되어야 하는 단점이 있다.

Fig. 2.2는 5-레벨 다이오드 클램프 형에서 각 스위칭 벡터에 따른 전압 레벨 및 도통상태를 나타낸다. V_{aN} 이 $V_{dc}/4$, 0 , 및 $-V_{dc}/4$ 일 때는 클램프 다이오드에 의해 스위치 소자의 프리휠링 다이오드 회로가 차단된다. 따라서 유도성 부하에서 발생하는 역전압의 도통을 위한 회로를 구성하기 위해 일부 스위치가 사용되고 있다.

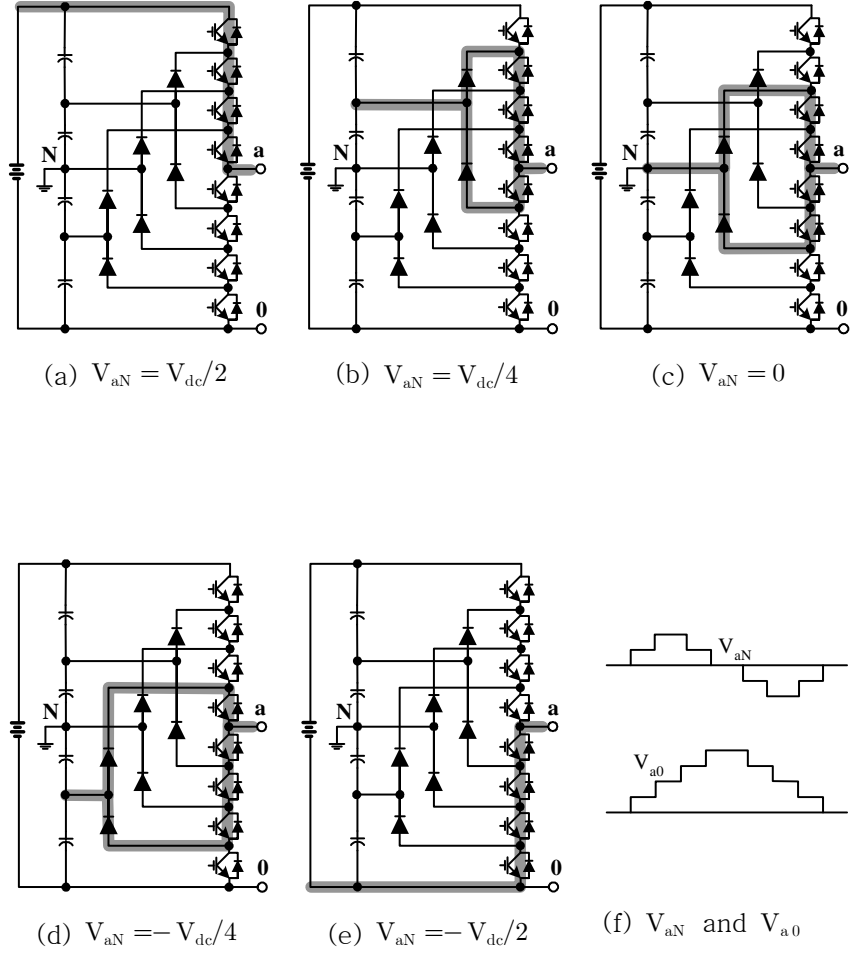


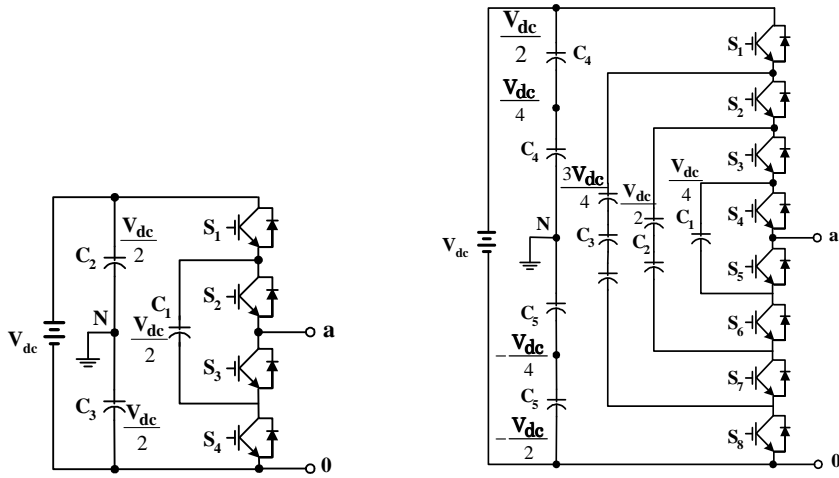
Fig. 2.2 Switching state and commutated circuits of diode clamped 5-level inverter

2.1.2 플라잉 커패시터형(FCMI)

커패시터 클램프 형으로 알려진 Fig. 2.3과 같은 구조는 스위치 소자들 사이에 연결된 커패시터가 접지와 분리되어 플로팅 상태와 유사하므로 플라잉 커패시터 형이라고도 한다. 1990년대 들어 개발된 이러한 구조는 전술한 다이오드 클램프 형에서의 다이오드를 커패시터로 대체한 형태로 볼 수 있다. 따라서 플라잉 커패시터 방식에서는 전압을 클램프하기 위한 커패시터를 필요로 하며 m -레벨 인버터의 경우 $(m-1) \times (m-2)/2$ 개의 클램프 커패시터와 $(m-1)$ 개의 DC 링크 커패시터를 필요로 한다. 이는 다이오드 클램프형에서의 다이오드 수량보다는 상대적으로 적은 수량으로 다이오드 클램프형에 비해 출력 레벨의 추가적인 확장이 상대적으로 용이하다.

출력전압은 다이오드 클램프형과 같이 교류 및 직류전원으로 사용할 수 있으며 V_{a0} 를 출력으로 사용할 경우는 DC-DC 컨버터의 특성을 갖는다. Table 2.2는 플라잉 커패시터형에서의 스위칭 벡터 및 클램프 커패시터의 충전, 방전 동작을 나타내고 있다. 다이오드 클램프형에 비해 많은 스위칭 벡터의 리턴턴시를 가지며 이러한 특성은 클램프 커패시터의 전압제어를 용이하게 한다. 3-레벨의 경우 0V 전위에 해당하는 스위칭 벡터는 두 가지로써 커패시터 C_1 의 충전 및 방전상태를 자유롭게 제어할 수 있다. 따라서 특정 변조주기에서 두 스위칭 벡터를 같은 시간동안 인가하게 되면 커패시터 간의 전압 불균형은 발생하지 않으므로 다이오드 클램프형에서의 전압 불균형 문제는 상당히 개선된다. 그러나 커패시터의 전압 균형을 위한 회로 또는 제어 알고리즘은 여전히 필요로 하며 특히 공간벡터 PWM 변조에서는 스위칭 벡터의 선정에 주의하여야 한다[39-41].

Fig. 2.4는 플라잉 5-레벨 커패시터형 MLI의 스위칭 벡터에 대한 동작을 나타내며 Table 2.2의 전체 스위칭 벡터 중 일부에 해당한다.



(a) 3-level

(b) 5-level

Fig. 2.3 General structure of flying-capacitor topology

Table 2.2 Switching state, output voltage and clamping capacitor state with flying capacitor topology

Structure	Switch state								Output, V_a		Capacitor	
	S_1	S_2	S_3	S_4	S_5	S_6	S_7	S_8	V_{aN}	V_{a0}	discharge	charge
3-level	1	1	0	0	-	-	-	-	$\frac{1}{2}V_{dc}$	V_{dc}	-	-
	1	0	1	0	-	-	-	-	0	$\frac{1}{2}V_{dc}$	-	C_1
	0	1	0	1	-	-	-	-	$-\frac{1}{2}V_{dc}$	0	C_1	-
5-level	1	1	1	1	0	0	0	0	$\frac{1}{2}V_{dc}$	V_{dc}	-	-
	1	1	1	0	1	0	0	0	$\frac{1}{4}V_{dc}$	$\frac{3}{4}V_{dc}$	C_4	C_1
	0	1	1	1	0	0	0	1	$\frac{1}{4}V_{dc}$	$\frac{3}{4}V_{dc}$	C_3	C_5
	1	0	1	1	0	0	1	0	$\frac{1}{4}V_{dc}$	$\frac{3}{4}V_{dc}$	C_2, C_4	C_3
	1	1	0	0	1	1	0	0	0	$\frac{1}{2}V_{dc}$	C_4	C_2
	0	0	1	1	0	0	1	1	0	$\frac{1}{2}V_{dc}$	C_2, C_4	C_5
	1	0	1	0	1	0	1	0	0	$\frac{1}{2}V_{dc}$	C_2, C_4	C_1, C_3
	1	0	0	1	0	1	1	0	0	$\frac{1}{2}V_{dc}$	C_1, C_4	C_3
0	1	0	1	0	1	0	1	0	$\frac{1}{2}V_{dc}$	C_1, C_3	C_2, C_5	
0	1	1	0	1	0	0	1	0	$\frac{1}{2}V_{dc}$	C_3	C_1, C_4	
1	0	0	0	1	1	1	0	$-\frac{1}{4}V_{dc}$	$\frac{1}{4}V_{dc}$	C_4	C_3	
0	0	0	1	0	1	1	1	$-\frac{1}{4}V_{dc}$	$\frac{1}{4}V_{dc}$	C_1	C_5	
0	0	1	0	1	0	1	1	$-\frac{1}{4}V_{dc}$	$\frac{1}{4}V_{dc}$	C_2	C_1, C_5	
0	0	0	0	1	1	1	1	$-\frac{1}{2}V_{dc}$	0	-	-	

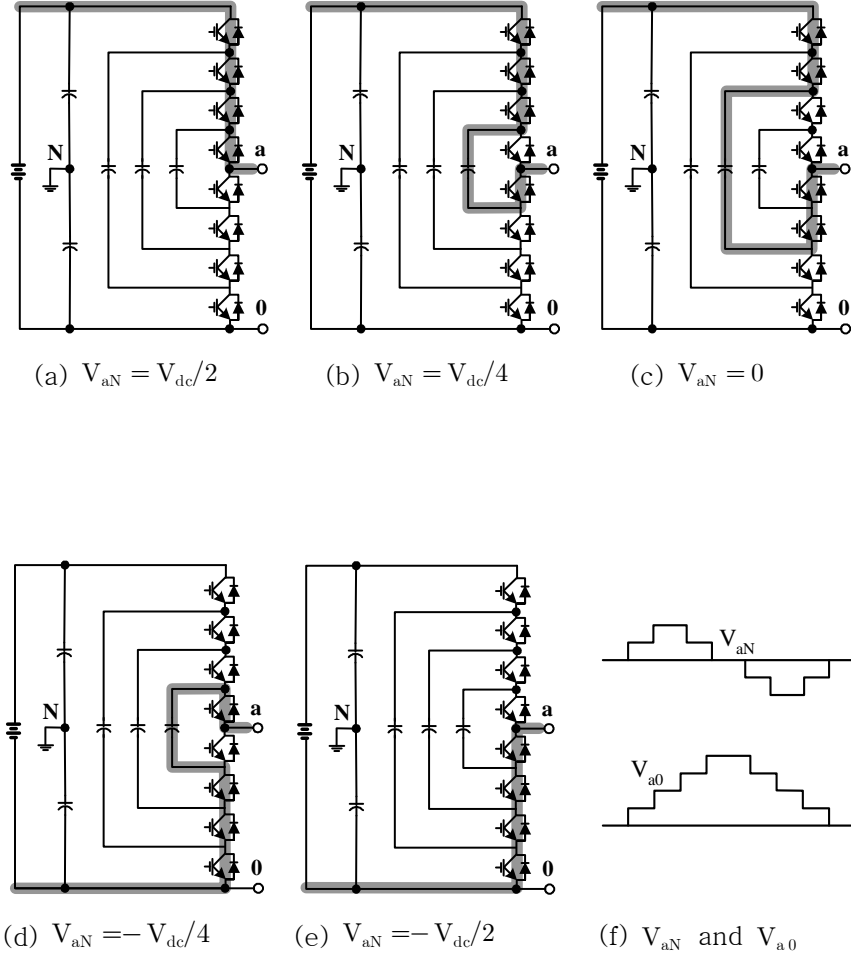


Fig. 2.4 Switching state and commutated circuits of flying capacitor 5-level inverter

2.1.3 캐스케이드 H-브리지형

멀티레벨 인버터의 또 다른 구조로써 캐스케이드(중첩형) H-브리지 형태가 있으며 사실 멀티레벨의 특성을 갖는 인버터로써는 가장 먼저 개발되었으나 산업 현장에서의 적용은 다이오드 클램프 형에 비해 활발하지 못하였다. 이 방식은 Fig. 2.5와 같이 단상 3-레벨 풀브리지 인버터를 중첩하여 구성한 것으로 배터리의 직렬연결과 개념적으로 유사하며, 스위치 소자를 직렬로 연결하는 앞의 두 방식과는 달리 셀 인버터를 직렬로 연결하는 방식이다.

각 셀 인버터는 모두 전기적으로 절연된 SDCS를 가지며 변압기와 정류회로를 통해 절연된 DC전원 회로를 구성하는 것이 일반적이다. Fig. 2.6은 7-레벨 H-브리지 인버터를 이용한 전동기 구동시스템의 구성과 입력 정류회로를 나타낸다. 입력회로는 삼상 교류의 입력전류 파형을 정현적으로 하기 위해 적절한 위상각을 가진 변압기를 이용하여 멀티펄스 정류회로로 구성한다.

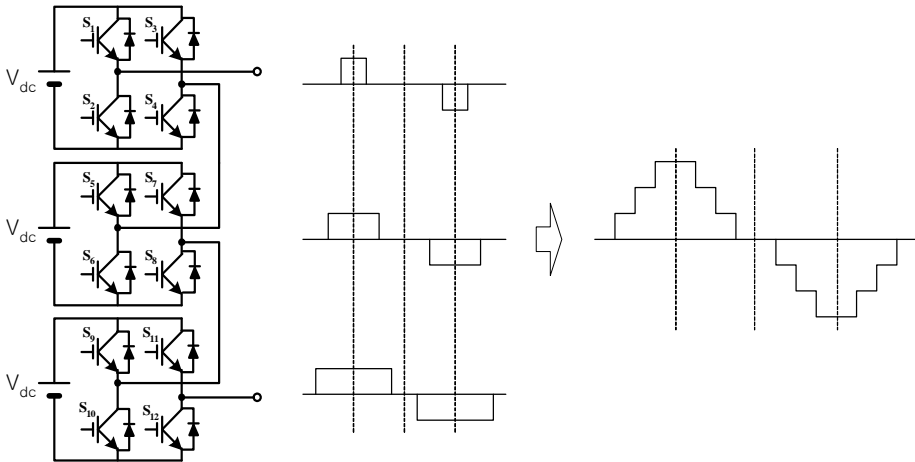


Fig. 2.5 Principle of cascaded H-bridge 7-level inverter

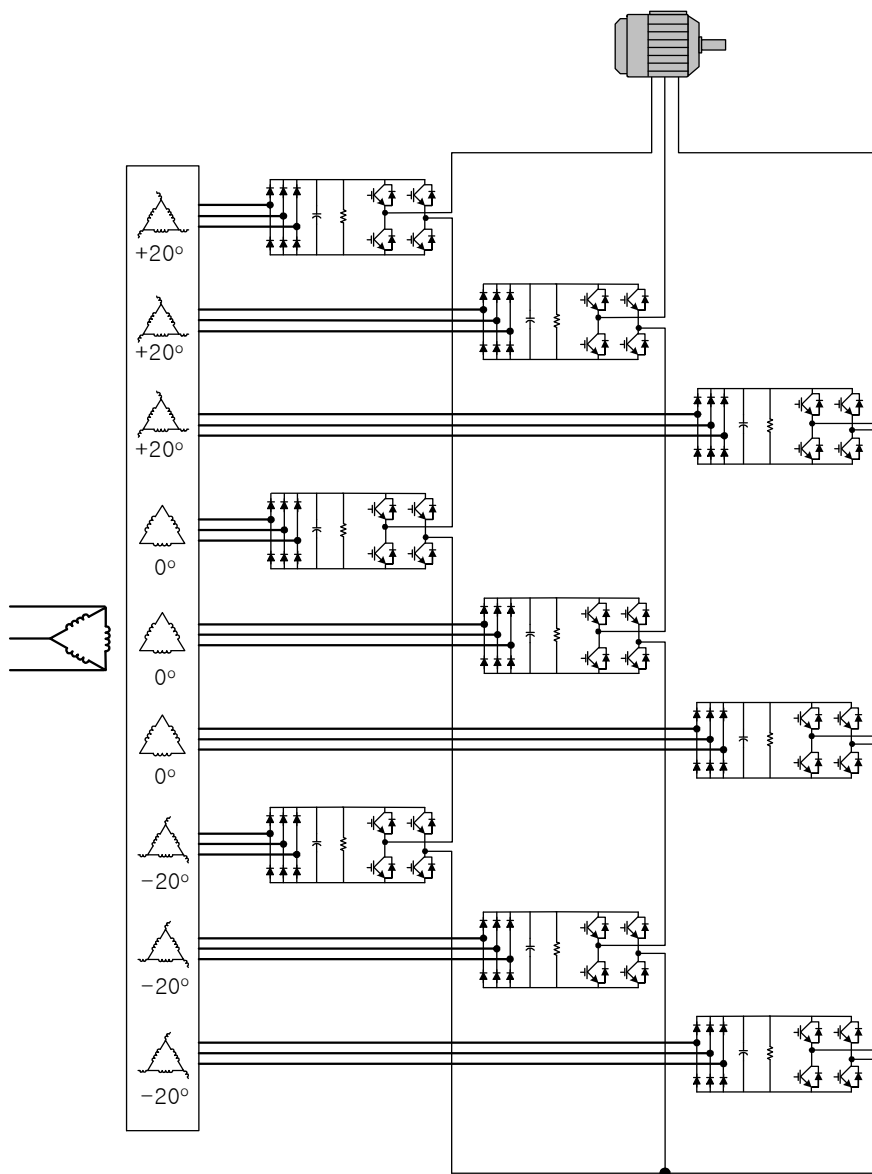


Fig. 2.6 Configuration of 3-phase H-bridge 7-level inverter system with 18-pulse input rectifier

Table 2.3은 하나의 셀에 대한 스위칭 벡터 및 출력전압을 나타내며 모두 4개의 스위칭 벡터와 3가지의 출력전압을 가지므로 Fig. 2.5와 같은 7-레벨 구조의 경우 7개의 레벨을 출력하기 위해 사용가능한 스위칭 벡터는 $4^3=64$ 개이다. 7-레벨 구조에서 각 전압레벨을 출력하는 3 셀의 조합은 Table 2.4와 같다.

H-브리지형 멀티레벨 인버터 구조는 배터리의 직렬연결과 유사한 원리로서 앞의 두 방식에 비해 많은 장점을 가지고 있다. 첫째, 저전압으로 동작하는 셀 인버터를 직렬 연결하여 출력전압과 레벨을 쉽게 확장할 수 있으므로 정격전압이 낮은 반도체 스위치 소자를 이용하여 고전압을 생성할 수 있다. 또한 DC 링크에 대한 출력전압이 전술한 두 방식에 비해 높다. 둘째, 단상 풀브리지 인버터 모듈로 구성되므로 고장 시에는 해당 모듈만 교환하면 되어 정비유지가 쉽다. 따라서 예비품으로 복잡한 목록의 부품들 보다 단지 몇 개의 셀 인버터 모듈만 보유하면 된다. 셋째, 일부 모듈의 고장 시에도 감소된 출력으로 지속적으로 운전할 수 있어 시스템의 안정성이 뛰어나다. Fig. 2.5에서 하나의 모듈이 스위치 소자의 소손 등의 이유로 고장일 때는 해당 모듈을 바이패스 회로를 이용하여 우회시킴으로써 고장 모듈의 출력만큼만 감소시킨 상태로 지속적으로 운전할 수 있다. 넷째, 동일한 전압을 발생시키는 다양한 스위칭 상태가 있으므로 스위칭 벡터의 선택에 있어서 유연성이 뛰어나다. 이러한 리던던시 특성은 스위치 소자의 사용을 균형있게 하고, 입력 전류의 고조파 특성을 개선하게 한다.

H-브리지 방식의 단점은 각 인버터 셀마다 필요한 절연된 DC 소스전원을 구성하기 위해 많은 변압기와 정류회로를 필요로 하며, 따라서 시스템의 부피 및 단가가 증가한다는 점이다. 그러나 이는 앞에서 말한 많은 장점들에 비하면 큰 문제점은 아니라고 할 수 있다[5].

Table 2.3 Switching state and output voltage from unit cell for H-bridge inverter

Switching state				Cell output
S_1	S_2	S_3	S_4	
1	0	1	0	0
0	1	0	1	
1	0	0	1	V_{dc}
0	1	1	0	$-V_{dc}$

Table 2.4 Cell output and V_{out} from H-bridge 7-level inverter

Cell output			V_{out}	Cell output			V_{out}
cell 1	cell 2	cell 3		cell 1	cell 2	cell 3	
0	0	0	0	-	-	-	-
0	0	1	V_{dc}	0	0	-1	$-V_{dc}$
0	1	0		0	-1	0	
1	0	0		-1	0	0	
1	1	-1		-1	-1	1	
1	-1	1		1	-1	-1	
-1	1	1		-1	1	-1	
1	1	0	$2V_{dc}$	-1	-1	0	$-2V_{dc}$
1	0	1		-1	0	-1	
0	1	1		0	-1	-1	
1	1	1	$3V_{dc}$	-1	-1	-1	$-3V_{dc}$

2.1.4 H-브리지 인버터의 입력 정류회로

가변속 전동기 구동(ASD)을 위한 인버터는 일반적으로 Fig. 2.7과 같이 AC/DC의 정류회로와 DC/AC의 변환회로를 거쳐 입력 AC 전원의 주파수 및 전압을 조절한다. 따라서 ASD 분야에서 정류회로의 특성은 입력 전류의 고조파 특성을 결정하므로 인버터 출력특성과 함께 전체적인 시스템에 매우 큰 영향을 미친다.

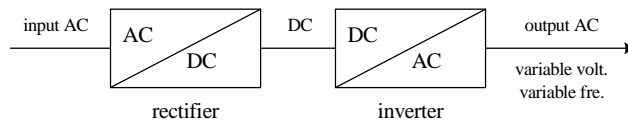
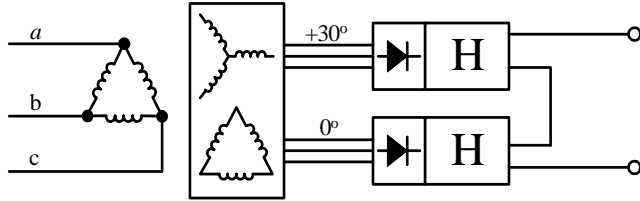


Fig. 2.7 Sequence of inverter

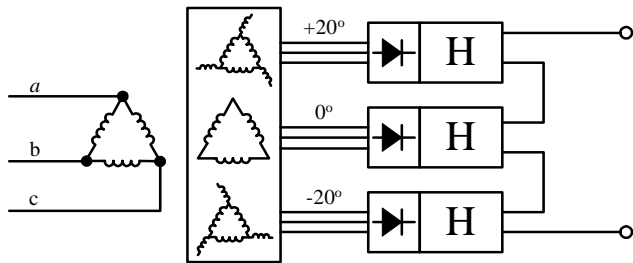
산업현장에서 많이 사용하는 2~1000kVA 및 220V~13.8kV의 출력의 3상 정류회로는 일반적으로 다이오드를 이용한 6펄스 정류회로를 주로 사용하고 있으며 출력이 증가함에 따라 12펄스 이상의 정류회로를 적용하는 것이 유리하다 [47].

일반적인 H-브리지형 인버터에서는 Fig. 2.8과 같이 직렬 연결된 인버터 셀 수 k 에 따라 각 셀 간에 $60^\circ/k$ 의 위상차를 갖는 변압기를 이용하여 멀티펄스 형태로 구성한다. Fig. 2.8에서 셀 인버터 하나의 정류기에 의해 발생하는 입력 전류 고조파는 위상차를 갖는 다른 셀의 정류기에 의해 발생된 고조파에 의해 제거될 수 있다[48].

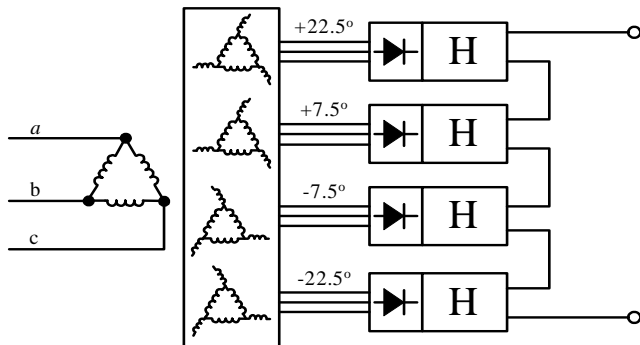
변압기의 위상차를 이용해서 이러한 고조파를 효과적으로 제거하기 위해서는 각 정류기에 가해지는 부하가 동일해야 한다. 따라서 H-브리지형 인버터에서는 각 셀 간의 부하가 균형을 이루도록 고려되어야 한다.



(a) 2-cell, 5-level 12pulse



(b) 3-cell, 7-level 18pulse



(c) 4-cell, 9-level 24pulse

Fig. 2.8 General configurations of input phase-shift transformer for various cell count

2.1.5 MLI의 새로운 토폴로지

산업계 전반에서 중·고압 대출력의 전력변환소요가 증가하고 멀티레벨 인버터에 대한 연구와 개발이 진행됨에 따라 여러 가지 새로운 MLI 토폴로지가 등장하게 되었다. 본 절에서는 최근 새로 개발되고 있는 MLI 토폴로지 중에서 대표적인 몇 가지에 대하여 논의한다.

① 변압기 직렬연결형

H-브리지형은 앞에서 말한 것과 같이 많은 장점을 가지는 MLI 토폴로지이나 각 인버터 셀마다 전기적으로 분리된 SDCS를 필요로 하므로 통상 많은 수의 변압기와 각각의 셀에 대한 정류회로를 필요로 하는 등이 단점으로 지적되고 있다. 변압기 직렬연결형에서는 하나의 DC 소스전원을 가지는 일련의 3-레벨 인버터들과 각 인버터의 출력을 직렬 연결된 변압기를 이용하여 절연 및 멀티레벨의 특성을 갖도록 하는 방식으로써 구조는 Fig. 2.9와 같다.

이러한 방식의 장점은 단일 DC전원을 이용하여 멀티레벨의 출력을 얻을 수 있으며, 2차 측 변압기가 필터로 동작하기 때문에 별도의 필터링 회로가 필요하지 않다는 점이다. 직렬 연결된 n 개의 변압기를 이용하면 3^n 개의 출력 레벨을 얻을 수 있으며 Fig. 2.9와 같이 세 대의 변압기에서 2차 측 권선비가 1:3:9일 때 최대 27-레벨까지 연속적인 출력전압을 얻을 수 있다[22,24-25].

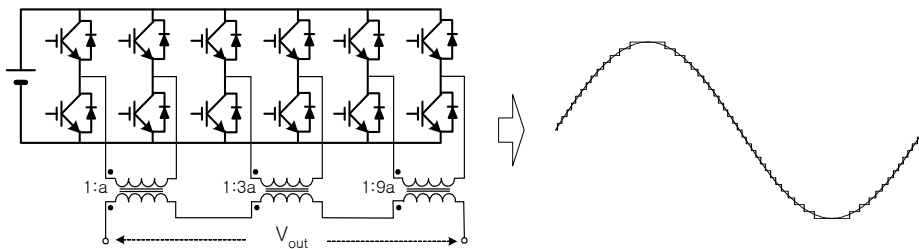


Fig. 2.9 27-level inverter with serial connected transformer MLI

② 하이브리드형

H-브리지형의 일부를 DCMI 또는 FCMI로 대체하면 전술한 H-브리지형의 단점인 SDCS의 수를 감소시킬 수 있다. Fig. 2.10은 H-브리지 9-레벨 인버터의 SDCS를 4개에서 2개로 감소시키고 일부를 FCMI로 대체한 형태의 하이브리드 9-레벨 인버터의 구조 및 출력파형을 나타낸다[3,48].

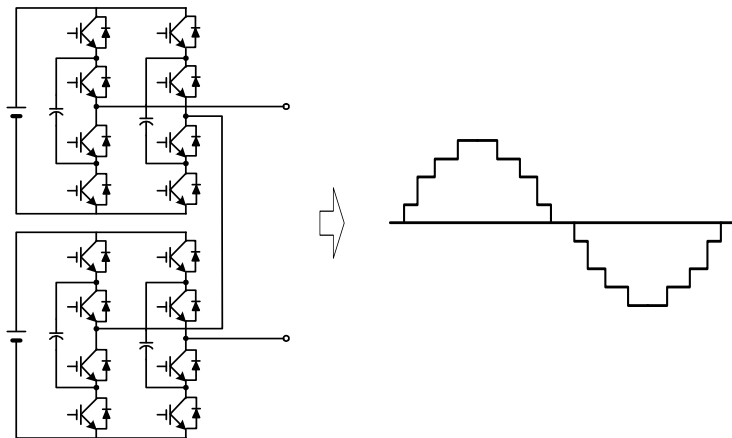


Fig. 2.10 Hybrid multilevel inverter with H-bridge and FCMI

③ 비대칭 H-브리지 형

H-브리지 MLI의 기본적인 구조에서 각 셀의 SDCS 전압비를 다르게 적용하면 제한된 H-브리지 셀을 이용하여 더 높은 출력전압의 레벨을 형성할 수 있다. 따라서 인버터의 소자 수, 중량 및 부피를 증가시키지 않고 출력전압의 레벨을 증가시키므로 전동기 입력전원의 THD를 감소시키고 dv/dt 를 저하시켜 여러 가지 장점을 가진다. Fig. 2.11은 비대칭 셀전압을 가지는 2-셀 구조의 H-브리지 7-레벨 MLI의 구조를 나타낸다[5,48].

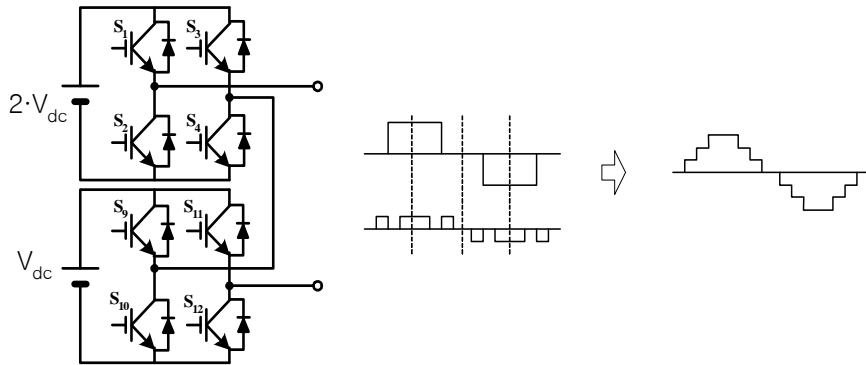


Fig. 2.11 Asymmetric cell voltage H-bridge MLI

2. 2 멀티레벨 인버터의 변조

기존 2-레벨 인버터에서 적용되는 변조방법은 사인파 PWM 변조법(SPWM, Sinusoidal PWM), 선택적 고조파 저감법(SHE, Selective Harmonic Elimination) 및 공간벡터 변조법(SVM, Space Vector Modulation)을 들 수 있다. MLI는 기존 인버터의 변조방법을 확장한 형태로 적용하며 Fig. 2.12와 같이 구분할 수 있다[1-2]. MLI에서는 전통적인 PWM 형태의 변조기법 외에 SHE 또는 SVC와 같이 출력전압과 유사한 수준의 저주파로 변조하여 계단식 파형을 출력하는 스텝펄스형 변조기법을 적용할 수 있다. 주로 대용량의 전력변환이나 대형 전동기구동에 사용되는 MLI는, 실제 산업현장에서는 2-레벨 인버터에서 주로 사용하는 공간벡터 변조기법보다 3고조파를 주입한 SPWM 방식을 주로 사용한다[33].

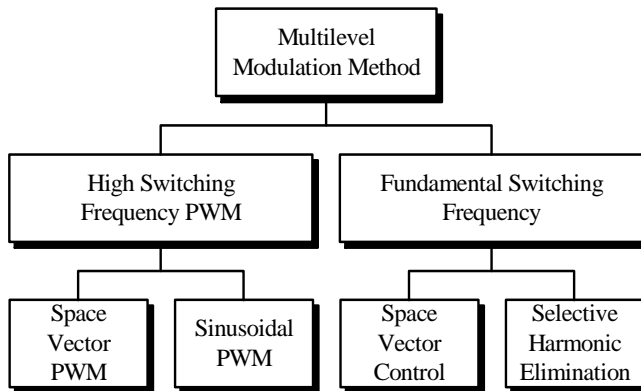


Fig. 2.12 Modulation strategy for multilevel inverter

본 논문에서는 멀티레벨 인버터의 변조기법으로서 현재 연구 및 적용되고 있는 대표적인 변조기법들에 대하여 간략히 요약 정리한다.

2.2.1 공간벡터 변조

공간벡터 변조법(SVM)에서 인버터의 역할은 전체 제어시스템에서 주제어기가 요구하는 기준전압벡터를 생성하는 것이다. Fig. 2.13은 전동기 제어시스템 블록 다이어그램 내에서 SVM 인버터의 위치 및 역할을 나타내고 있다[3,4].

3상 전동기의 고정자 회전좌표계 상에서 상전압으로 표현되는 기준전압 벡터는 식 (2.1)과 같다.

$$\begin{bmatrix} V_{as}^* \\ V_{bs}^* \\ V_{cs}^* \end{bmatrix} = \sqrt{2}V_s^* \begin{bmatrix} \sin(\omega t) \\ \sin(\omega t - 2/3\pi) \\ \sin(\omega t - 4/3\pi) \end{bmatrix} \quad (2.1)$$

여기에서 V_{as}^* , V_{bs}^* , V_{cs}^* 는 고정자의 기준전압, V_s^* 는 고정자 권선에서 요구하는 실효전압(RMS)이다. MLI에서 공간벡터 변조방법을 적용하면 레벨이 증가함에 따라 공간벡터 육각형의 외부에 육각형의 층이 하나씩 확장되는 형태를 갖는다. Fig. 2.14는 중첩형 H-브리지 7-레벨 인버터의 공간벡터 및 변조에 사용되는 각 좌표축을 나타내고 있으며, 음영처리된 삼각형은 식 (2.1)의 형태로 표현된 기준전압 벡터를 구현하기 위한 인접한 세 벡터(NTV)로 구성된 삼각형을 나타낸다.

MLI의 공간벡터 변조는 NTV를 이용하여 특정의 변조주기 동안 각 벡터에 해당하는 듀티 시간에 따라 펄스폭 형태로 변조하는 SVPWM 방식과, 특정시점에서 기준전압벡터와 가장 가까운 하나의 벡터를 출력하여 스텝펄스 형태로 변조하는 SVC 방법으로 구분할 수 있다.

① Space Vector PWM (SVPWM)

SVPWM에서 프로세서가 수행하는 가장 중요한 역할은 NTV를 식별하는 것이며 전체 변조과정 중에서 가장 많은 처리시간이 요구된다. 따라서 SVPWM에서는 이러한 NTV를 효과적으로 식별하기 위한 방법이 많이 연구되고 있다[35].

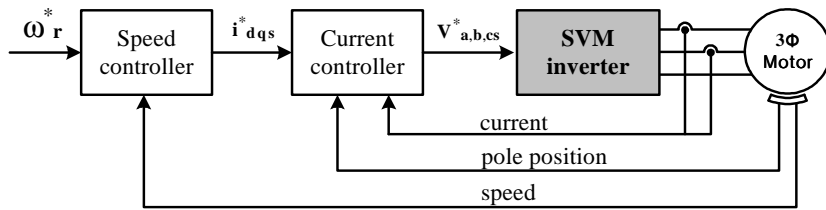


Fig. 2.13 SVM inverter in speed control block diagram of 3Φ AC motor

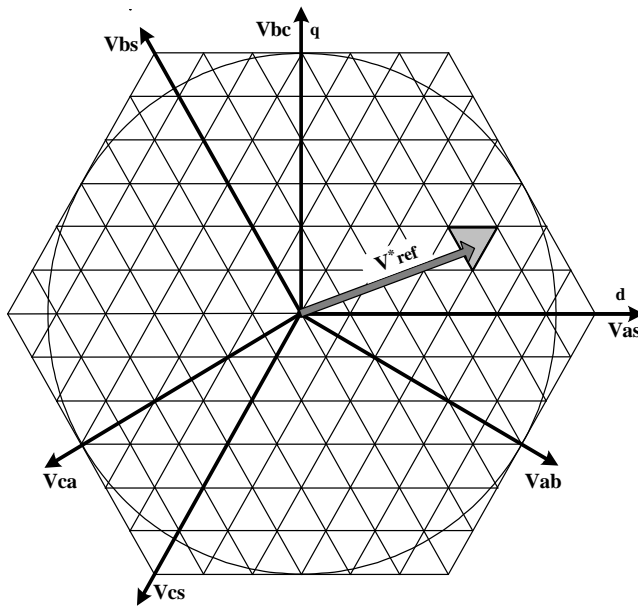


Fig. 2.14 Vector space and axes expressions for cascaded H-bridge 7-level inverter

본 절에서는 SVPWM의 좌표변환을 이용하여 프로세서의 계산량을 감소시킨 SVPWM 기법에 대하여 소개한다[5,42]. 식 (2.2)과 같은 3차원의 기준전압 $\vec{V}_{\text{REF}}(V_{ab}, V_{bc}, V_{ca})$ 는 식 (2.3) 및 식 (2.4)와 같이 변환행렬 T 를 이용하여 2차원 벡터 $\vec{V}_{\text{REF}}(g, h)$ 로 변환할 수 있다.

$$\vec{V}_{\text{REF}}(V_{ab}, V_{bc}, V_{ca}) = V_{l-l} \begin{bmatrix} \sin \omega t \\ \sin(\omega t - 2/3\pi) \\ \sin(\omega t - 4/3\pi) \end{bmatrix} \quad (2.2)$$

$$\vec{V}_{\text{REF}}(g, h) = T \vec{V}_{\text{REF}}(V_{ab}, V_{bc}, V_{ca}) \quad (2.3)$$

$$T = \frac{1}{3V_{dc}} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \end{bmatrix} \quad (2.4)$$

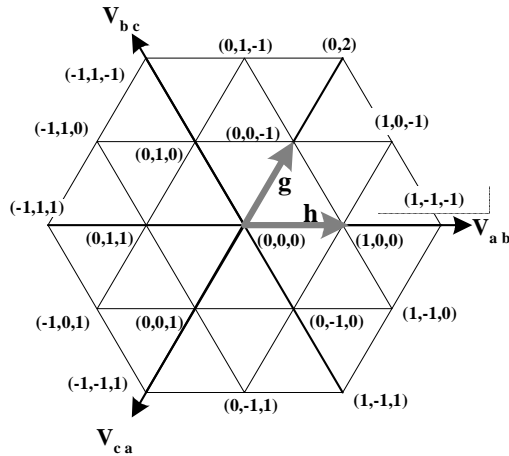


Fig. 2.15 Two-dimensional multilevel vector space

Fig. 2.15는 변환행렬 T 를 이용하여 변환된 3-레벨 인버터의 벡터공간을 나타내며, 기준전압 벡터 $\vec{V}_{REF}(V_{ab}, V_{bc}, V_{ca})$ 를 (g, h) 벡터를 기저로 하는 2차원 공간으로 변환한다. 여기서 변환된 벡터 $\vec{V}_{REF(g, h)}$ 의 파라미터는 upper와 lower로 올림 및 내림 계산되어 다음의 네 가지 벡터를 가진다.

$$\vec{V}_{u1} = \begin{bmatrix} V_{REFg} \\ V_{REFh} \end{bmatrix} \quad (2.5)$$

$$\vec{V}_{1u} = \begin{bmatrix} V_{REFg} \\ V_{REFh} \end{bmatrix} \quad (2.6)$$

$$\vec{V}_{uu} = \begin{bmatrix} V_{REFg} \\ V_{REFh} \end{bmatrix} \quad (2.7)$$

$$\vec{V}_{11} = \begin{bmatrix} V_{REFg} \\ V_{REFh} \end{bmatrix} \quad (2.8)$$

식 (2.5)-(2.8)까지 네 개의 벡터는 멀티레벨 벡터공간에서 NTV를 포함하는 평행사변형을 형성하며, \vec{V}_{1u} 와 \vec{V}_{u1} 은 항상 NTV의 두 벡터를 이룬다. NTV의 나머지 하나는 식 (2.9)를 이용하여 구할 수 있다.

$$V_{REFg} + V_{REFh} - (V_{ulg} + V_{ulh}) \quad (2.9)$$

여기서 식 (2.9)의 계산결과가 0보다 크면 \vec{V}_{uu} , 0보다 작으면 \vec{V}_{11} 이 세 번째의 NTV가 된다. NTV의 각 벡터에 대한 듀티 사이클은 NTV의 세 번째 벡터의 구분에 따라 다음과 같다.

$$\begin{bmatrix} d_{u1} \\ d_{1u} \\ d_{11} \end{bmatrix} = \begin{bmatrix} V_{REFg} - V_{11g} \\ V_{REFh} - V_{11h} \\ 1 - d_{u1} - d_{1u} \end{bmatrix} \quad (2.10)$$

또는

$$\begin{bmatrix} d_{ul} \\ d_{lu} \\ d_{uu} \end{bmatrix} = \begin{bmatrix} -(V_{REFh} - V_{llh}) \\ -(V_{REFg} - V_{uug}) \\ 1 - d_{ul} - d_{lu} \end{bmatrix} \quad (2.11)$$

SVPWM의 계산 예는 부록 A에 나타내었다.

② Space Vector Control (SVC)

레벨 수가 높고 구동하는 전동기의 속도가 매우 낮지 않은 MLI 구동시스템에서는 공간벡터 상의 NTV를 모두 이용하지 않고 가장 인접한 하나의 벡터를 선택하여 스텝펄스 형태로 변조하여도 양호한 출력 전압특성을 얻을 수 있다 [33-34]. Fig. 2.16은 SVC방법에서 적용하는 좌표변환된 벡터공간 및 가장 인접한 하나의 벡터를 선택하는 방법을 나타내며 식 (2.12)와 같은 기준전압벡터를 이용한다. 식 (2.13)-(2.14) 및 Fig. 2.16과 같이 v_x 및 v_y 로 일반화하여 좌표 변환한다.

$$\begin{aligned} v(t) &= \frac{2}{3}(v_{aN}(t) + \beta v_{bN}(t) + \beta^2 v_{cN}(t)) \\ &= v_x + jv_y \end{aligned} \quad (2.12)$$

여기서 $\beta = -\frac{1}{2} + j\frac{\sqrt{3}}{2}$ 이다.

$$v_x = \frac{1}{V_{cc}} (2v_{aN} - v_{bN} - v_{cN}) \quad (2.13)$$

$$v_y = \frac{1}{V_{cc}} (v_{bN} - v_{cN}) \quad (2.14)$$

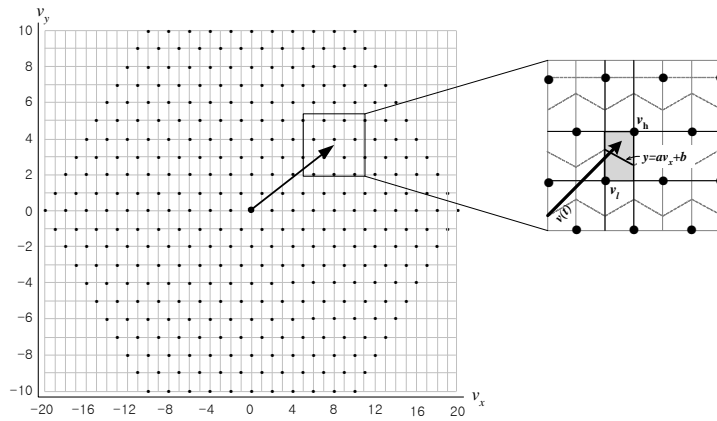
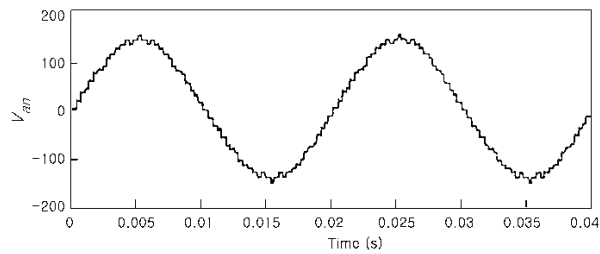
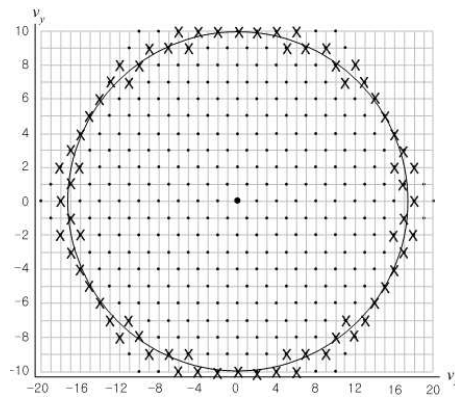


Fig. 2.16 Closest vector selection for space vector control



(a) phase voltage waveform



(b) voltage vector utilization

Fig. 2.17 Results of space vector control with 11-level inverter

이와 같이 얻은 v_x 와 v_y 를 이용하여 식 (2.15)와 같은 두 값을 구하고, 이 값들은 메모리에 저장된 2차원의 테이블에 접근하는 인덱스로 사용된다. 테이블에는 Fig. 2.16에서의 v_h , v_l , 및 a , b 가 저장되며 식 (2.16)과 같이 v_y 와 y 의 크기를 비교하여 최종적인 출력벡터, 즉 가장 가까운 하나의 전압벡터 v^* 를 선택한다. Fig. 2.16의 음영구역은 기준전압 $v(t)$ 의 실수부 v_x 및 허수부 v_y 보다 크거나 작은 인근 정수로 이루어진다.

$$\begin{bmatrix} n_x \\ n_y \end{bmatrix} = \begin{bmatrix} \text{roundup}(v_x) \\ \text{roundup}(v_y) \end{bmatrix} \quad (2.15)$$

$$v^* = \begin{cases} v_h, & \text{if } v_y > y \\ v_l, & \text{else} \end{cases} \quad (2.16)$$

식 (2.15)에서 $\text{roundup}(v_x)$ 는 v_x 보다 0에서 먼 정수 중 절대값이 가장 작은 수를 나타낸다. SVC 방법은 출력 레벨 수가 높은 MLI에 적합하다. Fig. 2.17은 Y-결선 전동기를 구동하는 직렬 5-셀 구조의 11-레벨 H-브리지 인버터에 SVC를 적용하여 변조했을 때 상전압 및 출력전압의 한 주기 동안 벡터공간에서 선택된 전압 벡터를 나타낸다.

2.2.2 멀티레벨 사인파 PWM

멀티레벨 사인파 PWM(MLSPWM) 기법은 일반적으로 DCMI/FCMI에서와 H-브리지형에서 다르게 적용된다. DCMI/FCMI에서는 출력레벨이 m 일 때 $(m-1)$ 개의 삼각파 캐리어를 이용하며 각 레벨에 대한 캐리어의 배치는 다음과 같은 방법들이 연구되고 있다.[28,43]

- Alternative Phase Opposition Disposition (APOD) : 각 캐리어가 서로 180° 의 위상차를 가지고 배치된다.
- Phase Opposition Disposition(POD) : 0 지점 이상의 캐리어는 서로 동상, 0지점 이하의 캐리어는 이와 180° 의 위상차를 가지고 배치된다.
- All carrier in-Phase Disposition (PD) : 모든 캐리어가 같은 위상을 가지고 배치된다.

DCMI/FCMI에서는 Fig. 2.18과 같이 각 캐리어의 위상을 동일하게 하고 하나의 기준 사인파를 이용하는 PD방법이 선간전압의 고조파 특성 면에서 가장 우수한 것으로 알려져 있다[28].

직렬연결된 각 모듈의 3-레벨 인버터들이 독립적으로 동작할 수 있는 H-브리지형 MLI에서는 위의 각 레벨에 대한 캐리어를 할당하는 방식이 아닌 Fig. 2.19와 같은 캐리어의 위상이동 방식을 주로 적용한다. 그림에서는 5-레벨 H-브리지 인버터에 대한 예를 나타내고 있으며 특정 구간에서 한 셀의 세부적인 동작을 함께 나타내었다. 삼각파 캐리어는 직렬연결된 H-브리지형의 셀인버터의 수 k 만큼 하나씩 할당하며 $180^\circ/k$ 만큼 위상 이동시킨다. 또한 기준사인파는 반대의 위상을 갖는 두 개의 사인곡선을 사용하며 3-레벨의 셀 인버터가 가지는 두 개의 leg에 각각 하나씩 할당된다. 반대위상을 갖는 각 레그의 사인곡선은 동일한 캐리어와 비교하면서 캐리어보다 크면 V_{dc} , 작으면 0을 출력하며, 두 레그의 독립된 동작 결과가 셀 인버터의 출력으로 합성된다. 이러한 캐리어 위상이동 방식은 캐리어와 관련된 고조파 및 측대파(sideband)를 제거하는 특성을 가진 것으로 보고되고 있다[28,30].

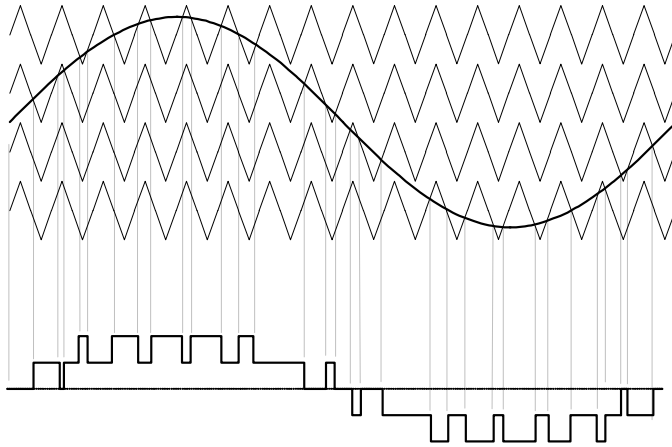


Fig. 2.18 In-phase disposition and 5-level output waveform

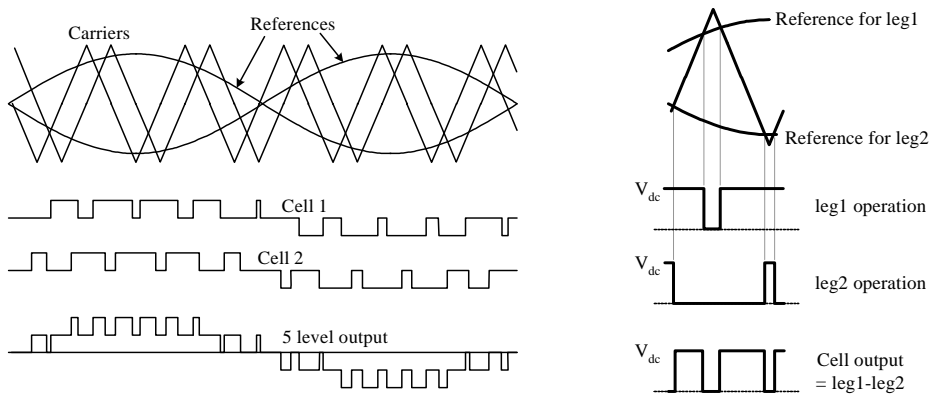
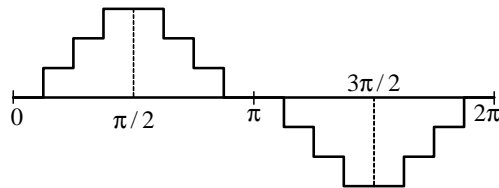


Fig. 2.19 Phase shift carrier SPWM method for 5-level H-bridge inverter

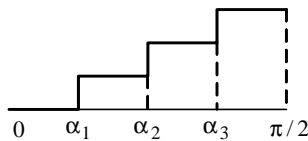
2.2.3 선택적 고조파 제거법

PWM과 같이 인버터의 변조주파수가 높아지면 스위칭 손실은 증가하지만 기본파 성분에 함유되는 고조파의 차수가 높아진다. 이러한 고차의 고조파는 에너지 준위가 낮으며 필터링하기가 쉽다. 또한 전동기 시스템의 동작 주파수 대역을 벗어나는 경우가 많기 때문에 고조파로 인한 전력의 손실이 미미하다[45]. 한편 변조주파수가 낮아지면 스위칭 손실은 감소하지만 저차의 고조파가 증가되어 고조파로 인한 전체적인 에너지의 손실은 커지게 된다.

멀티레벨 인버터에서 선택적 고조파 제거법(SHE)은 기존인버터에서 적용되어온 HE알고리즘의 확장으로서 스텝펄스 파형을 적용한다. 5, 7, 11, ... 차 등의 저차의 특정 고조파를 제거할 수 있도록 스텝펄스의 스위칭 각을 계산하여 1/4 주기의 스위칭 각을 4분대칭(QWS, Quater Wave Symmetry) 및 2분대칭(HWS, Half Wave Symmetry) 기법을 적용하여 완전한 사이클을 형성한다. 또한 계산된 스위칭 각은 변조지수에 따른 Look-up 테이블로 메모리에 저장하여 순서대로 출력한다[29,32,44-46]. Fig. 2.20은 7-레벨 인버터에서의 SHE 기법을 위한 기본 파형과 1/4 주기에서의 3개의 스위칭 각을 나타낸다.



(a) SHE waveform with 7-level inverter



(b) 1/4 waveform of QWS and HWS

Fig. 2.20 Stepped waveform of selective harmonic elimination

기본파 및 고조파를 포함하여 인버터에서 생성되는 전압파형의 Fourier 식과 계수는 QWS와 HWS를 적용하면 식 (2.17), (2.18)과 같다[29,44].

$$V(t) = \sum_{n=1}^{\infty} [a_n \sin(n\omega t) + b_n \cos(n\omega t)] \quad (2.17)$$

$$a_n = \begin{cases} \frac{4E}{n\pi} \sum_{k=1}^p \cos(n\alpha_k) & \text{odd } n \\ 0 & \text{even } n \end{cases} \quad (2.18)$$

$$b_n = 0$$

여기서, E는 SDCS 전압의 합, p는 출력 레벨의 수, α_k 는 스위칭 각, n은 고조파의 차수이다. n=1일 때 기본파를 나타낸다.

식 (2.18)을 이용하면 변조지수 M에 따라 기본파의 크기를 일정하게 하고 고조파의 진폭이 $a_n=0$ 으로 되도록 하는 일련의 식 (2.19)를 만들 수 있으며 수치해석을 통해 변조지수 M과 주파수에 따른 세 개의 스위칭 각 $\alpha_1, \alpha_2, \alpha_3$ 를 계산할 수 있다. 또한 출력레벨 수가 증가함에 따라 이론적으로 5, 7, 11차 등의 고조파를 제거할 수 있으며 2k+1 레벨 출력에서 k개의 스위칭 각을 이용하여 k-1개의 고조파를 제거할 수 있다.

$$\begin{bmatrix} \cos(\alpha_1) + \cos(\alpha_2) - \cos(\alpha_3) \\ \cos(5\alpha_1) + \cos(5\alpha_2) - \cos(5\alpha_3) \\ \cos(7\alpha_1) + \cos(7\alpha_2) - \cos(7\alpha_3) \end{bmatrix} = \begin{bmatrix} \frac{Mp\pi}{4} \\ 0 \\ 0 \end{bmatrix} \quad (2.19)$$

식 (2.19)의 비선형식은 Fig. 2.21과 같은 뉴턴-랩슨 방법을 이용한 반복계산을 통해서 근사적인 해를 구할 수 있다. Fig. 2.21과 같은 수치해석을 위해 식 (2.19)를 다시 정리하면 식 (2.20)과 같다.

$$F(\alpha) = 0 \quad (2.20)$$

여기서,

$$F(\alpha) = \begin{bmatrix} F_1(\alpha) \\ F_2(\alpha) \\ F_3(\alpha) \end{bmatrix} = \begin{bmatrix} \cos \alpha_1 + \cos \alpha_2 + \cos \alpha_3 \\ \cos 5\alpha_1 + \cos 5\alpha_2 + \cos 5\alpha_3 \\ \cos 7\alpha_1 + \cos 7\alpha_2 + \cos 7\alpha_3 \end{bmatrix} - C$$

및

$$C = [M_p \pi / 4, 0, 0]' \text{ 이다.}$$

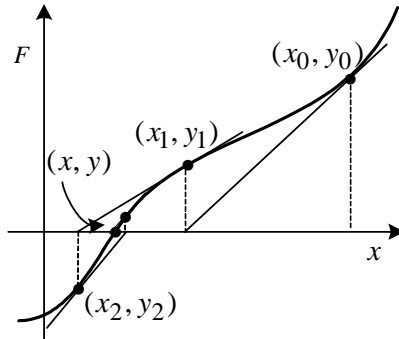


Fig. 2.21 Newton-Raphson method

적절한 초기값 $[\alpha_1(0), \alpha_2(0), \alpha_3(0)]$ 를 선정하고 테일러 방법을 통해 선형화 하면 식 (2.21)과 같다.

$$\begin{bmatrix} \frac{\partial F_1(\alpha)}{\partial \alpha_1} & \frac{\partial F_1(\alpha)}{\partial \alpha_2} & \frac{\partial F_1(\alpha)}{\partial \alpha_3} \\ \frac{\partial F_2(\alpha)}{\partial \alpha_1} & \frac{\partial F_2(\alpha)}{\partial \alpha_2} & \frac{\partial F_2(\alpha)}{\partial \alpha_3} \\ \frac{\partial F_3(\alpha)}{\partial \alpha_1} & \frac{\partial F_3(\alpha)}{\partial \alpha_2} & \frac{\partial F_3(\alpha)}{\partial \alpha_3} \end{bmatrix} \begin{bmatrix} \alpha_1 - \alpha_1(0) \\ \alpha_2 - \alpha_2(0) \\ \alpha_3 - \alpha_3(0) \end{bmatrix} + F(\alpha(0)) = 0 \quad (2.21)$$

적절한 스위칭 각을 계산하기 위해 식 (2.21)의 좌변의 두 번째 항, 즉 증분 벡터의 절대값이 지정된 오차한계에 들 때까지 반복 계산한다. 위의 방법으로 구한 7-레벨 인버터의 전체 변조비에 대한 스위칭 각은 Fig. 2.22와 같다. 변조지수 M 이 낮아질수록 스위칭 각은 $\pi/2$ 쪽에 접근하고 변조비 0.5 및 0.25 이하에서는 스위칭 각이 하나씩 사라지게 되어 1/4 주기 동안의 스위칭 횟수 및 제거 가능한 고조파의 개수 또한 감소하게 된다. 따라서 저변조지수에서는 Fig. 2.23과 같이 적절히 변경된 파형을 적용하여야 한다. 7-레벨 인버터의 SHE 스위칭각 계산을 위한 M 파일은 부록 A에 나타내었다.

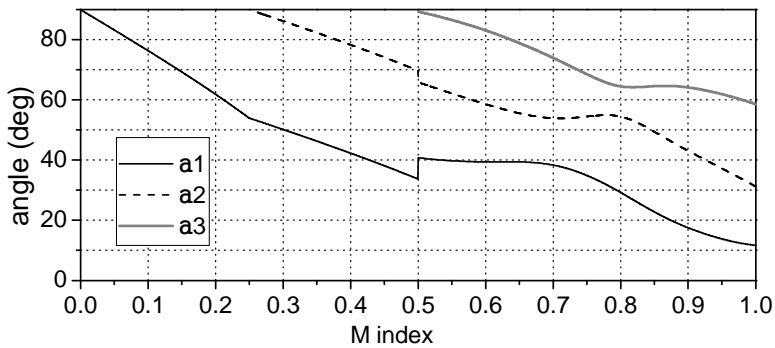


Fig. 2.22 Calculated angles with various modulation index

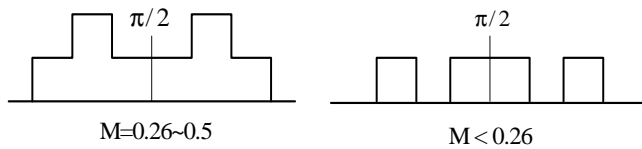


Fig. 2.23 Waveform in low modulation index area

제 3장 비대칭 H-브리지 11-레벨 인버터

본 장에서는 캐스케이드 H-브리지형 멀티레벨 인버터의 변경된 형태로써 2.1.5절에서 설명한 비대칭의 셀 전압비를 갖는 구조에 대하여 논의한다. 또한 본 논문에서 채택한 비대칭 11-레벨 인버터 실험장치를 제작하고, 멀티펄스 입력 정류회로 구성, 직렬 통신을 이용한 인버터 제어 등에 대하여 검토하고 선박 전기추진용 인버터 토폴로지로서 제안한다.

3.1 전압레벨 및 dv/dt특성

동일한 RMS의 인버터 출력 전압에서 극전압 레벨 수가 증가하면 전동기 구동 전원의 품질 측면에서 여러가지 장점을 가진다. 우선 THD와 PWM으로 인한 EMI 영향이 감소하며, 펄스로 인한 dv/dt가 감소하여 전동기 권선의 절연특성을 보호할 수 있다. dv/dt와 관련하여 전동기 구동의 실제적인 측면에서 중요한 특성으로 Fig. 3.1과 같은 커먼모드 전압 특성을 들 수 있다[11].

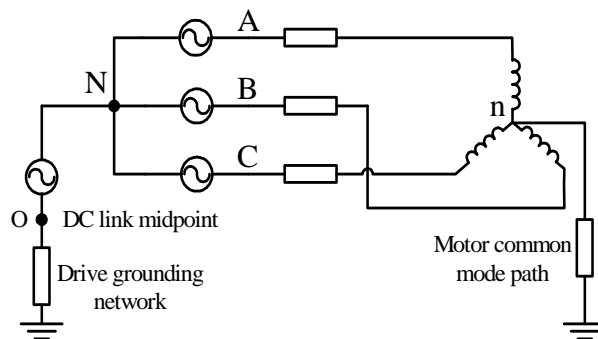


Fig. 3.1 Common-mode circuitry of the three phase PWM drive motor system

전동기 중성점의 가상적인 접지를 적용한 Fig. 3.1의 다이어그램에서 PWM VSI로 구동되는 3상 전동기에서 커먼모드 전압은 $V_{NO}=(V_{AO}+V_{BO}+V_{CO})/3$ 의 관계를 갖는다. 그러나 실제적인 의미에서 커먼모드 전압은 접지된 인버터의 중성점과 Y결선된 3상 전동기의 접지되지 않은 중점과의 전위차로 규정할 수 있다.

이러한 커먼모드 전압은 전동기 축으로 전압(shaft voltage)을 유도하고 다시 베어링에서 전류흐름(bearing current)을 유발시켜 베어링 손상의 원인이 될 수 있다. 기존의 연구결과에 의하면 60Hz 사인과 전압으로 구동되는 전동기의 모든 고장원인 중 약 30%는 이러한 베어링 전류에 의한 손상으로 지적되고 있다. 따라서 이에 관련한 많은 연구가 진행되고 있다[10-14].

인버터의 정격전압이 일정한 상태에서 이와 같은 THD, dv/dt저하에 의한 절연특성과 커먼모드 전압, 축전압 및 베어링 전류 등의 특성은 인버터 출력전압의 레벨 수가 많을수록 개선된다. 그러나 전압레벨이 높을수록 인버터의 회로는 복잡해지며, 필요한 소자수와 부피, 중량 등이 비례하여 증가한다. 특히 부피와 중량의 증가가 가장 큰 제한사항인 선박용 추진시스템에 적용하기에는 중요한 문제점이 된다. 따라서 본 논문에서는 H-브리지형의 인버터에서 시스템의 복잡성과 규모를 증가시키지 않으면서 출력전압의 레벨 수를 증가시키는 방법으로써 비대칭형의 SDCS 전압비를 이용하는 방법을 적용하였다.

캐스캐이드 H-브리지형 MLI는 각 인버터 셀의 SDCS 전압비를 조절하여 인버터의 멀티레벨 출력전압의 레벨 수를 증가시킬 수 있다. 출력전압이 일정한 크기의 연속적인 단계로 변화하도록 하기 위한 k번째 셀의 SDCS 전압은 식 (3.1)의 관계와 같다. 따라서 3셀 구조의 비대칭 H-브리지 인버터에서는 1:3:9의 전압비로써 이론적으로 최대 27-레벨의 연속적인 출력을 얻을 수 있다.

$$V_{dc}(k) = 3^{k-1} V_{dc} \quad (3.1)$$

비대칭 H-브리지 인버터에서 셀 간의 SDCS 전압비를 선정할 때는 몇 가지를 고려하여야 한다. 첫째, 스위치 소자의 전압정격을 고려하여 각 스위치 소자의 정격 범위 내에서 전체 전압을 적절히 분담할 수 있도록 고압셀의 전압을 적절히 제한하여야 한다. 둘째, 입력부의 멀티펄스 정류회로를 효과적으로 구성할 수

있도록 고려되어야 한다. 셋째, 고압 셀 부분의 고장시 나머지 셀로써 사용할 수 있는 일정한 출력범위를 유지하여야 하며, 마지막으로 입력 전류 파형 개선과 스위칭 소자의 균형적인 사용을 위한 리던던시를 확보할 수 있어야 한다.

Table 3.1은 셀 인버터의 SDCS 전압비의 선정에 대한 검토결과로써, 출력 전압레벨, 입력정류회로 및 각 부분의 정격 등에 대하여 검토하였다. 소자의 블로킹 전압정격은 전동기 구동시스템 전원으로 많이 사용하는 6.6kV의 경우의 예를 적용하였다.

Table 3.1 Consideration for asymmetric SDCS configuration for
3-cell H-bridge inverter

Maximum output level	27	13	11
SDCS ratio	9 : 3 : 1	3 : 2 : 1	2 : 2 : 1
Max. blocking (6.6kV system)	69.2 % (2.64kV)	50% (1.91kV)	40% (1.52kV)
Voltage rating complexity	complex (different each)	complex (different each)	midium
Switching redundancy	none	midium	midium
Input rectifiers	6-pulse	12-pulse	12-pulse
Reduced output with high voltage cell fault	30.7 %	50%	60%

본 논문에서는 Table 3.1의 검토결과에 따라 Fig. 3.2와 같은 2:2:1의 SDCS 전압비를 갖는 11-레벨 구조를 선정하고 시뮬레이션 및 실험에 적용하였다. SDCS 전압비 2:2:1의 11-레벨 구조에서는 일반적인 1:1:1의 대칭형 구조에서보다 4-레벨 확장된 형태이다. 전체전압을 기준으로 하나의 셀이 분담하는 전압이, 대칭형 3-셀 구조의 1/3보다 다소 증가한 40%에 해당하며 하나의 고압셀의 고장시에 나머지 셀로써 60%의 감소된 출력 상태로 지속적으로 운전할 수 있다.

인버터 각 부분품의 정격이 서로 다르면 셀 인버터 블록이나 입력 정류회로의 평활용 커패시터와 같은 교환예비품을 서로 다른 정격으로 각각 구비하여야 하므로 바람직하지 않다.

스위칭 리던던시는 3:2:1의 구조가 비교적 많은 리던던시를 가진다. 예를 들어 V_{dc} 의 전압을 출력하기 위해 가능한 스위칭 조합은 각 셀의 순서에 따라, $(0+0+1V)$, $(0+2V-1V)$, $(3V-2V+0)$ 의 3가지를 가진다. 그러나 두 번째 및 세 번째의 스위칭 벡터는 전압레벨의 설정만을 위한 추가적인 셀인버터의 동작이 요구되므로 바람직하지 않다.

3.2 비대칭 H-브리지 11-레벨 인버터

3.2.1 구조 및 출력파형

각 셀 인버터의 동작과 출력전압과의 관계는 Table 3.2와 같다. Fig. 3.2에서 각 셀인버터의 출력 전압은 전체 스위칭 리던던시 중의 일부를 이용한 결과로서, 인버터의 실제 구동시에는 각 셀 인버터의 부하 균형을 고려한 스위칭기법이 적용되어야 하며 특히 동일한 소스전압을 갖는 위의 두 셀은 균등하게 사용되어야 한다.

Fig. 3.2와 같은 구조는 사실 각각 V_{dc} 의 SDCS 전압을 갖는 5개 셀이 직렬로 연결된 11-레벨 H-브리지 인버터에서 상위의 4개 셀을 각각 2개씩 결합한 형태와 같다고 할 수 있다.

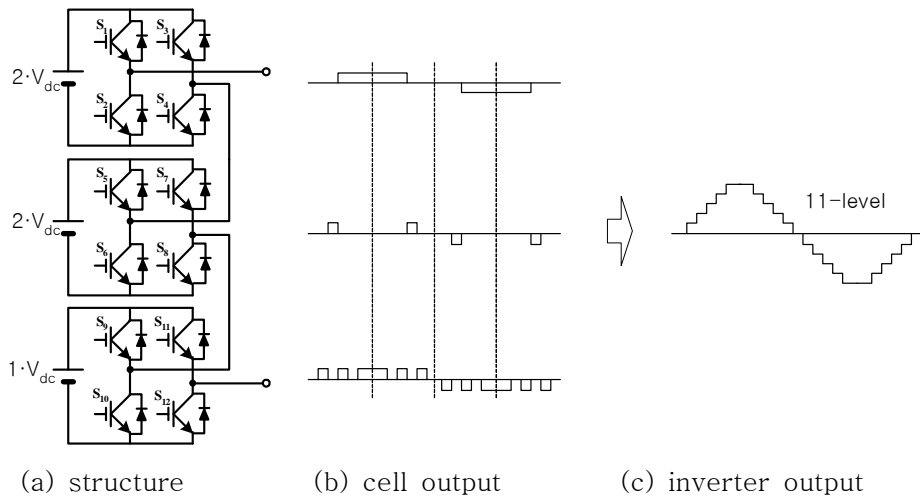


Fig. 3.2 Structure, cell output and output waveform for asymmetric H-bridge 11-level inverter

Table 3.2 Cell and inverter output with asymmetric H-bridge 11-level inverter

Ccell	V_{dc}	$2V_{dc}$	$3V_{dc}$	V_{out}	V_{dc}	$2V_{dc}$	$3V_{dc}$	V_{out}
Output	0	0	0	0	0	± 2	∓ 2	0
	1	0	0	V_{dc}	-1	0	0	$-V_{dc}$
	1	± 2	∓ 2	V_{dc}	-1	± 2	∓ 2	$-V_{dc}$
	0	2	0	$2V_{dc}$	0	-2	0	$-2V_{dc}$
	1	2	0	$3V_{dc}$	-1	-2	0	$-3V_{dc}$
	1	0	2	$3V_{dc}$	-1	0	-2	$-3V_{dc}$
	0	2	2	$4V_{dc}$	0	-2	-2	$-4V_{dc}$
	1	2	2	$5V_{dc}$	-1	-2	-2	$-5V_{dc}$

3.2.2 입력 정류회로

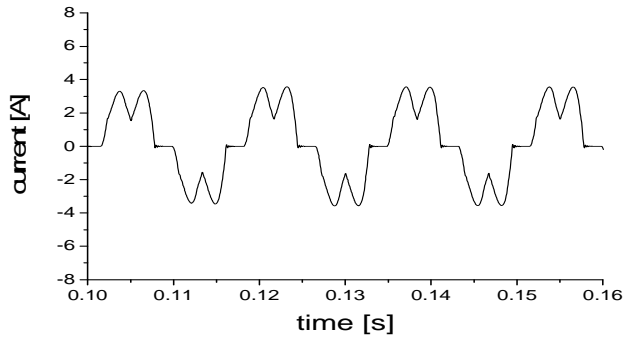
H-브리지형 MLI에서 위상차 변압기를 이용하여 입력 전류 고조파를 효과적으로 제거하기 위해서는 각 정류기에 가해지는 부하가 동일해야 하며 각 변압기의 위상차가 대칭적이어야 한다. Fig. 3.2와 같은 비대칭의 셀 전압비를 갖는 구조에서는 셀 간의 부하가 동일하지 않기 때문에 대칭적인 위상차 변압기를 적용하기 곤란하다[48]. 본 논문에서는 일반적인 구조에서 하나의 정류회로를 추가하여 4개의 정류회로를 적용하여 12펄스 형으로 구성하였다.

본 논문에서는 두 개의 2V 셀을 각각 $\Delta-\Delta$ 및 $\Delta-Y$ 변압기를 이용하여 12펄스로 구성하고, 하나의 1V 셀은 각각 하나씩의 $\Delta-\Delta$, $\Delta-Y$ 변압기를 이용하여 단독으로 12펄스 회로를 구성하였다. 입력측은 Δ 또는 Y형 모두 가능하지만, Δ 형에서는 3개의 권선중 하나가 손상 또는 제거되어도 개방 Δ 형의 V뱅 크로써 동작할 수 있으므로 Δ 형을 이용하는 것이 안정성 측면에서 유리하므로 Δ 형을 이용하였다.

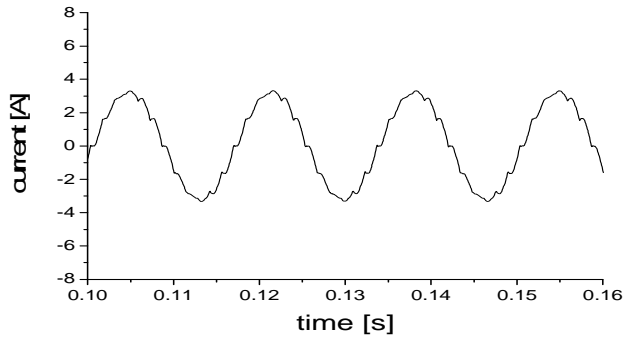
12-펄스 정류회로에서는 30° 의 위상각을 가지는 두 개의 6-펄스에 의해 저차의 고조파는 대부분 상쇄되고 11차 이상의 고조파 성분만을 갖는다. 식 (3.2)는 12-펄스 시스템의 고조파 성분을 나타내며 의미 있는 고조파 성분은 11, 13차 등에서 나타난다[47].

$$i(t) = I_1 \left[\sin \omega + \frac{1}{11} \sin 11\omega t + \frac{1}{13} \sin 13\omega t + \dots \right. \\ \left. + \frac{1}{23} \sin 23\omega t + \frac{1}{25} \sin 25\omega t + \dots \right] \quad (3.2)$$

Fig. 3.3은 SIMULINK를 이용한 6-펄스형 및 12-펄스형에서의 입력 전류 시뮬레이션 결과를 나타낸다.



(a) 6-pulse system



(b) 12-pulse system

Fig. 3.3 Input current waveform with 6-pulse and 12-pulse system

3.3 인버터의 하드웨어 구성

3.3.1 시스템 구성

Fig. 3.4는 본 논문에서 제작한 H-브리지 인버터의 블록다이어그램을 나타낸다. 마스터 제어기는 통신속도가 빠르고 안정성이 높은 직렬 통신방식인 CAN 통신을 이용하여 상제어기를 제어하며, 모니터링 및 원격제어 시스템과 인터페이스는 RS-232C 통신을 이용한다. 인버터 모듈의 제어방식은 집중제어방식과 분산제어방식의 장점을 혼합하여 각 상제어기가 각각 3개의 인버터 셀을 제어하는 상별 집중제어 방식을 적용하였다.

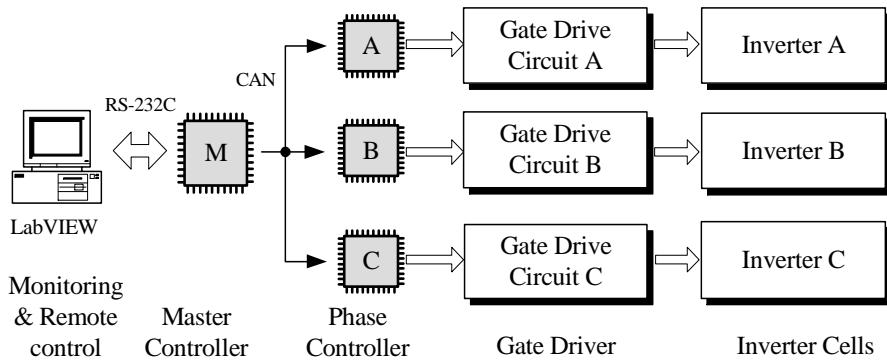


Fig. 3.4 Block diagram of experimental inverter system

Fig. 3.5와 Fig. 3.6은 인버터 시스템의 구성을 나타내며 모두 36개의 IGBT와 게이트 드라이브, 12개의 입력 트랜스포머가 사용되었다. 실험장치로 제작된 인버터의 사양은 Table 3.3과 같고 게이트 드라이브의 회로도도는 부록 B에 나타내었다.

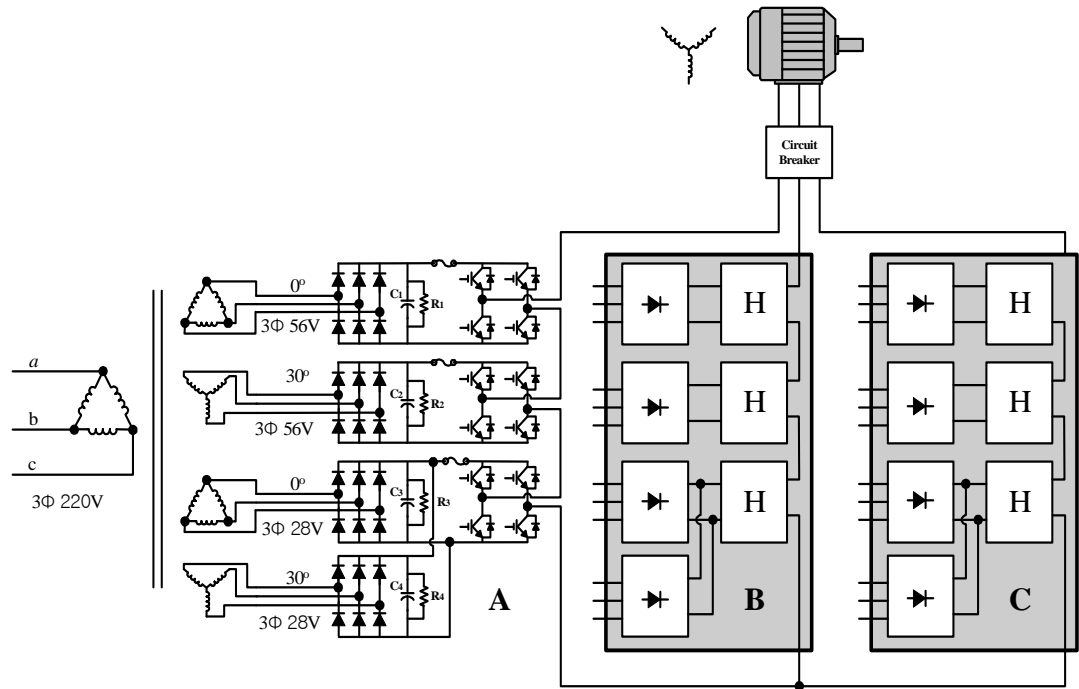


Fig. 3.5 System configuration of asymmetric 11-level H-bridge inverter with 12-pulse input rectifiers

Table 3.3 Items specifications for the proposed H-bridge inverter

Device	Master controller	dsPIC30F4013 (Microchip)
	Phase controller	
	Gate driver	TLP250 (Toshiba)
	Switch(IGBT)	SGH20N60RUFD (Fairchild) total : 36 EA
Inverter	Input	AC 220V, 3 Φ , 60Hz
	Output	AC ~230V, 3 Φ , ~60Hz (max. 100Hz)
	Output levels	max. 11-level
	Rate	1kW (max 1.8kVA)
	Modulation Frequency	2kHz (T _{cyc} = 500 μ s)
SDCSs	Cell 2V	$\Delta - \Delta$, AC 56V (DC 75.6V)
	Cell 2V	$\Delta - Y$, AC 56V (DC 75.6V)
	Cell 1V	$\Delta - \Delta$, AC 28V (DC 37.8V)
		$\Delta - Y$, AC 28V (DC 37.8V)

3.3.2 상별 집중제어

H-브리지형 토폴로지를 이용할 경우 각 인버터 셀을 제어하기 위한 방법은 집중제어와 분산제어의 두 가지로 구분할 수 있다. 집중제어는 각 셀 인버터에는 게이팅에 필요한 최소한의 회로 만을 내장하고 모든 제어동작은 마스터제어기에서 하게 된다. 이러한 방식은 제어와 감시를 집중적으로 하기 때문에 일괄제어가 간편해지고 데이터 처리 등이 간단해지는 장점이 있는 반면에 마스터제어기의 부담이 커지고 마스터제어기와 각 셀 간의 통신선 구성이 복잡해진다.

반면, 분산제어는 각각의 셀 인버터마다 셀을 제어하는 제어기가 있고 각 셀과 마스터제어기간에는 전압 및 주파수 기준값이나 고장신호 등의 데이터만 송수신하는 방식을 적용한다. 따라서 신호선이 간단해지고 마스터제어기의 부담이 줄어들며 전체 시스템을 모듈화 할 수 있으므로 전체 시스템의 신뢰성이 높아지게 된다[30].

본 논문과 같이 3-cell 3상 H-브리지 인버터에서 분산제어 방식을 적용하면 9개의 셀 제어가 독립적으로 동작하게 된다. 이러한 구조에서 MLSPWM 방식의 변조법을 적용하면 각 셀마다 동일한 변조지수를 적용시킴으로써 모든 셀인버터가 동일한 부하를 분담한 상태로 운전하게 된다. 따라서 입력 전류의 파형이 왜곡되지 않으므로 고조파 특성이 개선되고 모든 스위칭 소자를 균형있게 사용하게 되므로 이러한 구조는 MLSPWM 방식의 변조에서는 유리하다.

그러나 공간벡터 변조와 같이 매 변조사이클 마다 각 상 단위의 출력전압이 설정되어야 하는 경우에는 셀 단위로 제어하는 이러한 분산제어를 적용하기 곤란하다. 이러한 경우 각 상을 구성하는 모든 셀인버터를 일괄 제어하면 제어기에서 계산한 NTV의 듀티사이클에 따라 각 상의 전압값을 설정하기가 용이해진다. 따라서 논문에서는 분산제어와 집중제어의 장점을 활용하여 A, B, C의 각 상마다 상제어기를 할당하고 각 상제어기가 3개의 셀 인버터를 제어하는 상별 집중 제어방식을 채택하였다.

상별 집중제어방식에서는 Fig. 3.6과 같이 상제어기에서 12비트로 구성된 정수형 변수가 각 상의 출력전압과 대응한다. 그리고 데드타임 설정 또한 AND 연산을 통하여 간편하게 수행할 수 있다.

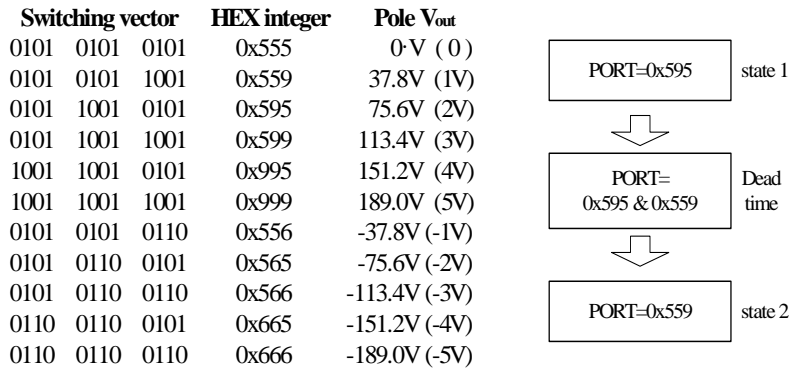


Fig. 3.6 PORT register configuration with phase controller

3.3.3 인버터 및 게이트 드라이브

스위치 소자로 사용한 IGBT 및 게이트 드라이브 회로는 Fig. 3.7과 같다. 드라이브 소자로 사용한 TLP250은 최대 25kHz의 스위칭 속도를 가지며 35V까지의 입력전원 범위에서 동작한다. 게이트 드라이브의 소스전원은 20V가 공급되며 다이오드와 제너다이오드에 의해 약 -4V 및 +16V로 분압되어 IGBT의 스위칭용으로 사용된다. 게이트 드라이브 회로의 저항과 콘덴서의 용량은 실험을 통하여 최적의 조건으로 선택하였다.

TLP250의 입력신호는 상제어기의 포트신호가 직접 입력되는 방식을 사용하였다. 메인 IGBT 스위치 SGH20N60RUFD의 턴오프시 지연시간과 하강시간의 합은 최대 475ns이며, TLP250의 하강시간 0.5 μ s를 고려하여 전체적인 데드타임은 3 μ s로 하였다.

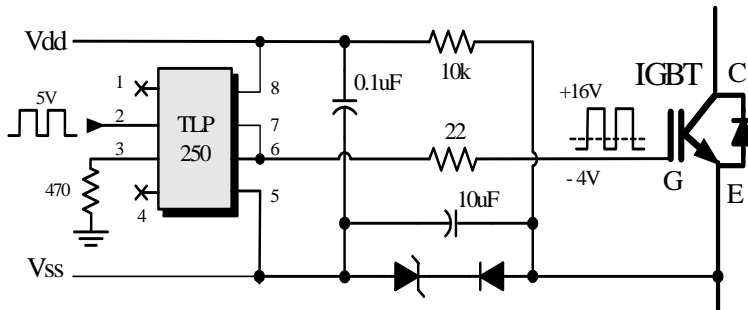


Fig. 3.7 Gate drive circuit for 1 IGBT

MLI에서는 SDCS 이외에도 게이트 드라이브 소자의 구동을 위해서도 작은 정격의 많은 독립 전원이 필요하며 이러한 게이트 드라이브 전원은 소형 변압기의 탭을 이용한다. 각 상에 사용된 12개의 스위치 소자는 기준전위가 동일한 소자들끼리 분류할 수 있으며 기준전위가 동일한 소자의 게이팅에는 Fig. 3.8 및 Table 3.4와 같이 공통된 전원을 사용하여 회로를 단순화하고 부품의 수를 감소할 수 있다. 따라서 각 상의 12개의 스위치를 구동하는 스위칭 소스전원은 Table 3.4에 따라 모두 7개가 사용된다.

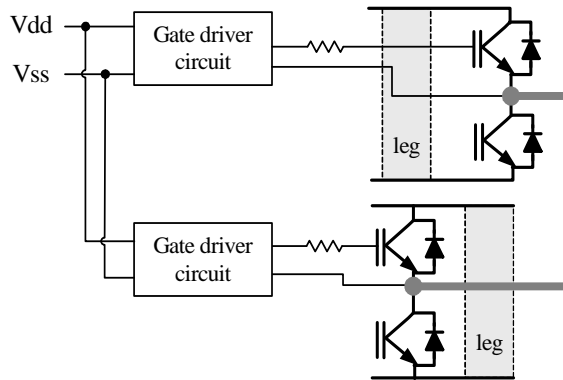


Fig. 3.8 Gate drivers with common emitter ground

Table 3.4 Switching DC sources for common use (total = 7)

DC source No.	Common use
SW DC source 1	Gate driver 1
SW DC source 2	Gate driver 2, 4
SW DC source 3	Gate driver 3, 5
SW DC source 4	Gate driver 6, 8
SW DC source 5	Gate driver 7, 9
SW DC source 6	Gate driver 10, 12
SW DC source 7	Gate driver 11

3.4 셀 인버터 부하균형

본 논문의 비대칭 11-레벨 H-브리지형 인버터에 있어서 3개의 각 셀은 SDCS의 정격전압이 같지 않으므로 출력전압을 합성하기 위한 스위칭 회수와 한 사이클에서의 도통시간이 달라진다. 특정의 인버터 모듈에 과도하게 집중되는 부하는 입력전류파형을 왜곡시켜 고조파 특성을 악화시키고 각 인버터 모듈과 스위칭 소자의 발열을 불균형하게 한다.

변조지수에 따른 출력전압의 레벨범위는 Fig. 3.9와 같고, 각 레벨 범위인 L1 ~L5 에서 도통하는 셀은 Table 3.5와 같다.

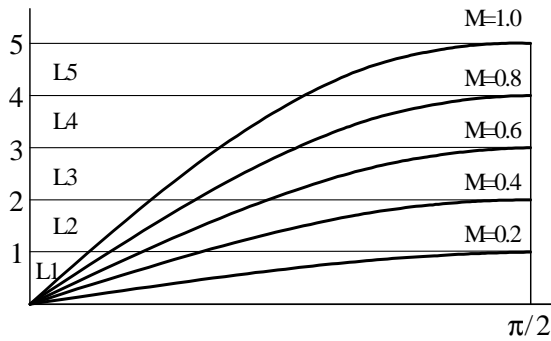
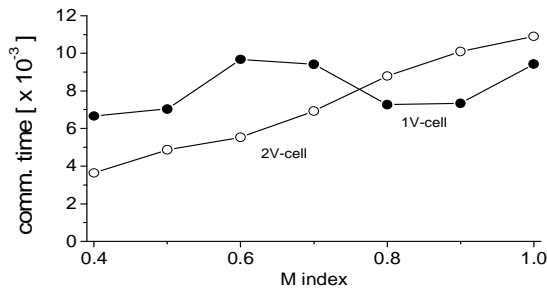


Fig. 3.9 M index and range of V_{out}

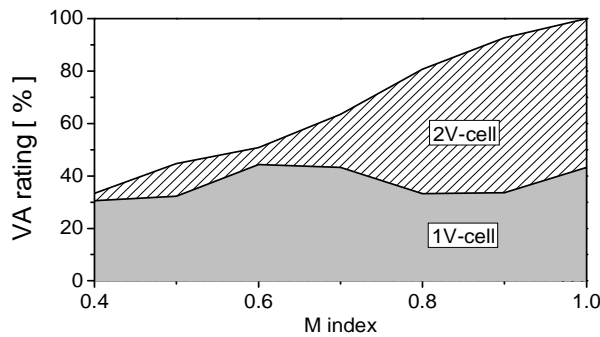
Table 3.5 Commutated cells for each area

Area	Commutated cell
L1	1V-cell
L2	1V-cell, one of 2V-cell
L3	1V-cell, one of 2V-cell
L4	1V-cell, two 2V-cells
L5	all cells

Fig. 3.10은 변조지수에 따른 1V-셀과 2V-셀의 부하균형을 비교한 결과를 나타낸다. Fig. 3.10(b)에서 VA 정격이 모두 유사하면 모든 셀은 유사한 부하를 가지고 동작하므로 세 개 셀을 각각 대칭적인 위상각을 갖는 변압기로 입력회로를 구성할 수 있다. 그러나 변조지수 약 0.7 이상영역에서 1V-셀의 VA 정격의 차이가 커지므로 두 가지의 셀은 대칭적인 위상각을 적용하기 곤란하다. 따라서 1V-셀의 SDCS는 전술한 Fig. 3.5와 같이 독립적인 12-펄스 형으로 적용하도록 설계하였다.



(a) Commutation duration time



(b) VA rating vs. max

Fig. 3.10 Cell load balance of each cell

제 4장 극전압 평균법을 이용한 공간벡터 변조

멀티레벨 인버터를 사용하는 산업현장에서 일반적으로 MLSPWM 기법을 많이 사용한다. 그러나 Fig. 4.1에 나타낸 바[61,62]와 같이 선박용 대용량 추진전동기로 많이 사용되고 있는 동기전동기와 같은 시스템에서는 회전자의 자극위치를 검출하여 공간벡터 상에서 적절한 합성벡터의 전압을 출력하는 벡터제어 방식을 이용하며, 이와 같은 시스템에서는 공간벡터 변조기법을 적용하여야 한다.

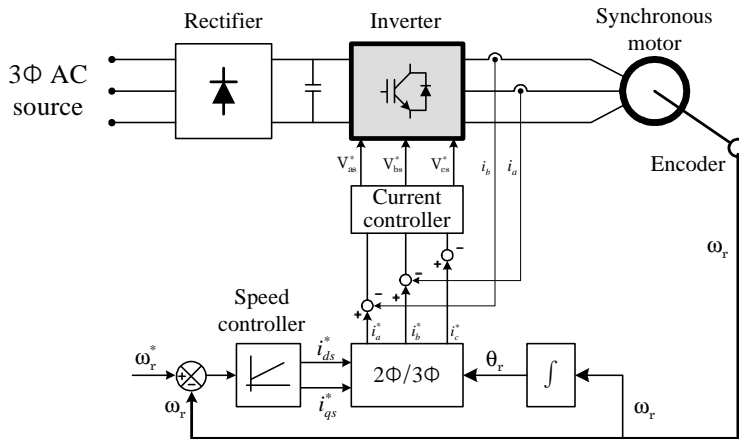


Fig. 4.1 Diagram of 3-phase synchronous motor speed control system

제 2장에서는 멀티레벨 인버터에서 사용하는 기존의 변조법을 소개하였다. 본 장에서는 전술한 NTV의 식별 과정을 생략하고 간편하게 공간벡터 변조를 수행할 수 있는 방법을 제안한다. 제안하는 방법은 제어시스템이 요구하는 상전압과 동일한 평균전압을 1회의 변조 사이클 동안 생성하도록 하는 극전압의 스위칭 각을 계산하고 그 결과를 활용한다. 제안하는 방식은 극전압의 스위칭 각을 계산하는 하나의 알고리즘을 이용하여 SVPWM과 SVC의 서로 다른 두 가지의 변조 기법으로 응용될 수 있다.

SVPWM 방법으로 적용할 경우 3상의 벡터공간에서 NTV를 식별하고 각각의 전압벡터에 대한 듀티사이클을 계산하는 기존 방법과 유사하게 동작한다. 그러나 제안하는 방법에서는 NTV를 식별하는 프로세스가 생략되고 참조테이블을 이용하여 신속한 변조가 가능하다. 또한 높은 레벨 수를 갖는 인버터에서는 SVPWM에 적용하는 알고리즘의 간단한 변경을 통해 기존의 SVC 변조와 유사한 기법으로 응용될 수 있다. 본 장에서는 멀티레벨 인버터의 새로운 변조기법인 극전압 평균법의 개념에 대하여 논의하고 SVPWM 및 SVC 방법에 대한 적용에 대하여 설명한다.

4.1 기본 가정

d-q축으로 표현되는 고정자 회전좌표계 위에서 a, b, c 상의 기준전압 및 기준전압 벡터는 식 (4.1)과 같다. Fig. 4.2와 같이 세 상의 전압이 평형을 이루는 이상적인 평형 3상의 정현파 조건에서 상전압 V_{an} , V_{bn} , V_{cn} 는 각각 극전압 V_{aN} , V_{bN} 및 V_{cN} 과 일치한다. 따라서 이러한 이상적인 조건에서 상전압의 기준전압 식 (4.1)은 식 (4.2)와 같은 극전압의 기준값으로 다시 쓸 수 있으며 Fig. 4.3과 같은 극전압 벡터공간으로 나타낼 수 있다.

$$\begin{bmatrix} V_{an}^* \\ V_{bn}^* \\ V_{cn}^* \end{bmatrix} = \sqrt{2}V_n^* \begin{bmatrix} \sin \omega t \\ \sin(\omega t - 2/3\pi) \\ \sin(\omega t - 4/3\pi) \end{bmatrix} \quad (4.1)$$

$$\begin{bmatrix} V_{aN}^* \\ V_{bN}^* \\ V_{cN}^* \end{bmatrix} = \sqrt{2}V_N^* \begin{bmatrix} \sin \omega t \\ \sin(\omega t - 2/3\pi) \\ \sin(\omega t - 4/3\pi) \end{bmatrix} \quad (4.2)$$

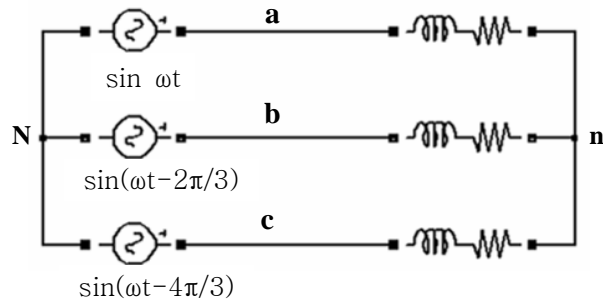


Fig. 4.2 Ideal condition of 3-phase VSI

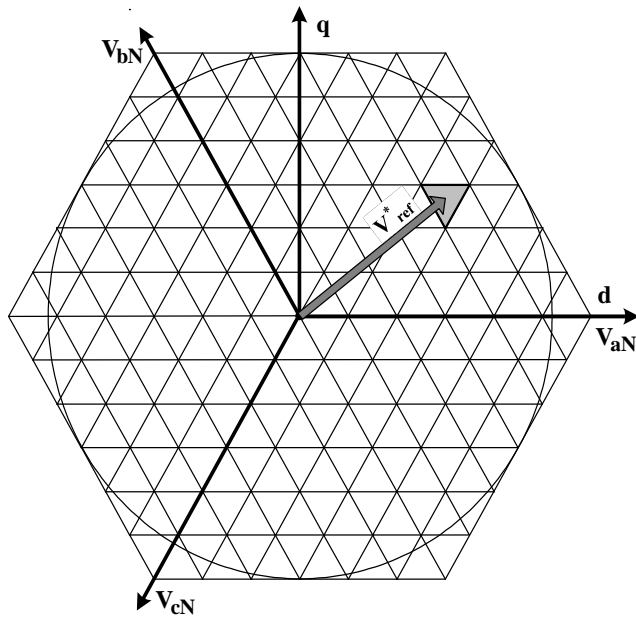


Fig. 4.3 Vector space on terminal voltage, 7-level

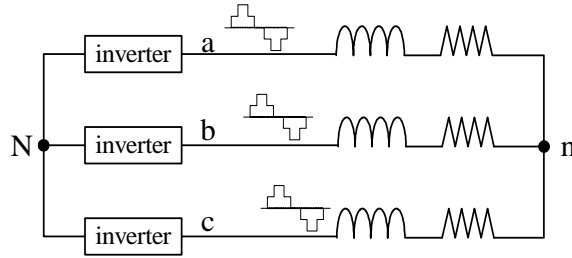


Fig. 4.4 Realistic 3-phase multilevel inverter

Fig. 4.4와 같은 실제의 멀티레벨 인버터에서는 인버터 측의 극전압과 부하 측의 상전압은 순시적으로 일치하지 않으며, 특정 시점에서 한 상의 상전압과 극전압의 관계는 식 (4.3)과 같다[31].

$$V_{an} = \frac{1}{3} [2V_{aN} - V_{bN} - V_{cN}] \quad (4.3)$$

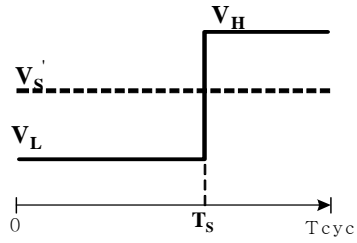
제어시스템이 요구하는 상전압과 평균적으로 동일한 극전압을 Fig. 4.5와 같은 한 번의 계단식 펄스를 통해 생성할 수 있으며, T_{cyc} 의 변조주기 동안 전동기의 한 상에 가해지는 상전압 평균은 식 (4.4)와 같이 나타낼 수 있다.

$$m_{an} = \frac{1}{3} [2m_{aN} - m_{bN} - m_{cN}] \quad (4.4)$$

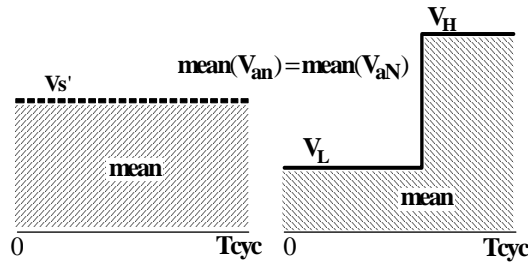
여기서,

$$m_{an} = \frac{1}{T_{cyc}} \int_0^{T_{cyc}} V_{an} dt$$

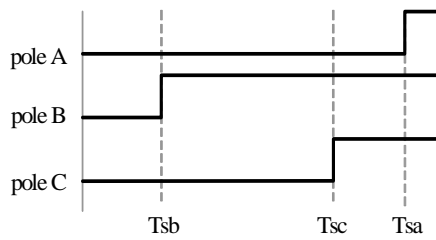
$$m_{aN} = \frac{1}{T_{cyc}} \int_0^{T_{cyc}} V_{aN} dt$$



(a) main concept



(b) mean value



(c) sequential 3-pulses from 3-phase

Fig. 4.5 Concept of proposed modulation method

$$m_{iN} = \frac{1}{T_{cyc}} \int_0^{T_{cyc}} V_{iN} dt$$

$$m_{eN} = \frac{1}{T_{cyc}} \int_0^{T_{cyc}} V_{eN} dt \text{ 이다.}$$

그런데 각 T_S 는 극전압의 평균을 3상 평형의 기준전압과 동일하게 만들기 때문에 각 극전압 평균의 합은 식(4.5)와 같이 0이 된다. 따라서 식 (4.5)를 식 (4.4)에 적용하면 식 (4.6)과 같이 극전압과 상전압의 평균은 동일하게 된다.

$$m_{aN} + m_{bN} + m_{cN} = 0 \quad (4.5)$$

$$m_{an} = m_{aN} \quad (4.6)$$

따라서 3상의 극전압의 평균이 식 (4.5)와 같은 평형 조건에서 변조주기 T_{cyc} 동안 상 전압의 평균은 극전압의 평균과 동일하다. 그러므로 Fig. 4.5(c)와 같은 세 개의 스텝펄스를 통해 3상의 극전압의 평균값을 상전압 기준치와 일치시키면, 특정 변조주기 동안 전동기의 제어시스템이 요구하는 각 상의 기준전압을 생성할 수 있다.

4.2 극전압 평균법을 이용한 SVPWM

4.2.1 변조기법

극전압의 기준값으로 나타낸 식 (4.2)를 멀티레벨 벡터공간으로 표현하기 위해 1개 레벨의 단위전압으로 나누어 일반화하면 식 (4.7)과 같으며, 일반화된 세 상의 기준 극전압 V_N' 는 각각 식 (4.8)의 범위 내에서 실수 값을 갖는다.

$$\begin{bmatrix} V_{aN}' \\ V_{bN}' \\ V_{cN}' \end{bmatrix} = \frac{\sqrt{2}V_N^*}{V_{cc}} \begin{bmatrix} \sin \omega t \\ \sin(\omega t - 2/3\pi) \\ \sin(\omega t - 4/3\pi) \end{bmatrix} \quad (4.7)$$

$$-\frac{p-1}{2} \leq V_N' \leq \frac{p-1}{2} \quad (4.8)$$

여기서 p 는 멀티레벨 인버터의 출력 가능한 최대 레벨 수, V_N^* 은 극전압 기준값의 실효치이다. 기준전압을 출력하기 위한 제안된 방법의 개념은 Fig. 4.5와 같다. 변조주기 T_{cyc} 동안 기준전압의 평균치를 출력하기 위하여 각 상의 극전압은 V_L 에서 V_H 로 상승하는 하나의 스텝을 생성하며, 이와 같은 방법으로 변조주기 T_{cyc} 동안 V_N' 과 동일한 평균전압을 생성할 수 있다. 세 상의 극전압은 Fig. 4.5(c)와 같이 각각 식 (4.9) - (4.10)과 같은 V_L 과 V_H 의 일반화된 전압값을 갖는다.

$$V_L = \text{floor}(V_N') \quad (4.9)$$

$$V_H = V_L + 1 \quad (4.10)$$

식 (4.9)의 floor는 V_N' 보다 작거나 같은 최대정수를 나타낸다. Fig. 4.5(c)의

각각의 T_S 는 변조주기 T_{cyc} 와 함께 식 (4.11)과 같은 관계를 갖는다.

$$T_S = |V_H - V_N'| \times T_{cyc} \quad (4.11)$$

4.2.2 벡터공간에서의 동작특성

각 상이 가지는 V_L 과 V_H 는 3상 극전압 벡터공간에서 식 (4.12)와 같은 8개의 벡터를 만든다. 또한 이 8개의 벡터는 멀티레벨 벡터공간에서 Fig. 4.6과 같은 하나의 작은 육각형을 형성한다. 식 (4.12)의 8개의 벡터에서 $V_0(V_{LLL})$ 과 $V_7(V_{HHH})$ 는 합성벡터의 방향과 크기가 같은 벡터로써 작은 육각형의 중심에 위치하며 전통적인 2-레벨 인버터의 원점과 유사하다. 나머지 6개의 벡터는 작은 육각형의 외곽 꼭지점에 위치하며 그 배치는 Fig. 4.6과 같이 각 상의 벡터 방향을 따른다.

$$V_{abc} = \begin{bmatrix} V_0 = V_{LLL} \\ V_1 = V_{HLL} \\ V_2 = V_{LHL} \\ V_3 = V_{LLH} \\ V_4 = V_{HHL} \\ V_5 = V_{LHH} \\ V_6 = V_{HLH} \\ V_7 = V_{HHH} \end{bmatrix} \quad (4.12)$$

1회 사이클의 변조에서 식 (4.12)의 8개의 벡터 중 4개의 벡터가 사용되며 그 절차는 Fig. 4.7과 같다.

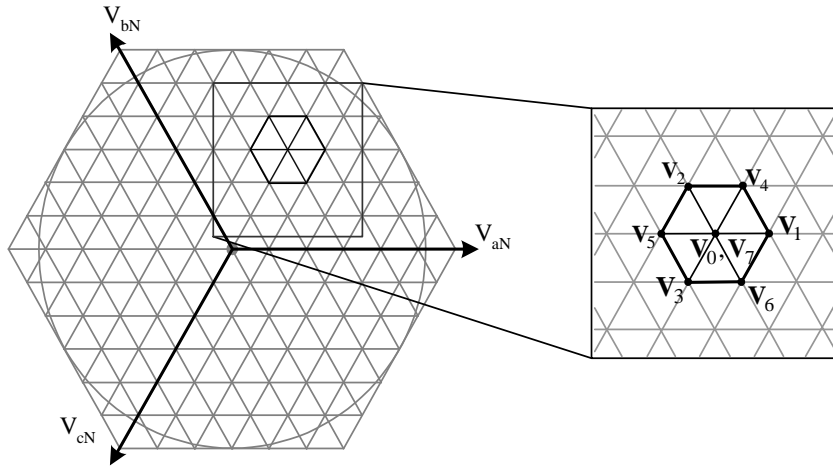
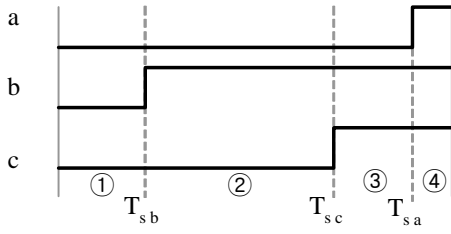


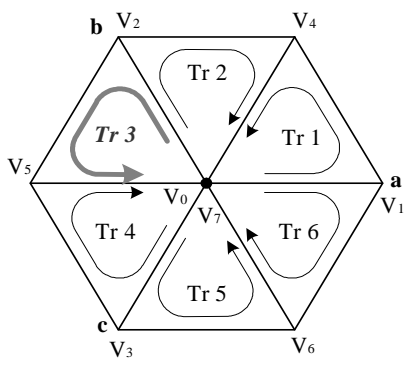
Fig. 4.6 Small hexagon in multilevel vector space

Fig. 4.7(a)와 같이 스위칭 시간 T_S 의 크기가 $T_{sb} < T_{sc} < T_{sa}$ 의 관계인 상태를 예로 들면, 처음 세 상 모두 V_L 상태, 즉 $V_{LLL}(V_0)$ 에서 출발하여 T_S 가 작은 순서대로 각 상의 양의 방향으로 세 번의 천이를 거쳐 동일한 위치인 $V_{HHH}(V_7)$ 로 되돌아간다. 따라서 Fig. 4.7(b)의 6개의 작은 육각형 중 하나의 삼각형을 일주하며, $T_{sb} < T_{sc} < T_{sa}$ 의 관계에 따라 $b \rightarrow c \rightarrow a$ 상의 순서로 +1씩 증가하여 Fig. 4.7(b)의 삼각형 Tr3를 일주한다. 6개의 삼각형은 각각 한 상의 양의 방향으로 원점을 출발하여 다른 상의 음의 방향으로 다시 돌아오는 일정한 패턴을 보인다.

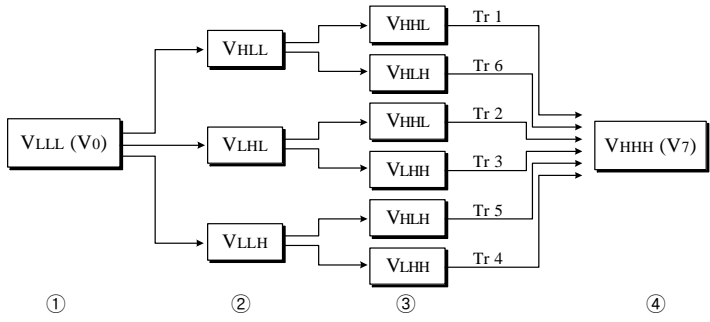
Fig. 4.7(c)는 T_{sa} , T_{sb} 및 T_{sc} 의 크기에 따라 6개 삼각형 중 하나를 일주하는 벡터 천이의 블록 다이어그램을 나타내고 있다.



(a) step sequence, $T_{sb} < T_{sc} < T_{sa}$



(b) 6-triangles in small hexagon



(c) block diagram for 6-triangle

Fig. 4.7 Vector transition diagram

제안한 방법의 예를 들면, 11-레벨 인버터의 단위레벨 전압 $V_{cc} = 30V$, $\sqrt{2}V_N^* = 142.5 V$, 변조주기 $T_{cyc} = 500\mu s$ 일 때 특정 시점 $\theta_c = 3.82rad$ 에서, 각 상의 일반화된 기준전압 및 V_L, V_H 는 다음과 같다.

$$\begin{aligned} V_{aN}' &= 142.5/30 \times \sin(3.82) = -2.981 \\ V_{iN}' &= 142.5/30 \times \sin(3.82 - 2\pi/3) = 4.693 \\ V_{cN}' &= 142.5/30 \times \sin(3.82 - 4\pi/3) = -1.712 \\ \\ V_{L(a)} &= -3, & V_{H(a)} &= -2 \\ V_{L(b)} &= 4, & V_{H(b)} &= 5 \\ V_{L(c)} &= -2, & V_{H(c)} &= -1 \end{aligned}$$

a 상에서 T_S 는 식 (4.11)에 따라 다음과 같이 계산된다.

$$\begin{aligned} T_{S(a)} &= |-2 - (-2.981)| \times 500 = 490.5\mu s \\ T_{S(b)} &= |5 - 4.693| \times 500 = 153.5\mu s \\ T_{S(c)} &= |-1 - (-1.712)| \times 500 = 356\mu s \text{ 이다.} \end{aligned}$$

따라서 Fig. 4.7(b)의 Tr3의 삼각형을 일주하게 되며 삼각형의 각 꼭지점에 해당하는 듀티 시간은 Table 4.1과 같고 11-레벨 벡터공간에서 각 전압 벡터의 위치는 Fig. 4.8과 같다.

Table 4.1 Vector transition sequence and duty time

Volt. vector	V_0	V_2	V_5	V_7
Duty time	153.5 μs	202.5 μs (356-153.5)	134.5 μs (490.5-356)	9.5 μs (500-490.5)

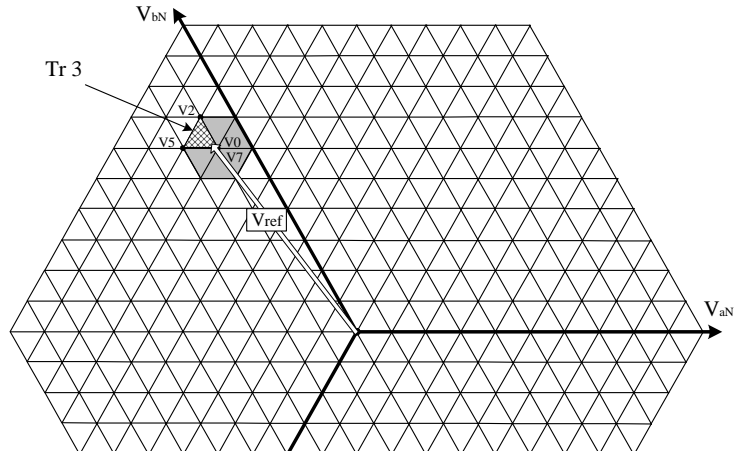


Fig. 4.8 Vector space expression of the example

제안한 SVPWM을 이용한 극전압 및 상전압은 Fig. 4.9와 같으며 2kHz의 변조주파수에 의한 시뮬레이션 결과를 나타낸다.

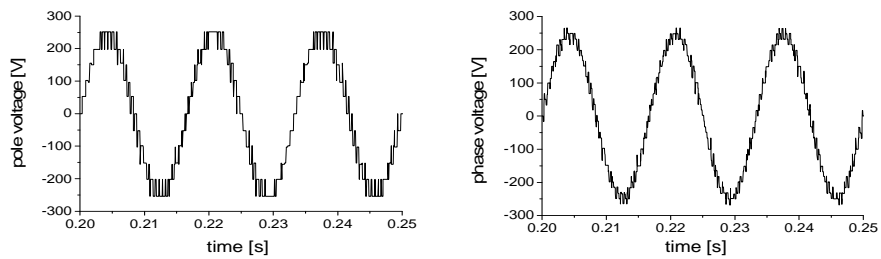


Fig. 4.9 Pole and phase voltage with proposed SVPWM

4.2.3 기존 SVPWM과의 비교

전술한 계산 예와 같은 단위레벨전압 $V_{cc} = 30V$, $\sqrt{2}V_N^* = 142.5V$ 및 $\theta_c = 3.82 \text{ rad}$ 의 경우, Table 4.1의 결과에 따라 네 개의 벡터에 대한 각각의 듀티비는

$$\begin{bmatrix} \text{duty}(V_0 + V_7) \\ \text{duty}(V_2) \\ \text{duty}(V_6) \end{bmatrix} = \begin{bmatrix} 0.326 \\ 0.405 \\ 0.269 \end{bmatrix} \quad (4.13)$$

반면, 부록 A와 같은 좌표변환을 이용한 기존의 SVPWM을 적용하면,

$$\vec{V}_{\text{ref}}(g,h) = \begin{bmatrix} -7.676 \\ 6.409 \end{bmatrix}$$

및, NTV는 $\vec{V}_{ul} = \begin{bmatrix} -7 \\ 6 \end{bmatrix}$, $\vec{V}_{lu} = \begin{bmatrix} -8 \\ 7 \end{bmatrix}$, $\vec{V}_{uu} = \begin{bmatrix} -7 \\ 7 \end{bmatrix}$ 이며, 각 벡터에 대한 듀티 계산결과는 다음과 같다.

$$\begin{bmatrix} d_{ul} \\ d_{lu} \\ d_{ll} \end{bmatrix} = \begin{bmatrix} 0.324 \\ 0.409 \\ 0.267 \end{bmatrix} \quad (4.14)$$

여기서 d_{ul} , d_{lu} 및 d_{ll} 은 제안한 방법에서의 $V_0 + V_7$, V_2 , V_5 을 나타낸다. 따라서, 제안된 방법과 기존의 SVPWM 방법은 거의 유사한 결과를 나타낸다.

4.3 MP벡터를 이용한 SVC 변조

전술한 바와 같이 멀티레벨 인버터의 변조에서 MLSPWM 변조법을 많이 사용하고 있다. 그러나 MLSPWM을 공간벡터 상에서 해석하면 인접한 벡터를 효과적으로 이용하지 못하므로 출력 상전압에서의 PWM 파형의 진폭이 크고 고조파를 많이 함유하게 된다. 높은 레벨 수의 인버터에서는 변조지수가 높은 경우 고주파의 PWM을 적용하지 않고 기준전압 벡터와 가장 가까운 하나의 벡터를 선택하여 스텝펄스 형태로 변조하여도 양호한 변조성능을 얻을 수 있다[33-34].

4.3.1 변조기법

4.2절에서 제안한 변조법의 적용하면 전체 변조주기는 Fig. 4.7(a)와 같이 ①~④의 네 구간으로 구분된다. 이 때 네 개의 구간 중 전압 벡터의 설정시간이 가장 큰 (MP, Maximum Period) 하나의 벡터구간이 존재하며 식 (4.15)를 만족시키는 MP 벡터를 선택한다.

$$\vec{V}_{SVC} = \vec{V}_{MP} \quad (4.15)$$

여기서 \vec{V}_{MP} 는 ① ~ ④의 네 구간의 각 벡터 중 설정시간이 가장 큰 벡터를 나타낸다. 이렇게 하나의 MP 벡터를 선택하는 것은 Fig. 4.10의 음영구역과 같은 삼각형에서 V_0 와 V_7 및 V_2 와 V_3 의 네 전압벡터 중 가장 인접한 하나의 벡터를 선택하는 것과 동일하다. Table 4.1의 결과를 이용하면, 구역 ②에 해당하는 V_2 의 벡터에 대한 설정시간이 가장 크므로 기준전압 벡터는 Fig. 4.10에서 구역 ②의 다이아몬드형 사각형 영역 안에 위치한다. 따라서 이와 같은 방법으로 전체 멀티레벨 벡터공간에서 기준전압 벡터와 가장 인접한 하나의 벡터를 구할 수 있다.

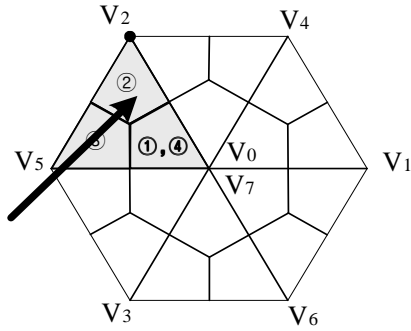


Fig. 4.10 Reference and closest voltage vector

SVC 변조는 프로세서가 수행할 수 있는 속도범위 내에서 실시간으로 변조하므로 벡터공간에서 가장 인접한 벡터를 신속하게 식별하는 알고리즘의 효율성이 중요하다. 세 개의 T_s 에서 MP 벡터를 선택하기 위한 함수는 부록 A와 같다. 제안한 방법에서 함수의 호출 및 실행에는 최대 129 사이클이 소요되며, 50ns의 명령사이클 시간을 갖는 dsPIC30F4013 DSC에서 약 $6.5\mu s$ 가 소요된다.

4.3.2 기존 SVC 방법과의 비교

제안한 MP벡터 방법과 기존의 SVC 방법은 특정시점에서 제어시스템이 요구하는 기준전압벡터와 가장 가까운 값을 가지는 하나의 전압 벡터를 설정한다는 면에서 유사하다.

Fig. 4.11(a)와 같이 기존의 SVC 방법은 멀티레벨 벡터공간에서 기준전압벡터와 가장 가까운 하나의 벡터를 기하학적인 방법을 이용하여 계산한다. 그러나 제안한 MP벡터를 이용하는 방법은 기하학적인 계산 없이 T_s 의 상대적인 크기만

을 비교하므로 이해가 쉽고 마이크로프로세서 등을 이용한 변조법의 구현이 용이하다.

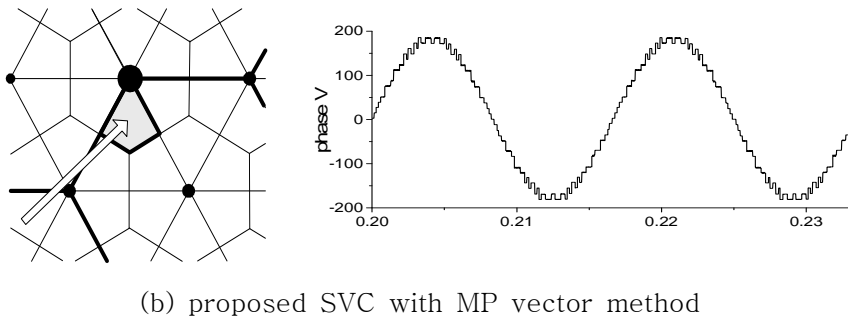
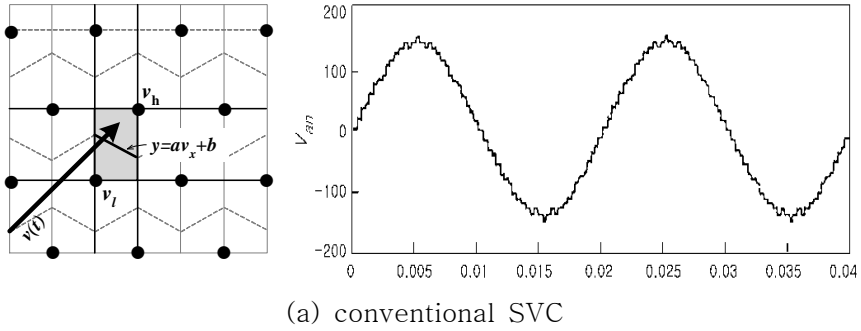


Fig. 4.11 Comparison with conventional and proposed SVC

제 5장 시뮬레이션

5.1 SIMULINK 모델

비대칭 H-브리지 11-레벨 인버터의 시뮬레이션 모델은 Fig. 5.1 - Fig.5.4와 같으며 크게 인버터부(Fig. 5.2)와 SDCS부(Fig. 5.3), 그리고 스위칭 알고리즘부(Fig. 5.4)로 구분된다. 그 외에 3상의 부하 및 극전압, 상전압, 전류 등의 측정을 위한 계측블록들과 FFT 분석을 위한 powergui 블록 등이 있다. 각 블록의 세상은 부록 C에 나타낸다.

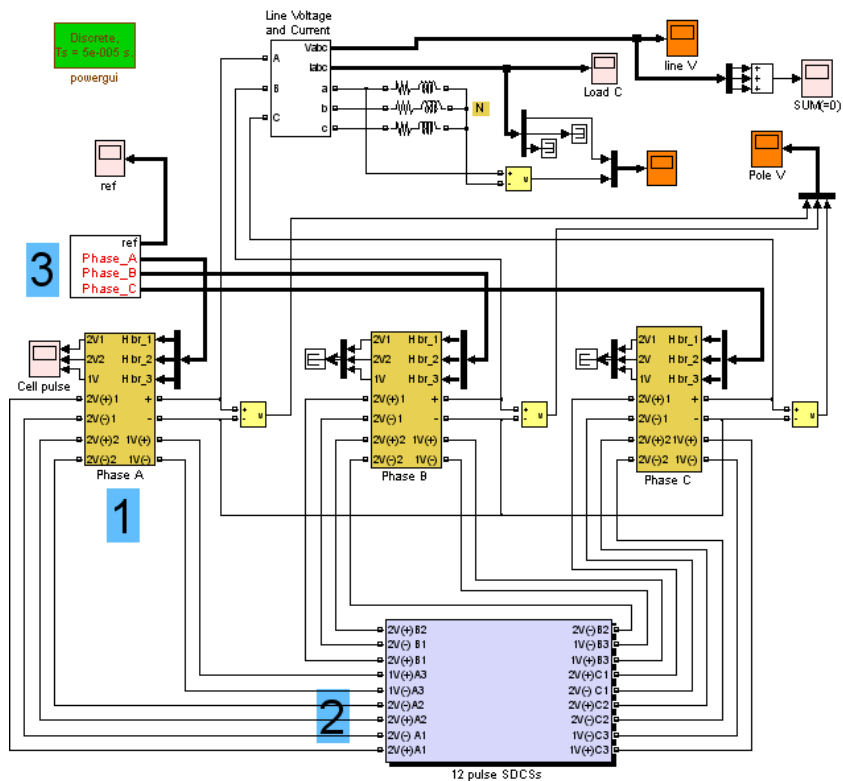


Fig. 5.1 Overall SIMULINK model of asymmetric H-bridge 11-level inverter

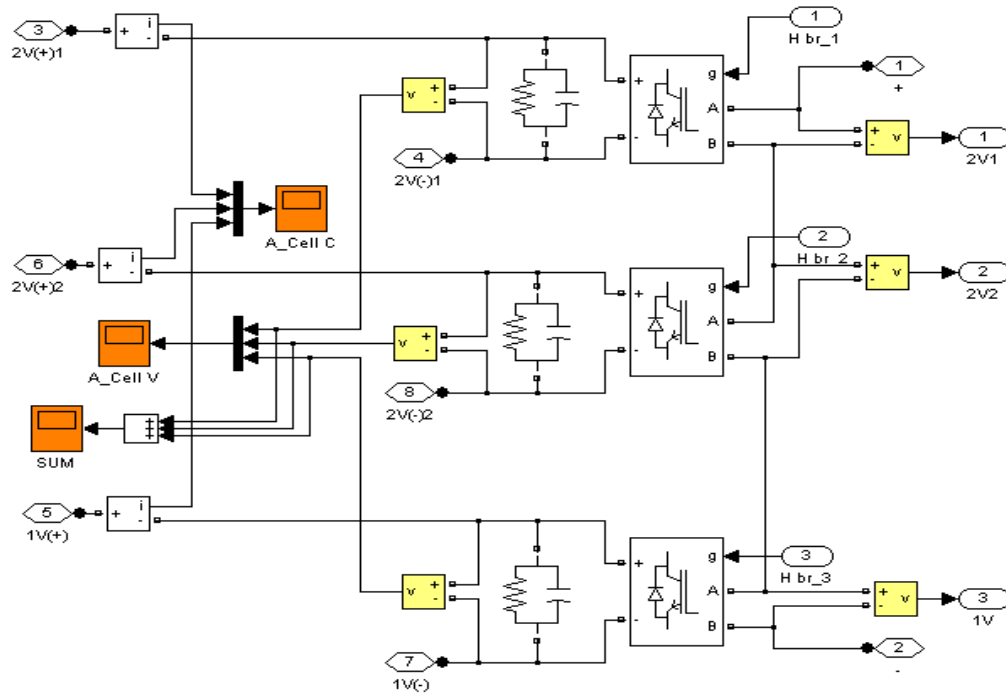


Fig. 5.2 Inverter module block

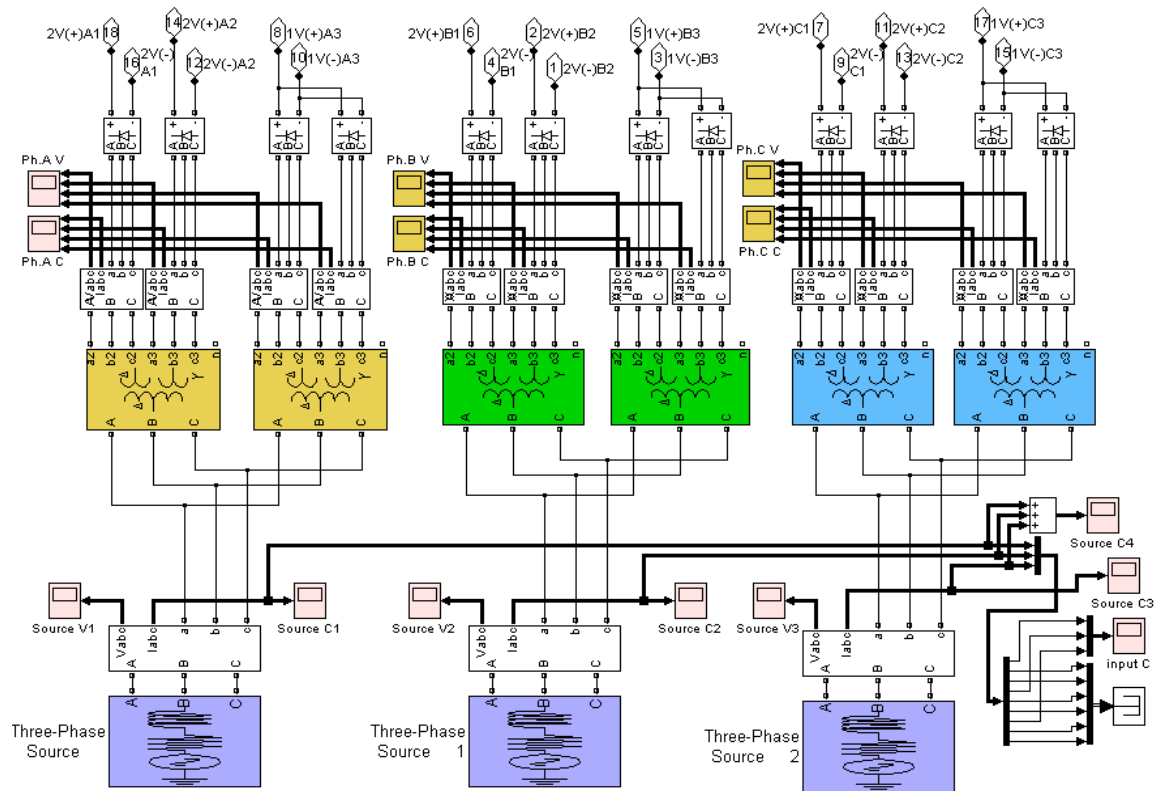


Fig. 5.3 Input SDCS block, 3 ϕ 12-pulse system

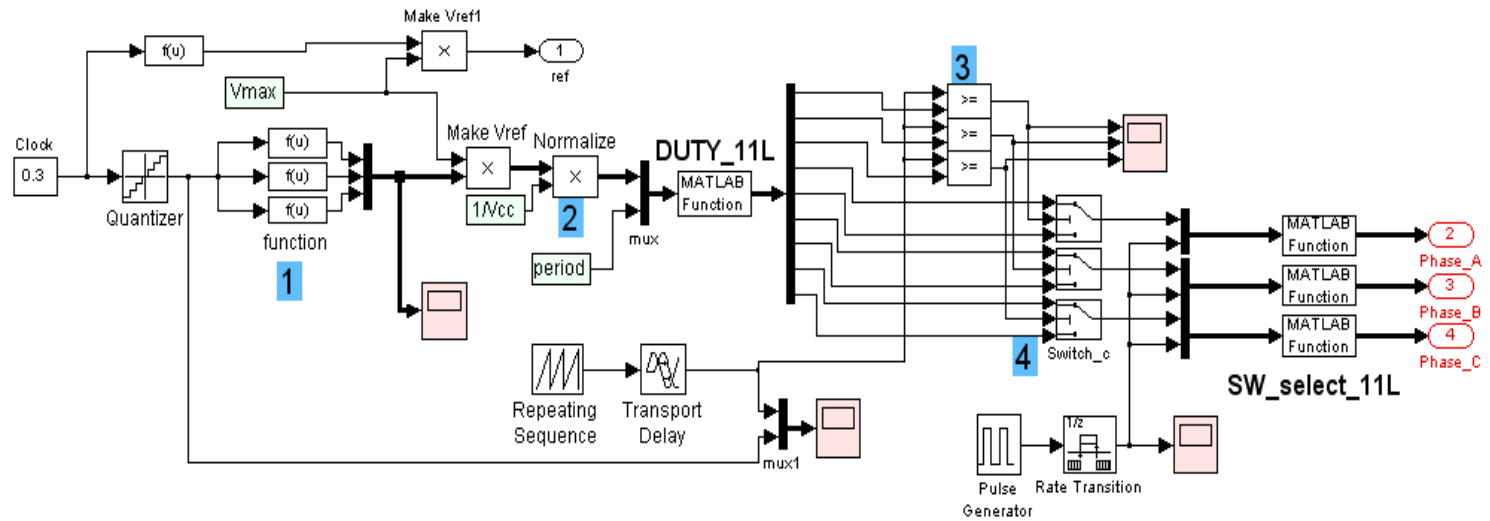


Fig. 5.4 Proposed SVPWM switching algorithm block

모델의 입출력 정격은 실험장치와 같은 AC220V 3 ϕ 60Hz 입력, 3 ϕ 60Hz 235V(max.), 최대 1.8kVA 출력으로 하였으며, 2kHz의 변조주파수를 적용하였다. Fig. 5.1의 Y결선 3상 부하의 각 상당 정격은 130V(RMS), 유효전력 500W, 무효전력 100W로 설정하였다. 입력 정류회로는 제3장에서 논의한 12-펄스 SDCS를 적용하고 두 개의 2V-셀의 부하균형을 위한 알고리즘이 추가되었다. 시뮬레이션 결과는 동일한 정격으로 제작된 실험장치를 통해 제6장과 같이 검증하였다.

본 논문의 H-브리지형 인버터는 변조지수 0.8이상에서 11-레벨, 0.6이상에서 9-레벨 및 0.4 이상에서 7-레벨로 동작하며, 변조지수 0.2를 기준으로 5-레벨 및 3-레벨로 극전압이 구분되어진다. 따라서 시뮬레이션은 각 레벨 영역을 기준으로 변조지수 1.0, 0.75, 0.5 및 0.3의 네 가지 상태에서 수행하였다.

5.2 제안한 SVPWM 특성 분석

Fig. 5.5는 SVPWM 변조에서 정현파의 기준 상전압 설정값과 Y결선 부하에서의 상전압 파형을 비교하고 있으며 상전압은 기준전압에 대하여 양호하게 추종하고 있음을 알 수 있다.

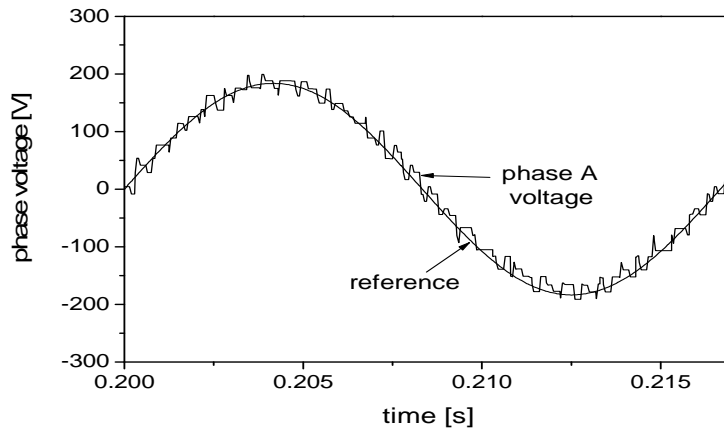
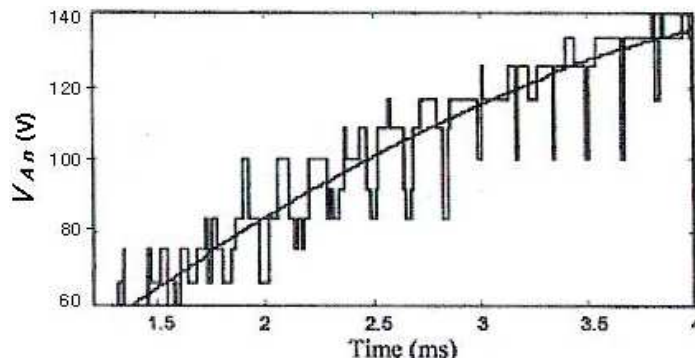


Fig. 5.5 Comparison with reference and simulated phase voltage

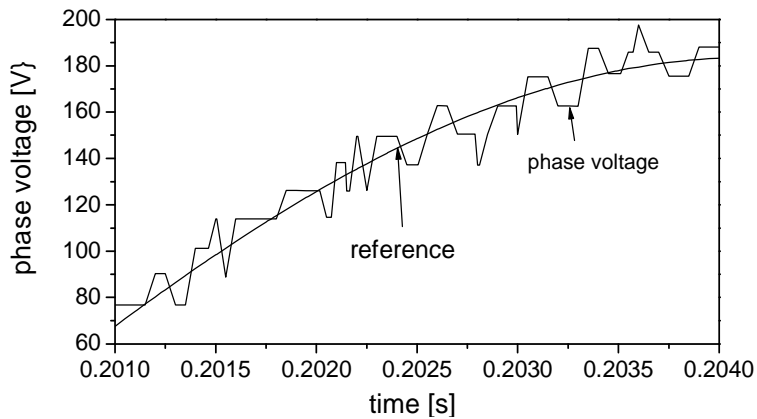
Fig. 5.6은 멀티레벨 인버터의 변조기법으로서 현재 산업계에서 많이 사용하는 MLSPWM 기법과 제안한 SVPWM 기법에서의 상전압을 파형을 유사한 PWM 주파수 조건에서 비교하고 있다. 기존의 MLSPWM 기법은 제안된 방법에 비해 상전압의 진폭이 크게 나타남을 알 수 있다. 이는 MLSPWM 기법은 공간벡터 PWM 변조에 비해 벡터공간 상에서 기준전압 벡터와 인접한 전압벡터를 효율적으로 이용하지 못하기 때문으로 판단된다[33]. 반면 제안한 SVPWM 기법은 멀티레벨 벡터공간에서 인접한 세 전압벡터를 이용하므로 상전압의 진폭이 낮고 기준전압을 양호하게 추종하고 있음을 알 수 있다.

Fig. 5.7은 3상 12-펄스 정류회로에서 시스템 입력 전류파형과 13차까지의 고조파 분석결과를 나타내고 있다. 12펄스형 정류회로에서는 $\Delta-\Delta$ 및 $\Delta-Y$ 변압기의 위상이동 특성에 따라 저차의 고조파는 대부분 상쇄되고, 11차 이상의 고조파 성분부터 나타나는 것으로 알려져 있다[38,47]. 고 변조지수에서 13차까

지의 THD는 $M=1.0$ 에서 2.57%로 비교적 낮으나 변조지수 0.5이하에서는 11, 13차 등 12펄스 시스템 고유의 고조파 성분이 상대적으로 증가하여 THD가 10% 이상으로 증가한다. 이는 선박 추진시스템과 같이 저변조지수의 운전이 많은 경우 상대적으로 불리한 조건으로 고조파 필터 등을 이용하여야 한다.



(a) reference and phase voltage with traditional MLSPWM
($f_c=600\text{Hz}$, $N_c=5$, 11-level)



(b) reference and phase voltage with proposed SVPWM
($f_m=3\text{kHz}$, 11-level)

Fig. 5.6 Comparison with traditional MLSPWM and proposed SVPWM

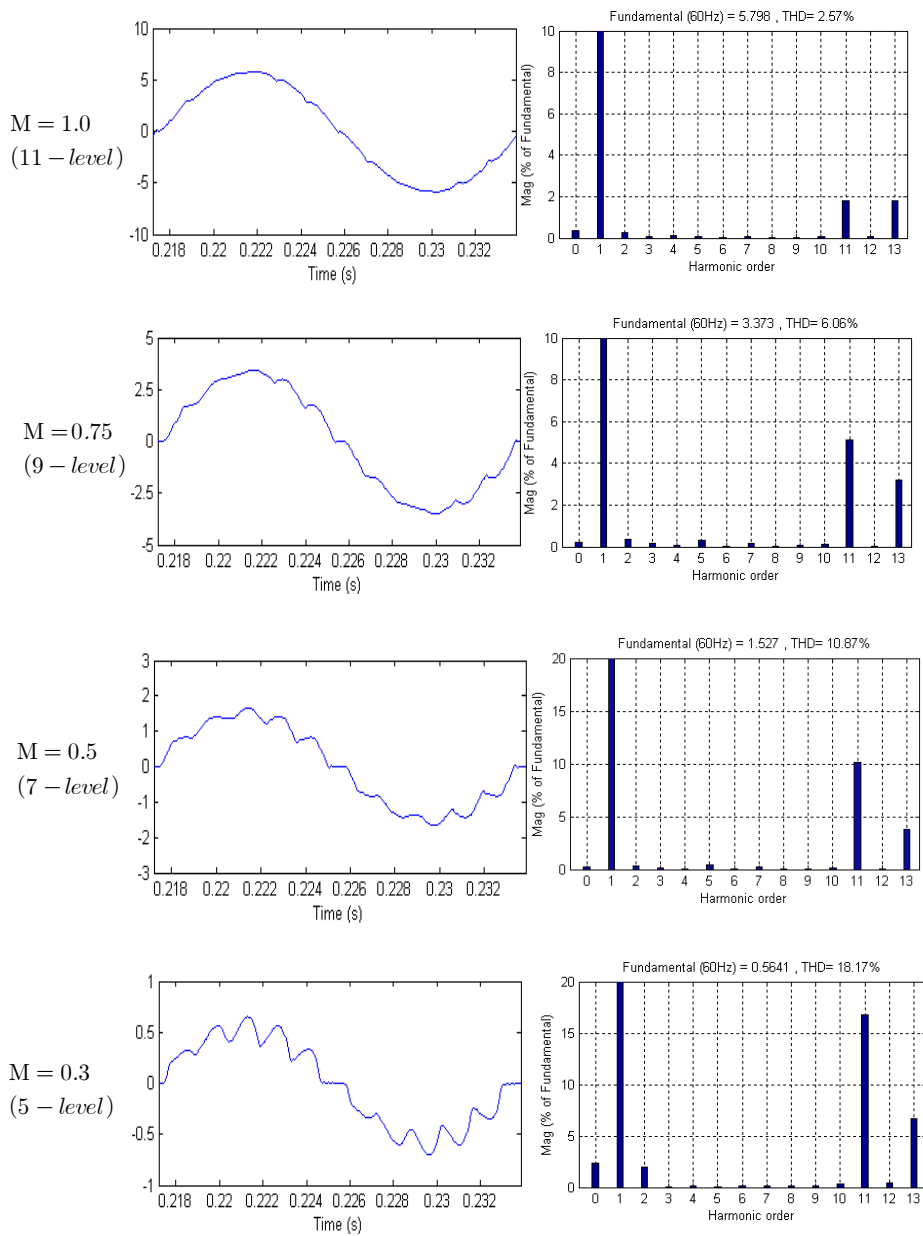


Fig. 5.7 Input current wave-forms and harmonics

Fig. 5.8은 각 셀 인버터의 출력을 나타내며 두 개의 2V-셀 중 하나만 도통 상태로 되는 $2V_{dc}$ 및 $3V_{dc}$ 의 출력에서는 두 개의 2V-셀을 매 변조주기마다 교호로 사용하도록 하는 알고리즘을 반영하여 2V-셀의 부하 불균형은 개선하도록 하였다.

Table 5.1은 은 변조주파수 2kHz의 PWM 변조에서 60Hz 출력 1주기 동안 각 셀의 도통횟수를 나타낸다. 두 개의 2V-셀의 도통횟수는 균형을 유지하며 $M=1.0$ 의 고변조지수 영역과 $M=0.3$ 의 저 변조지수 영역에서는 2V-셀의 도통 횟수가 1V-셀에 비해 각각 $1/2 \sim 1/3$ 정도로 나타난다. 1V-셀은 전체 변조지수 영역에서 PWM 변조주파수와 유사한 2kHz 부근에서 동작한다. Table 5.1과 같은 스위칭 셀 인버터의 불균등한 동작주파수는 스위칭 소자의 스위칭 손실과 부하 균등 측면에서 단점으로 작용할 수 있다.

Table 5.1 Number of commutations for cells (1 cycle),

$$f_o = 60\text{Hz}, f_m = 2\text{kHz}$$

M index	2V-cell 1 (kHz)	2V-cell 2 (kHz)	1V-cell (kHz)
1.0	14 (0.84)	13(0.78)	25(1.50)
0.75	23 (1.38)	23(1.38)	28(1.68)
0.5	23 (1.38)	23(1.38)	28(1.68)
0.3	9 (0.54)	8(0.48)	29(1.74)

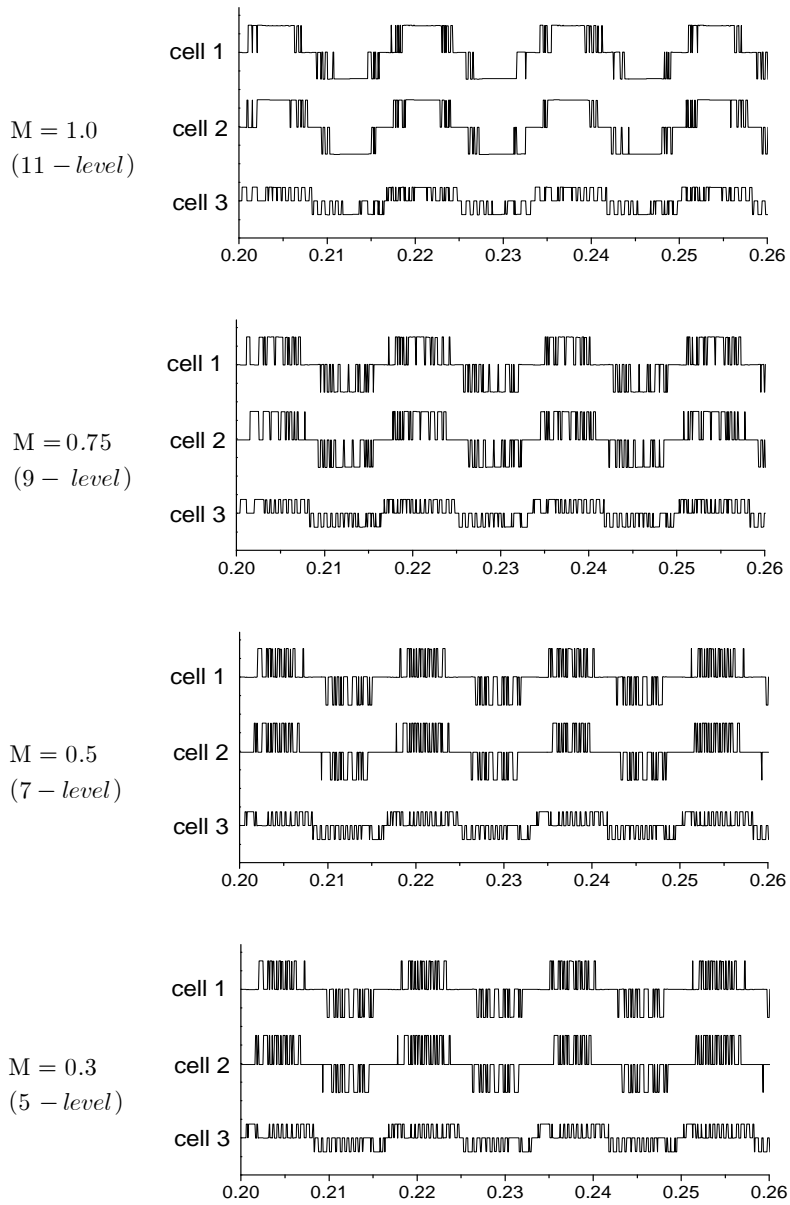


Fig. 5.8 Cell output wave-forms

Fig. 5.9는 극전압 및 선간전압 시뮬레이션 결과를 나타낸다. 극전압이 감소하는 영역인 위상각 $\pi/2 \sim 3\pi/2$ 의 $1/2$ 주기에서는 다른 영역에 비해 PWM 펄스가 증가한다. 이는 변조법의 제안한 PWM 변조의 특성에 따라 $V_L \rightarrow V_H$ 의 순서로 극전압을 출력하기 때문이며 선간전압 및 상전압에서는 상쇄된다.

Fig. 5.10은 Y결선된 유도성 부하에서의 상전압 및 상전압의 고조파 분석결과를 나타낸다. 7-레벨 영역인 변조지수 0.5 이상에서는 13차까지의 상전압 고조파 성분이 2.21% 이하로 낮게 나타나며 5-레벨 영역인 변조지수 0.3이하 영역에서 THD 5.11%로 점차 높아지기 시작한다. 일부 선박의 추진시스템에서는 약 60% 이하의 부하영역에서의 운전시간이 상대적으로 많으며[56,63], 따라서 제안한 비대칭 구조의 3-셀 11-레벨 인버터에서는 출력레벨의 확장을 통해 저부하 운전영역까지 출력의 정현적인 특성을 유지할 수 있도록 하였다.

Fig. 5.11은 부하전류 파형을 나타내며 정격 1.8kVA, 역률 0.8 상태에서의 시뮬레이션 결과이다. 전체 변조지수 영역에서 정현파에 근접한 파형을 나타내고 있으나 변조지수가 낮아질수록 일부 전류리플을 포함하고 있다.

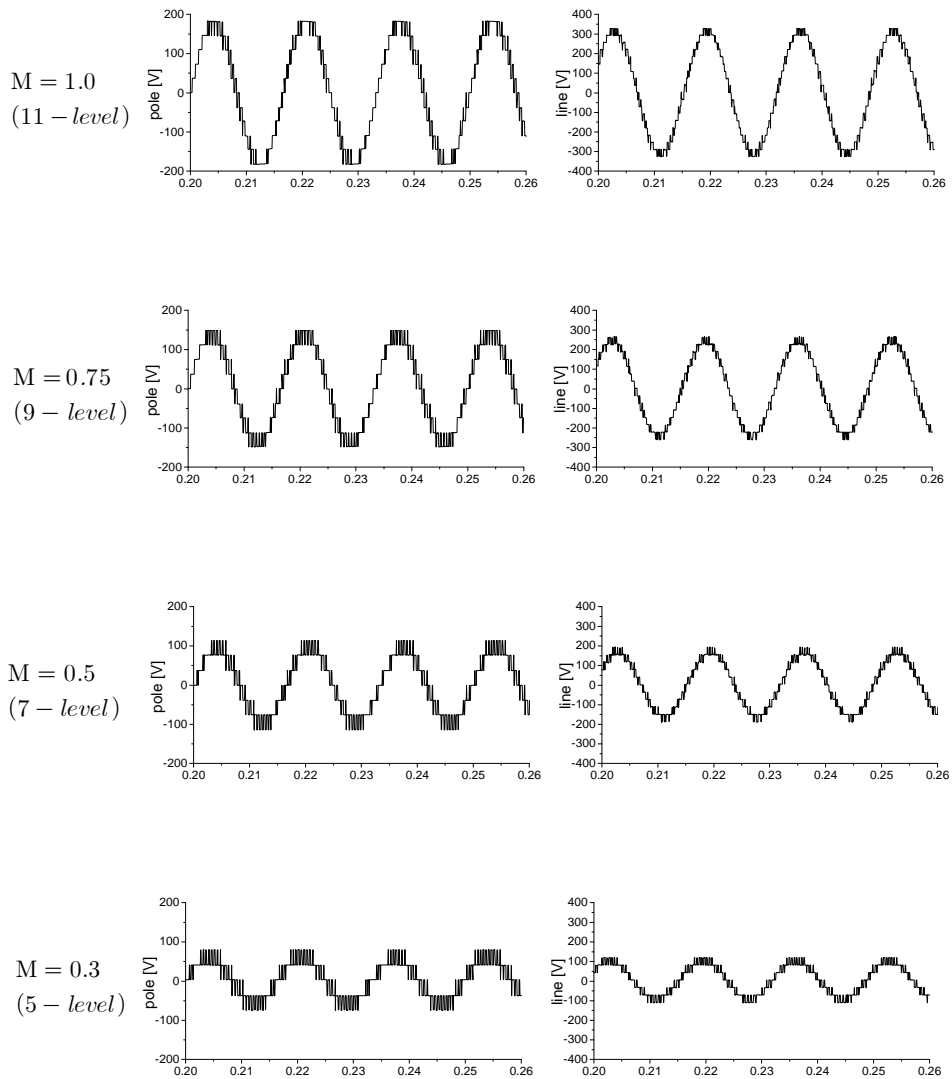


Fig. 5.9 Pole and line voltage wave-forms

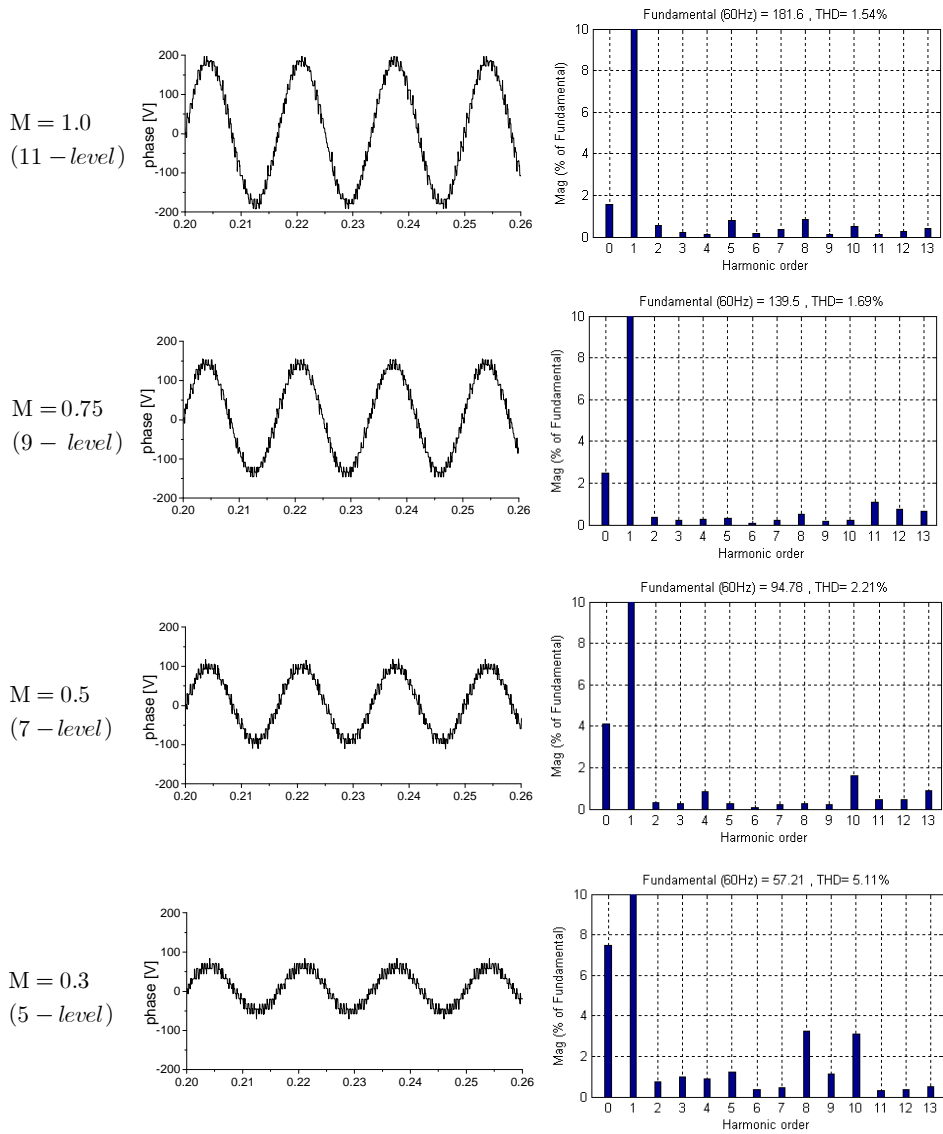


Fig. 5.10 Phase voltage wave-forms and harmonics

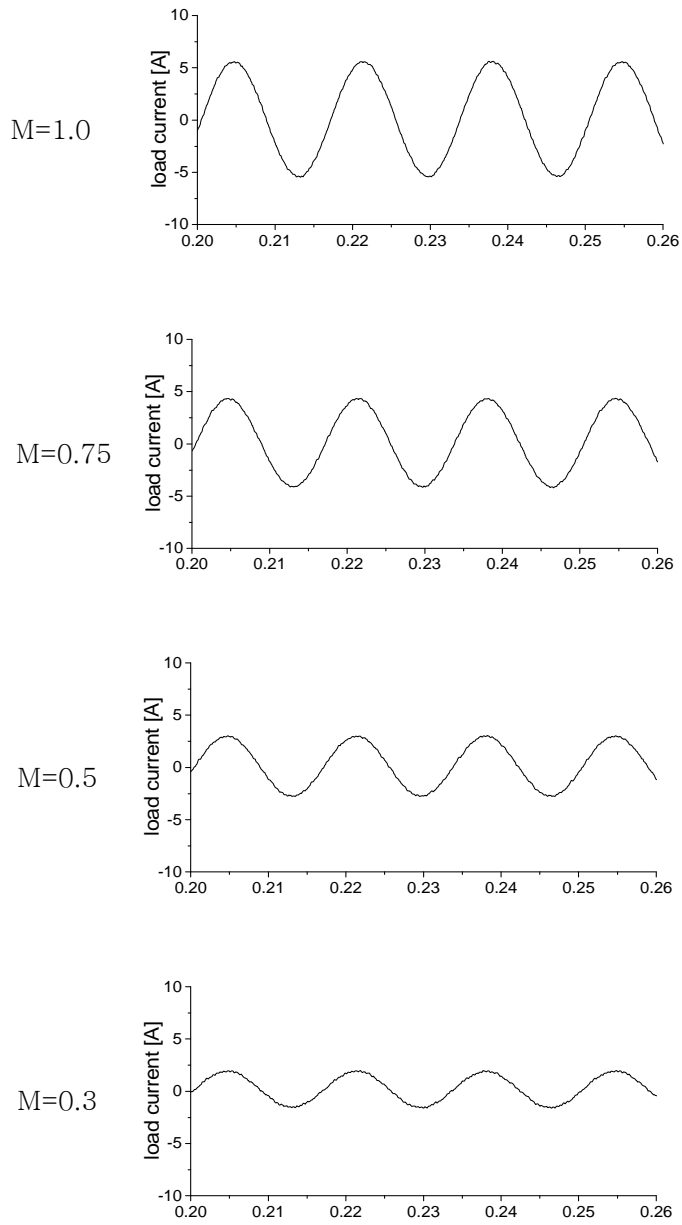


Fig. 5.11 Load current wave-forms

5.3 고부하 조건 특성

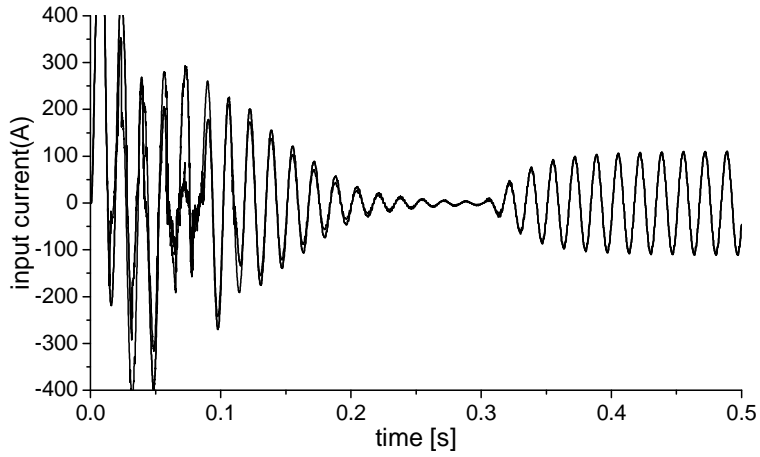
본 절에서는 대용량 추진전동기를 위한 고부하 조건에서의 시뮬레이션 결과를 나타낸다. 시뮬레이션 조건은 Table 5.2와 같으며, 대용량 전력변환용 멀티레벨 인버터의 정격으로서 일반적으로 사용되는 전압 및 출력 조건을 기준으로 한다. 정류회로의 평활 커패시터의 충전과 소스전압의 안정화 시간을 고려하여 시뮬레이션 시작 후 0.3초 후 인버터가 구동되도록 한다.

Table 5.2 Simulation factors for heavy load condition

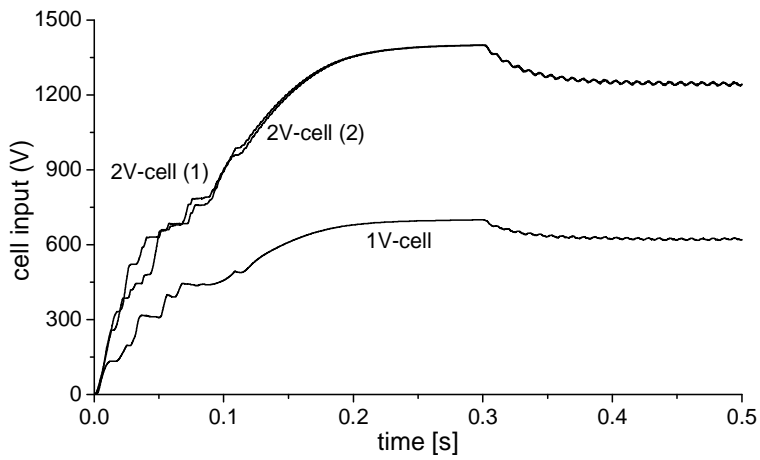
Power	2MW
Line voltage	4.16kV
Power factor	0.9
Output frequency	60Hz
Mod. frequency	2kHz
Mod. index	0.95

Fig. 5.12는 인버터의 입력 전류와 셀 입력 전압 파형을 나타낸다. Fig. 5.12(a)에서와 같이 시뮬레이션 시간 약 0.1초까지 평활 커패시터의 초기충전을 위한 서지 형태의 돌입전류가 나타나며, 0.3초까지는 일반적인 콘덴서의 충전동작 특성을 나타낸다. 평활 커패시터의 충전이 완료되면 입력 전류는 0으로 근접하며, 시뮬레이션 0.3초 지점에서 인버터가 동작하면 방전되는 커패시터의 충전을 위해 입력전류량이 다시 증가하기 시작한다. Fig. 5.12(b)에서는 두 개의 2V-셀 전압과 하나의 1V-셀 전압은 각 셀 인버터의 소스전압을 생성한다.

Fig. 5.13은 3상 상전압의 파형 및 선전류의 위상을 비교하고 있다. Fig. 5.13(a)에서는 2MW의 부하 인가시 약 5%의 전압강하가 발생하고 있으며 Fig. 5.13(b)에서는 0.9의 역률에 의해 약 25°의 위상차를 갖는 지상전류 파형을 나타낸다. Fig. 5.14는 극전압과 선간전압을 나타낸다.

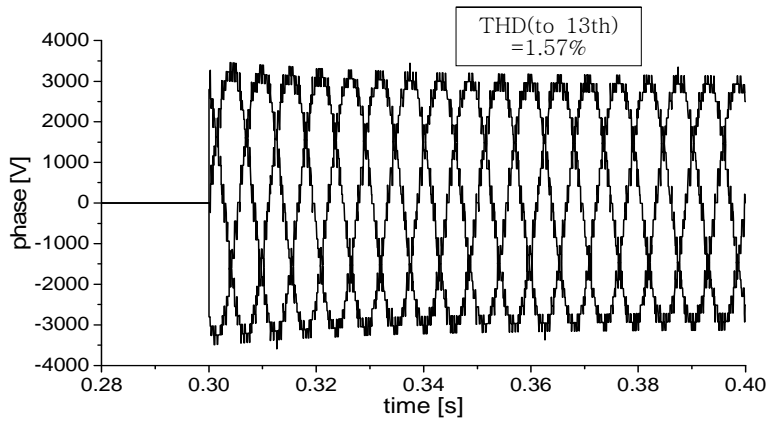


(a) inverter input current

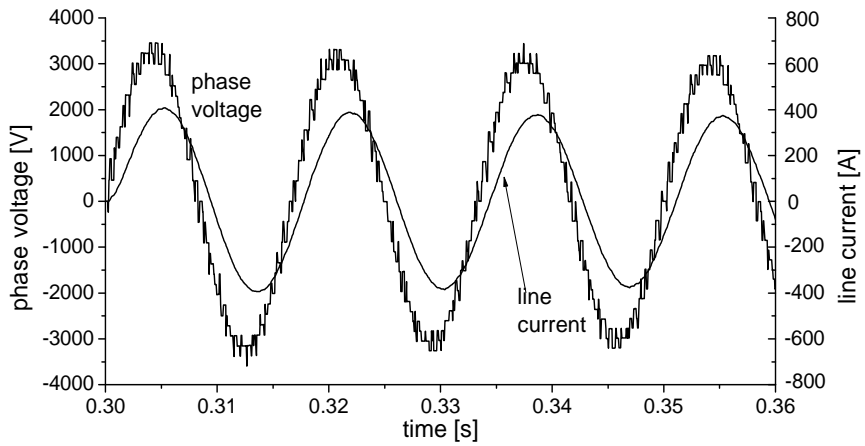


(b) cell input voltage

Fig. 5.12 Input current and cell voltage at 2MW load

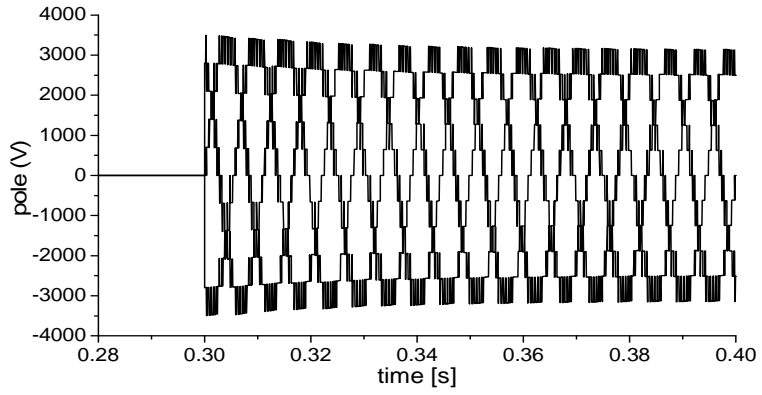


(a) 3-phase voltage

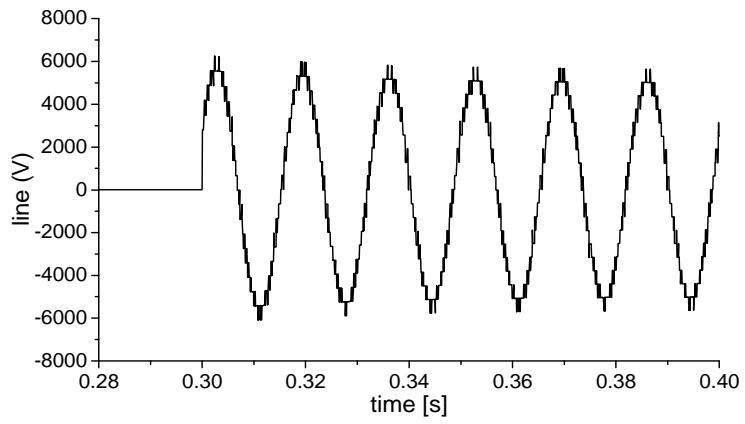


(b) phase lag of line current

Fig. 5.13 Phase voltage and line current at 2MW load



(a) pole voltage



(b) line voltage

Fig. 5.14 Pole and line voltage for 2MW load

5.4 SVC 변조

SVC기법의 시뮬레이션은 20kHz의 변조주파수를 적용하여 매 50 μ s마다 정현파를 샘플링하여 식 (4.7)과 같은 기준전압을 설정하였다.

Fig. 5.15는 MP 벡터를 이용한 SVC 변조에서 Y 결선 전동기의 상전압 및 고조파 분석결과를 나타내고 있다. 상전압은 PWM 변조에 비해 진폭이 낮으므로 더욱 개선된 dv/dt 특성을 가지며 저주파의 스텝펄스 형태로 변조에서 저차 위주의 13차까지의 고조파는 1.16%의 값을 보이고 있다.

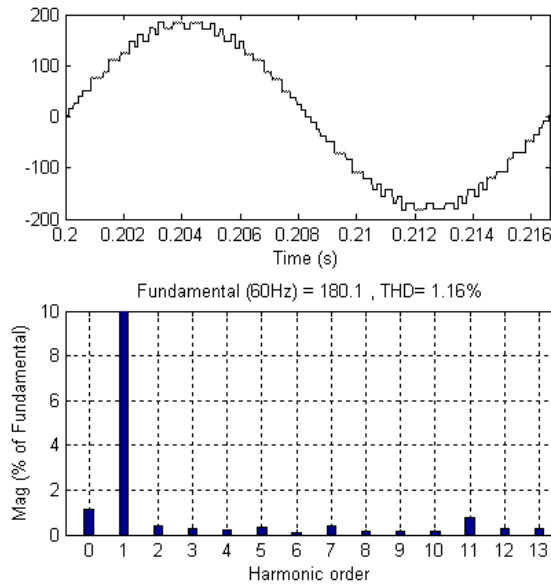
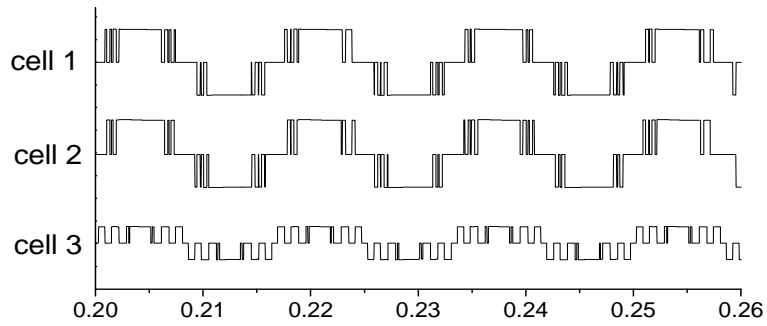
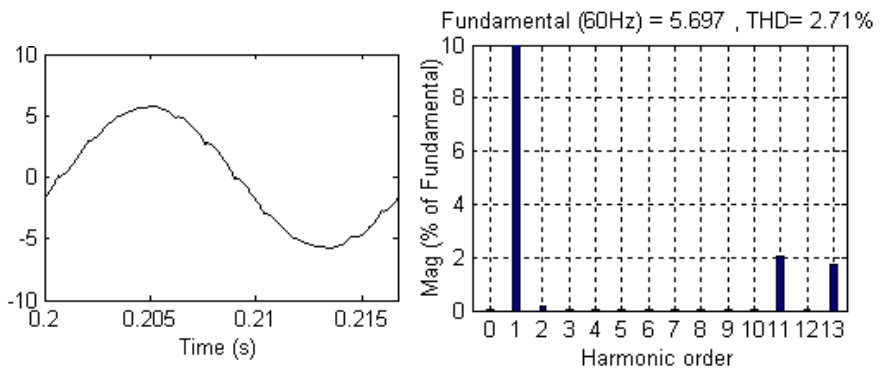


Fig. 5.15 Phase voltage and THD(to 13th) from proposed SVC method
 $(f_m = 20\text{kHz}, f_o = 60\text{Hz}, M = 0.99)$

Fig. 5.16은 각 셀인버터의 출력과 SDCS 입력전류 시뮬레이션 결과를 나타내고 있으며 2V-셀은 20kHz의 변조주기를 12분주하여 교호로 동작하도록 하였다. Fig. 5.17은 극전압, 선간전압 및 부하전류를 나타낸다.



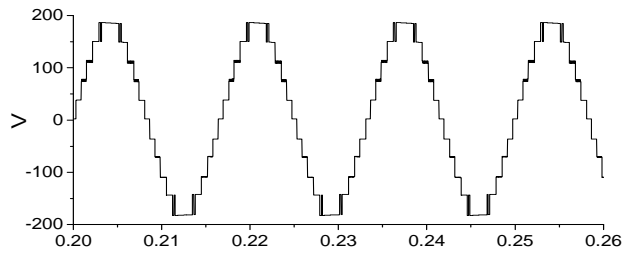
(a) cell inverter output



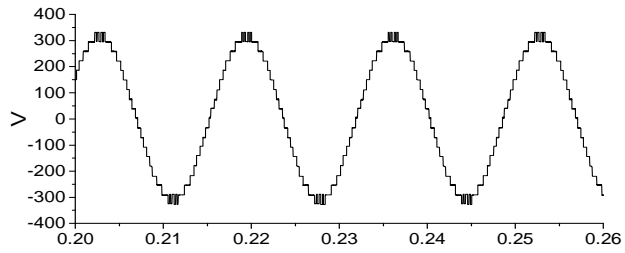
(b) input current and harmonics

Fig. 5.16 2V-cell balance and input current

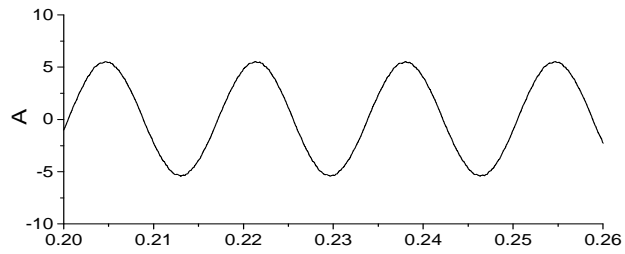
$$(f_m = 20\text{kHz}, f_o = 60\text{Hz}, M = 0.99)$$



(a) pole voltage



(b) line voltage



(c) load current

Fig. 5.17 Pole, line voltage and load current
 $(f_m = 20\text{kHz}, f_o = 60\text{Hz}, M = 0.99)$

제 6장 실험 및 고찰

6.1 직렬통신을 이용한 SVPWM 구현

6.1.1 참조표

제4장에서 제안한 SVPWM의 실험을 위하여 각 상의 기준전압을 설정하였으며, Table 6.1과 같은 두 개의 참조표를 이용하여 CAN 통신을 통한 공간벡터 변조기법을 구현한다. SVPWM의 실험에 적용한 두 개의 참조표는 부록 D에 나타내었다.

Table 6.1 Look-up tables

Table	Description	Resolution
Table 1	Basic sine table	6,283 ($2\pi \times 10^3$)
Table 2	V_L and duty table	2^{12}

인버터의 최대 출력 레벨 수 p 를 기준으로 $k = (p-1)/2$ 일 때, 기본 사인곡선 $\sin(t)$ 를 Fig. 6.1과 같이 가로축 t 에 대하여 $0 \leq t \leq 2\pi$ 까지 $2 \cdot \pi \times 10^3$ 인 6,283의 해상도로 분할하고, 세로축은 0을 기준으로 양의 방향 및 음의 방향으로 각각 2^{11} 의 해상도로 분할한다. 따라서 $\sin(t)$ 의 곡선은 테이블 인덱스 0~6,282의 주소에 대하여 -2048에서 +2048까지의 값을 갖는 첫 번째 'BASE_SINE' 테이블을 만든다.

-2048~+2048까지의 테이블의 값은 식 (6.1) 및 Fig. 6.2(a)와 같이 세로축으로 $2^{11}=2048$ 만큼 이동되어 변조지수 M 에 따라서 양수 영역인 0~4096까지의 i 값을 갖게 된다.

$$i = \text{BASE_SIN}(10^3 \times \text{rad}) \times M + 2048 \quad (6.1)$$

위의 방법으로 작성된 첫 번째 테이블에서 $i=0\sim 4096$ 까지의 값은 두 번째 테이블 'VL_DUTY'의 값을 읽는데 사용된다. 이 두 번째 테이블은 $0\sim 4096$ 까지의 주소에서, Fig. 6.2(b)와 같이 일반화된 극전압 $M=1.0$ 인 상태에서 $-5\sim +5$ 까지의 범위에 대한 -5 에서 $+4$ 까지의 V_L 및 T_S 값을 타이머 값으로 갖도록 구성되어 있다.

본 논문에서 사용된 테이블은 12,566byte와 8,192byte로 총 20,758byte로 48kbyte의 내장형 플래시 프로그램 메모리를 갖는 dsPIC30F4013 DSC에 프로그램 영역에 저장된다.

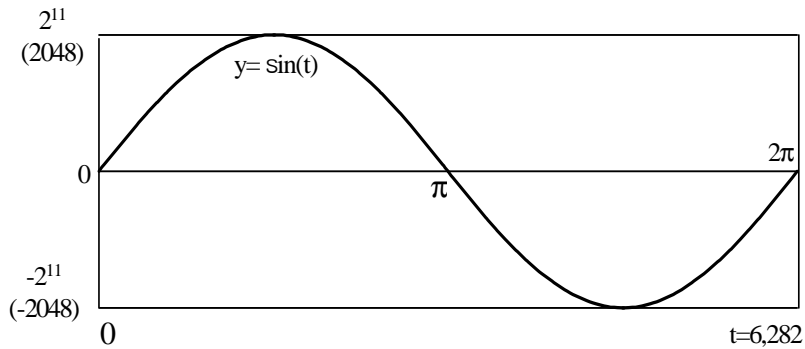
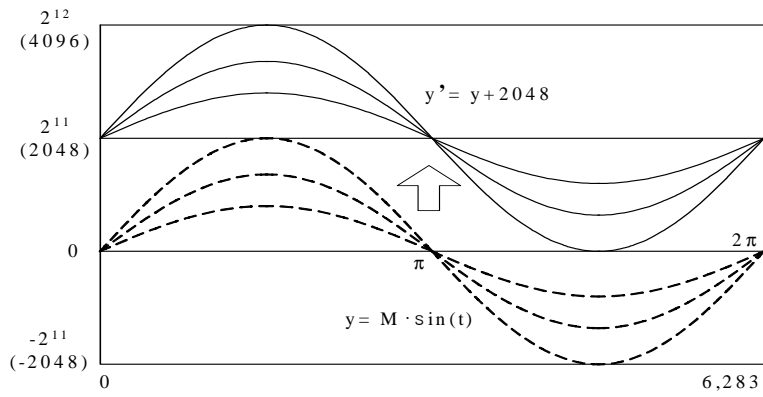
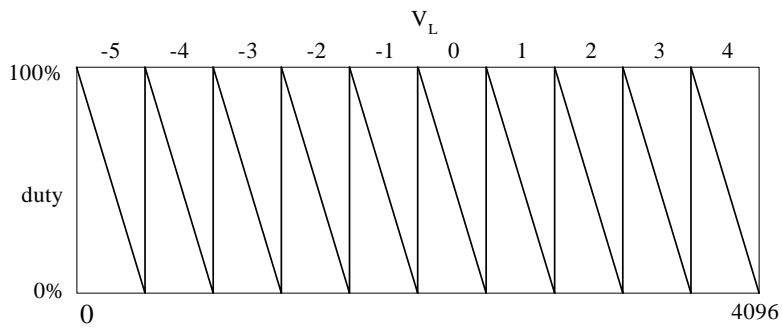


Fig. 6.1 Resolution of basic sine-curve to 2π rad



(a) shift to positive range $0 \sim 2^{12}$



(b) V_L and duty ratio for sine value

Fig. 6.2 Simulation of reference voltage for three phase with various M index

6.1.2 CAN 통신을 이용한 SVPWM

마스터 제어기와 세 개의 상 제어기 간의 인터페이스에 사용된 CAN 통신은 2선만을 사용하므로 통신선 구성이 단순하고 통신 속도와 노이즈 환경에서의 안정성이 우수하여 최근 들어 선박용 통신방식으로 사용이 확대되고 있다. Fig. 6.3은 실험장치에 사용된 CAN2.0A 인터페이스 구성을 나타내며 dsPIC30F4013 컨트롤러의 CAN 모듈과 2라인의 CAN 버스 간의 인터페이스를 위하여 MCP2551을 사용하였다.

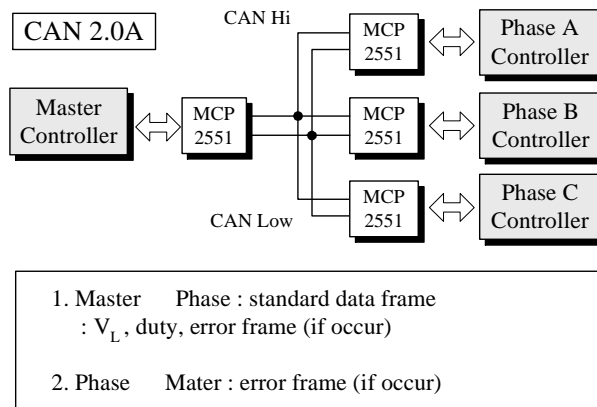


Fig. 6.3 Interface block diagram with master and phase controller

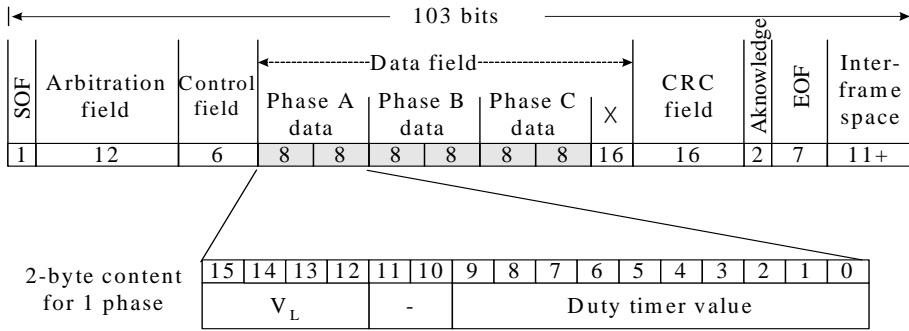
dsPIC30F4013의 CAN 통신모듈은 버스 길이 최대 30m 범위 내에서 1Mbps, 100m 거리에서 500kbps의 통신 속도를 지원한다. CAN 통신의 빠른 통신속도와 안정성의 장점을 활용하여 SVPWM 변조에 적용하였다. 마스터제어기가 계산한 각 상의 기준전압에 따라 변조에 필요한 데이터를 매 변조주기마다 상제어기에 전달하는 방식을 이용하며, 데이터를 수신한 상제어기는 각각 3개의 셀 인버터를 포트레지스터 변수를 통해 제어한다. 통신상의 에러가 발생하지 않으면 상제어기의 CAN 모듈은 수신전용으로 동작한다.

최대 1Mbps의 통신속도를 이용하면 dsPIC30F4013 DSC의 내장된 CAN 모듈에서 Fig. 6.4(a)와 같은 데이터 크기 6바이트의 표준 데이터프레임 사용시 모두 103 μ s의 통신시간이 소요된다. 따라서 500 μ s의 변조주기를 갖는 2kHz의 변조사이클에서 Fig. 6.4(b)와 같은 시간동안 CAN 버스를 점유하게 된다. 따라서 본 논문의 분석결과에 따라 PWM 변조를 위한 전용회선을 이용하면 최대 2kHz의 변조주파수에서 CAN 통신을 통해 SVPWM 변조를 구현할 수 있다. 따라서 본 논문에서는 CAN 통신으로 구현할 수 있는 최대의 변조주파수로 판단되는 2kHz의 변조주파수를 적용하여 시뮬레이션 및 실험에 적용하였다.

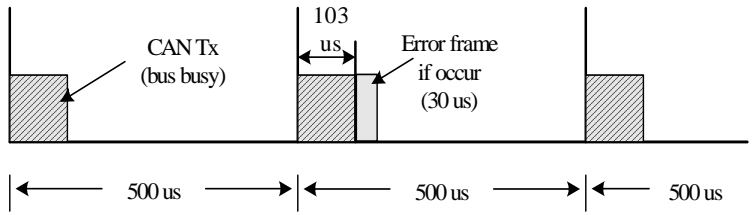
마스터 제어기는 Fig. 6.4(a)와 같은 송신 데이터를 이용하여 모든 상으로 송신하고 수신한 각 상제어기 프로세서에서 인터럽트를 발생시킨다. 인터럽트 루틴에서 각 상제어기는 자신에게 할당된 2byte의 데이터를 식별하고 처음 V_L 에 해당하는 스위칭 벡터를 포트레지스터를 통해 게이트 드라이버로 출력하며, V_L 벡터에 해당하는 타이머 주기를 설정한다. 해당 주기가 도래하면 타이머 인터럽트를 통해 V_L+1 에 해당하는 V_H 전압을 출력한다. 타이머의 주기값이 전체 변조 주기의 95% 이상이거나, 5% 이하일 때는 각각 95% 및 5%로 제한하였다.

Fig. 6.5는 CAN 버스에서 SVPWM 변조를 위한 1회 송신 데이터를 측정된 결과이다. 초당 2,000회의 통신을 하는 CAN통신 기반의 2kHz SVPWM은 통신의 안정성이 핵심적인 사항이다. 실험결과 CAN 통신을 이용한 SVPWM은 매우 안정적인 구현이 가능하였으며, 노이즈 환경이 열악한 실제 추진시스템에 적용할 때는 일반적으로 광통신을 사용하므로 CAN 통신 인터럽트 기반의 SVPWM은 더욱 안정적으로 적용될 수 있다.

CAN 통신을 이용한 SVPWM 변조에서 마스터제어기가 각 상의 기준전압을 계산한 후 상제어기에서 인터럽트가 발생하기까지 103 μ s의 시간지연이 발생한다. 인버터 출력주파수 60Hz에서 0.039rad, 30Hz에서 0.0194 rad 만큼 지연되며 지연값의 크기는 Fig. 6.6와 같이 출력 주파수에 따라 선형적인 특성을 갖는다.



(a) standard data-frame



(b) CAN bus arbitration for each SVPWM period

Fig. 6.4 CAN standard data frame and bus arbitration

이러한 지연특성은 d-q축의 회전좌표계에서 회전자 위치인 d축에 대하여 q축의 회전자계가 지연값 만큼 늦어짐을 의미하며, 일반적으로 60Hz 이하의 저속으로 구동되고, 소형 서보모터에서와 같은 급격한 반전구동이 없는 선박용 추진전동기에서는 인버터의 출력주파수, 즉 전동기의 회전속도에 따라 적절히 진상보상하여 적용할 수 있다.

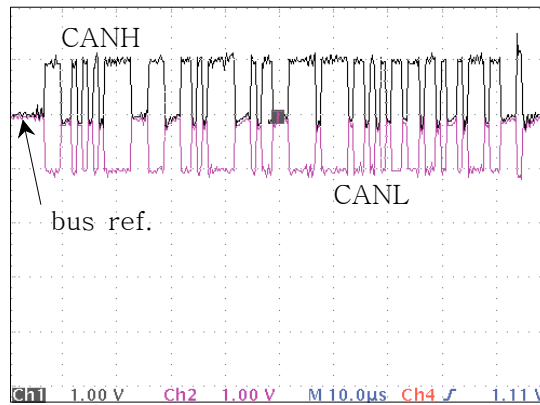


Fig. 6.5 CAN bus measurement

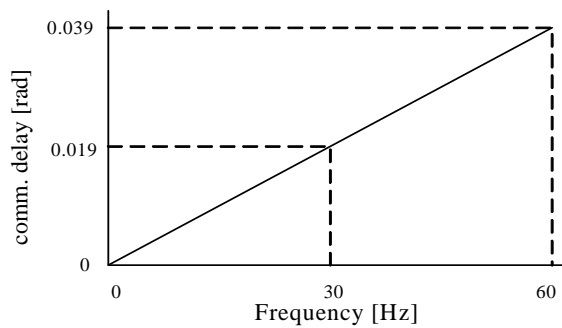


Fig. 6.6 CAN communication delay for various frequency

6.2 원격제어 및 모니터링

원격제어 및 모니터링을 위해 그래픽 기반의 프로그래밍 툴인 LabVIEW7.1을 이용하였으며 마스터제어기와 LabVIEW 소프트웨어 간의 인터페이스를 위하여 RS-232C를 이용하였다. Fig. 6.7은 모니터링 화면구성을 나타내며 주파수와 전압 명령을 마스터제어기로 지시하고, 마스터제어기로부터 피드백된 결과를 전시한다. 또한 CAN 통신을 이용한 SVPWM에서 마스터제어기와 상제어기 간의 통신상태 및 에러 발생상황을 모니터링 하도록 하였다. Table 6.2는 모니터링 시스템과 인버터의 마스터제어기와의 통신 설정을 나타낸다.

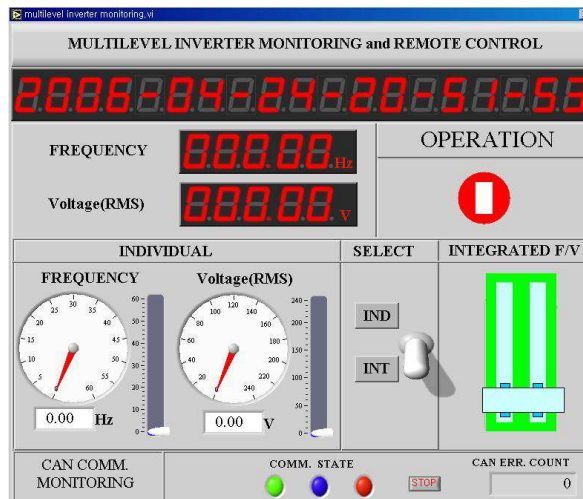


Fig. 6.7 Control and monitoring front-page of LabVIEW

Table 6.2 Communication data between the monitoring and master controller

	Monitoring → Master	Master → Monitoring
Data	ON/OFF Frequency RMS voltage	Frequency Output voltage CAN error count

6.3 실험 결과 및 고찰

6.3.1 실험장치 구성

상용전원 3상 AC220V의 입력전원을 이용하여 3상 AC 0~235V 및 0~60Hz 출력을 갖는 3셀 구조의 H-브리지형 11-레벨 인버터를 구성하였으며, Fig. 6.8 및 Table 6.3은 실험장치와 각 부분에 대한 설명을 나타낸다. 입출력 파형의 측정에는 두 대의 Tektronix 오실로스코프를 이용하였으며 상전압의 고조파는 FFT 분석기능을 갖는 Tektronix TPS2024 오실로스코프를 이용하였다. 데시벨(dB) 스케일로 측정된 각 주파수 성분의 이득은 식 (6.2)를 이용하여 진폭 스케일로 변환 후 다시 기본파를 100으로 하는 % 스케일로 환산하였다.

$$\text{Gain (amplitude)} = 10^{\text{Gain (dB)}/20} \quad (6.2)$$

인버터의 출력 주파수는 60Hz로 설정하고 시뮬레이션과 동일한 조건인 변조지수 1.0(3 ϕ 235V), 0.75(3 ϕ 176.3V), 0.5(3 ϕ 117.5V), 0.3(3 ϕ 70.5V)에 대하여 인버터 각 부분의 동작특성을 분석하였다. 1kW급 3상 유도전동기를 부하로 사용하였으며 Y결선의 중성점을 전동기 외부로 유도하여 상전압을 측정하였다.

두 개의 병렬 연결된 입력 정류회로를 갖는 1V-셀은 Fig. 6.9와 같은 정류회로의 직렬연결을 통해 2V-셀의 정격과 동일한 SDCS 전압을 얻을 수 있다. 이와 같은 방법으로 7-레벨 인버터를 구성하고 11-레벨에서의 커먼모드 전압의 측정 및 비교분석에 이용하였다.

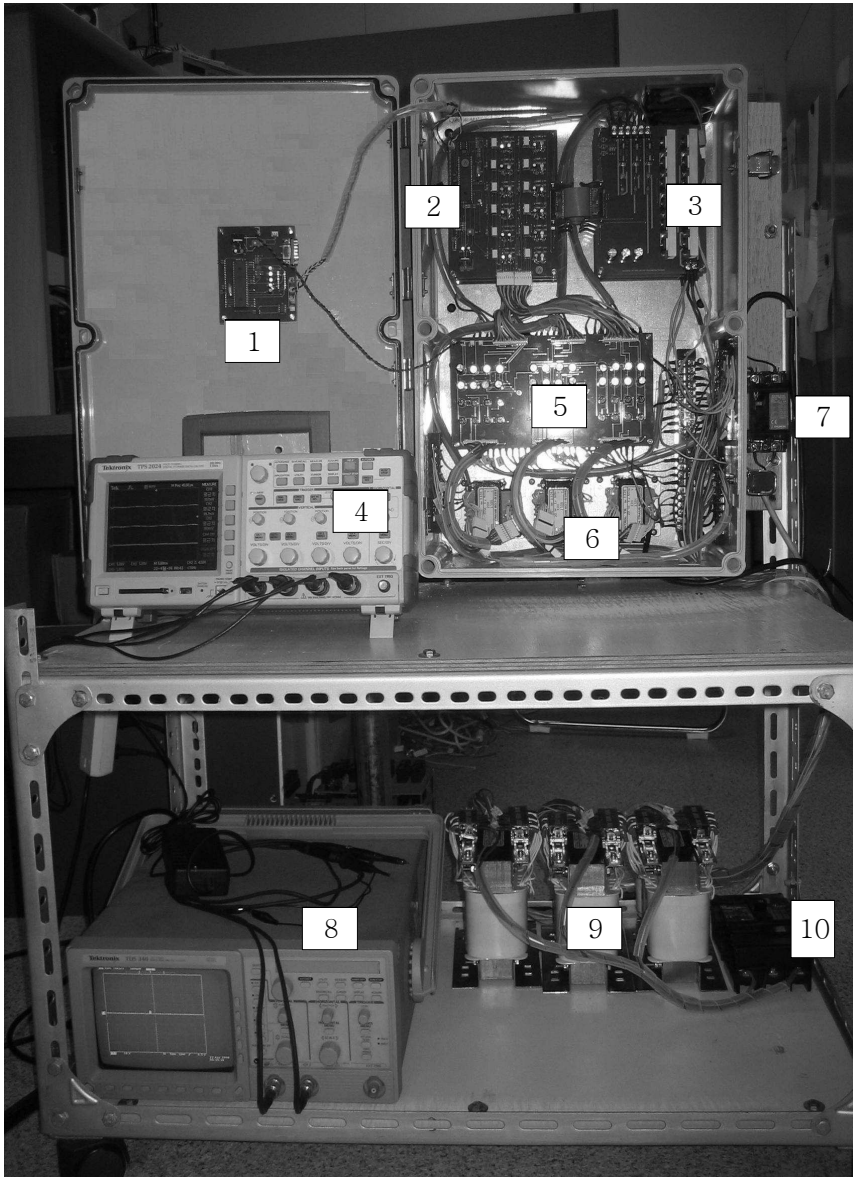


Fig. 6.8 Experimental H-bridge inverter systems

Table 6.3 Explanations for experimental system of Fig. 6.1

No.	Specifications
1	Master controller
2	3- ϕ gate driver
3	3- ϕ inverter
4	FFT analyzer, Tektronix TPS2024
5	Rectifier circuit, SDCSs and gate drivers
6	Transformer for gate driver circuits
7	Inverter output circuit breaker
8	Oscilloscope, TPS 754C, TDS340
9	Input 12-pulse transformers
10	Input circuit breaker

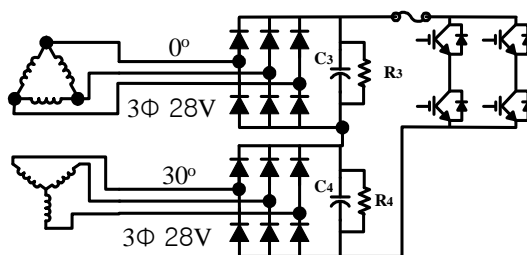


Fig. 6.9 Modification of 1V-cell toward 2V-cell

6.3.2 측정 결과

Fig. 6.10은 데드타임 3 μ s를 적용한 게이트 트리거 신호와 IGBT 스위치의 동작을 나타내고 있다. Fig. 6.11은 각 셀 인버터에서의 출력파형을 나타낸다. 제 4장의 시뮬레이션에서와 같이 2V-셀의 균형을 위하여 인버터 출력전압 2Vdc와 3Vdc 조건에서는 매 변조주기마다 두 개의 2V-셀을 균형있게 사용하도록 하였다. 셀 인버터의 동작 주파수는 시뮬레이션 결과에 비해 낮게 나타나는데 이는 오실로스코프에서 div=2ms 해상도로 측정시 수십 μ s 이하의 진폭을 갖는 펄스가 화면에서 생략된 것으로 판단된다.

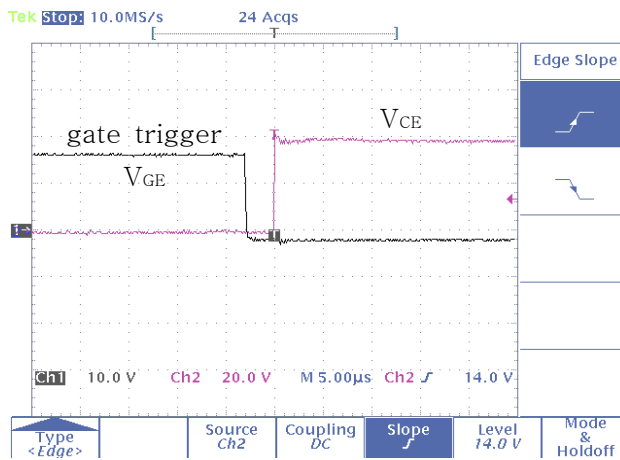


Fig. 6.10 Gate signal and IGBT switch turn off

Fig. 6.12는 7-레벨 및 11-레벨 구조에서 커먼모드 전압을 나타낸다. 전술한 바와 같이 변경된 7-레벨 구조에서는 출력 한 레벨의 단위전압은 80V이며 11-레벨에서는 40V의 단위 레벨 전압을 갖는다. 그림에서와 같이 3-셀구조의 H-브리지 인버터를 11-레벨 구조로 적용했을 때 커먼모드 전압은 크게 저하하며 동일한 출력전압에서 1/3이상 저감된 약 64%의 크기를 갖는다.

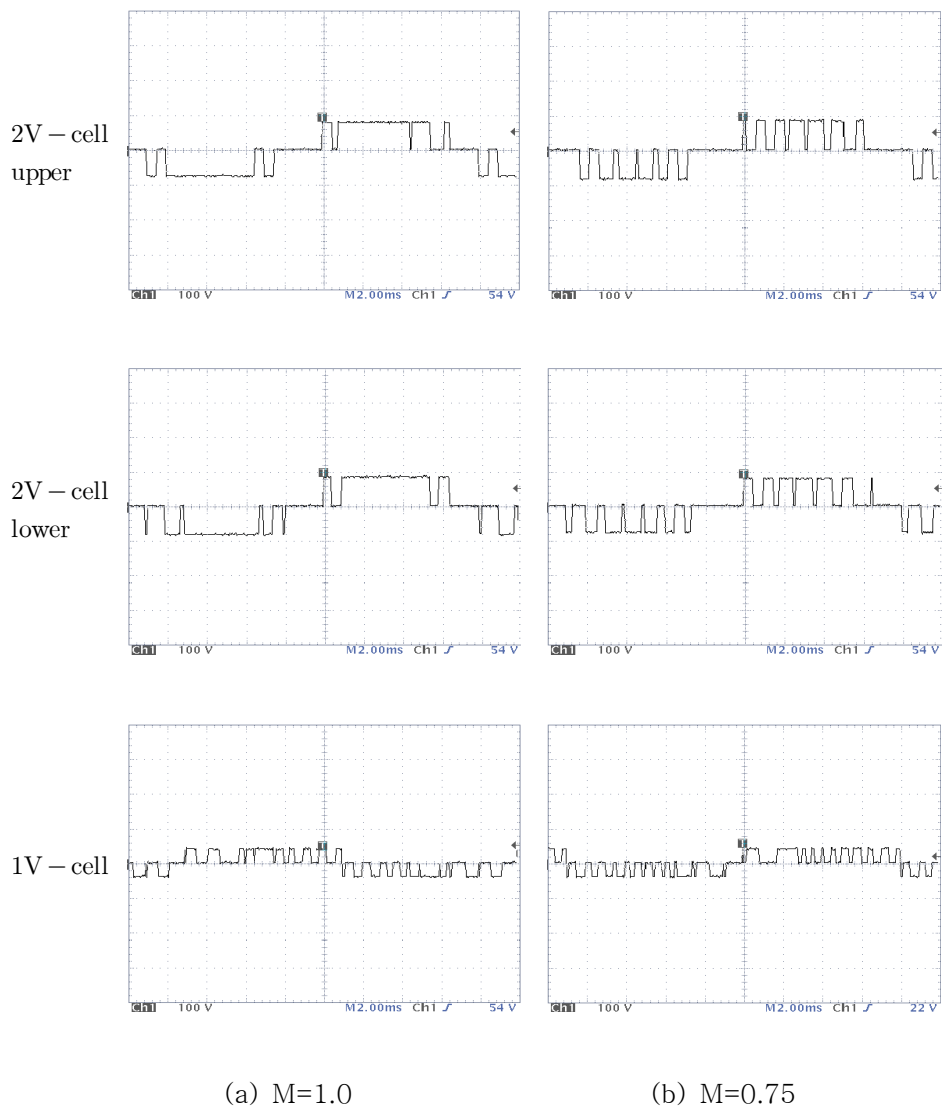


Fig. 6.11 Cell inverter outputs with various modulation index

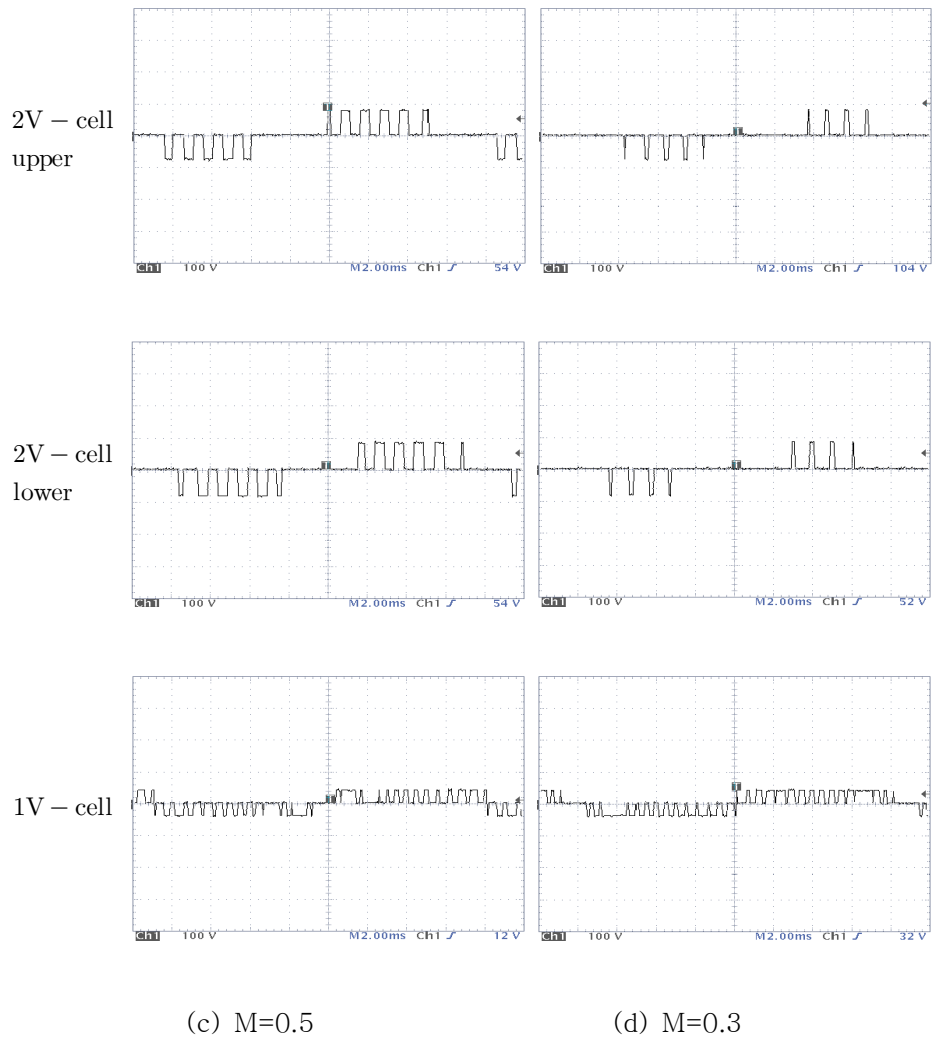
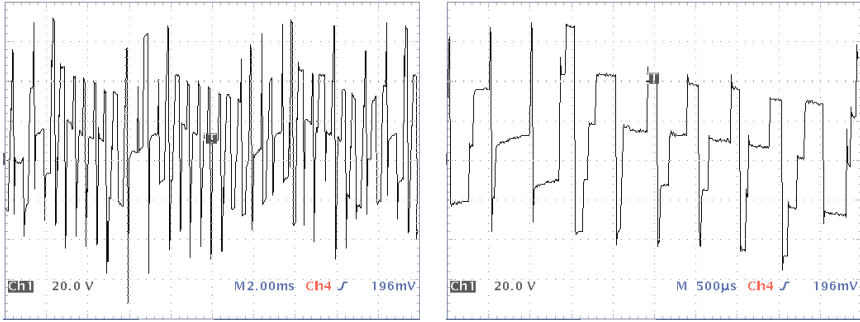
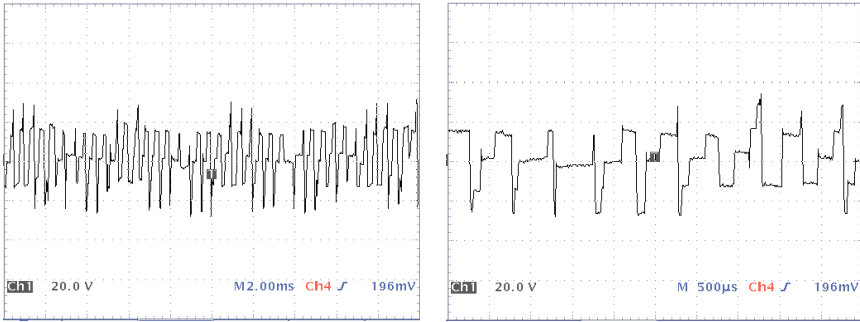


Fig. 6.11 Cell inverter outputs with various modulation index(cont.)



(a) common-mode voltage with 7-level output,
unit step voltage = 78V



(a) common-mode voltage with 7-level output,
unit step voltage = 39V

Fig. 6.12 Common-mode voltage from 7-level and 11-level
H-bridge inverter

Fig. 6.13은 11-레벨 H-브리지 인버터의 극전압 및 선간전압을 나타내며, Fig. 6.14는 Y 결선 3상 전동기의 무부하 구동시 상전압 및 %로 환산한 FFT 분석결과를 나타낸다. 변조지수 0.5이상에서 의미있는 고조파 성분은 변조주파수 성분인 약 2kHz 부근에서 처음 나타나며 변조지수 0.3의 저변조지수 영역에서는 약 1.5kHz 이상의 고주파수 영역에서 고조파가 증가하기 시작한다.

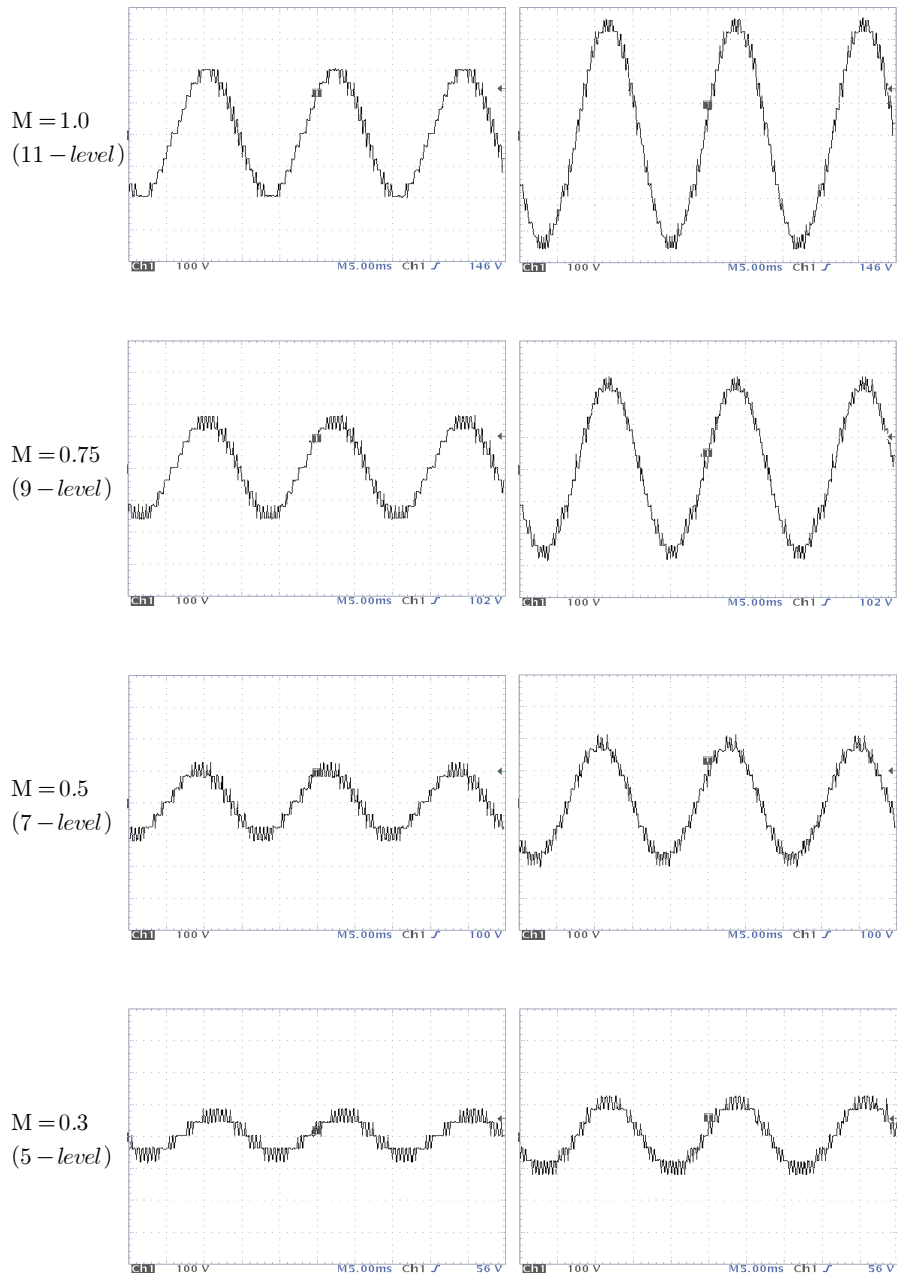


Fig. 6.13 Pole and line voltage for various M index

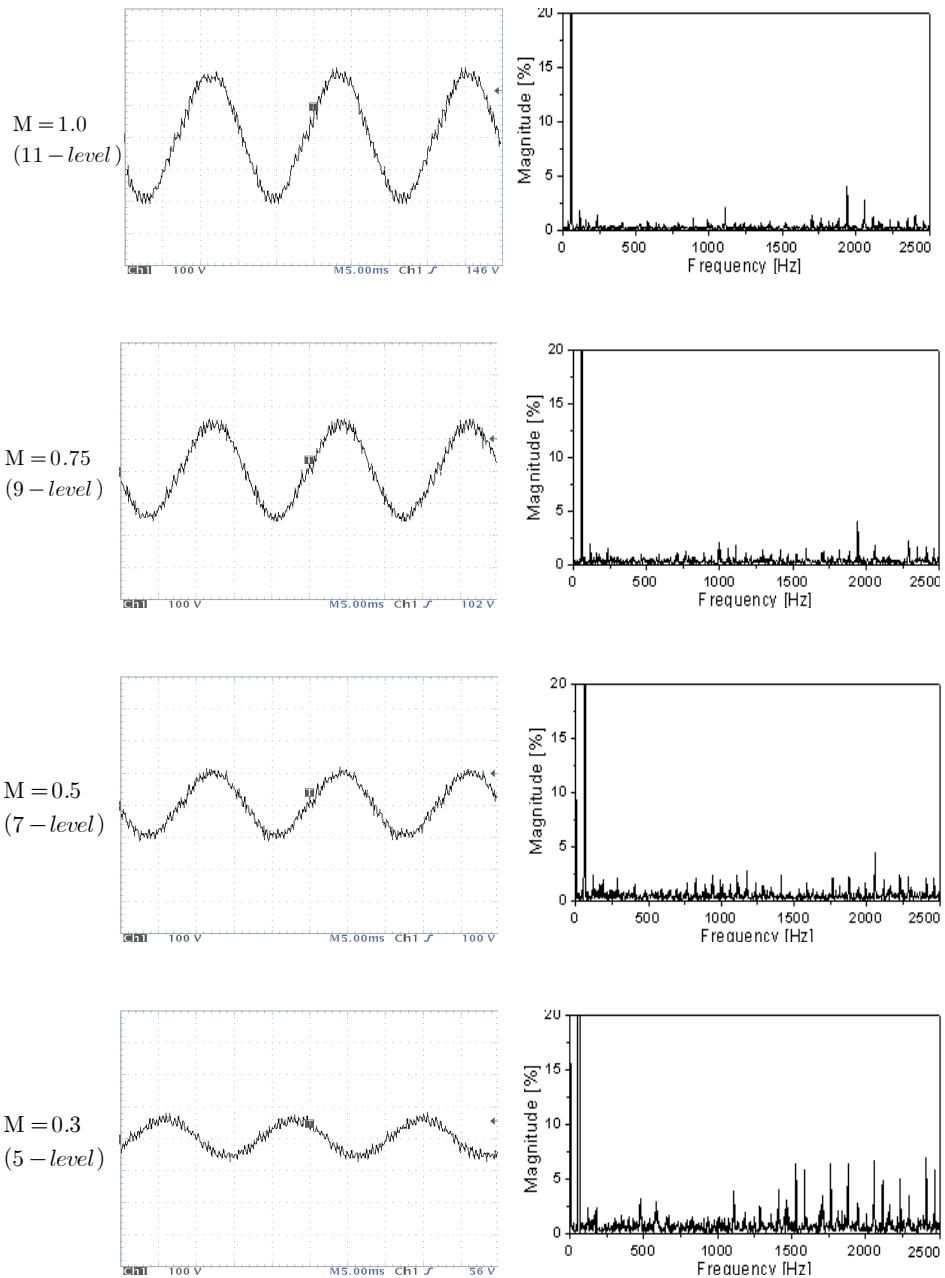
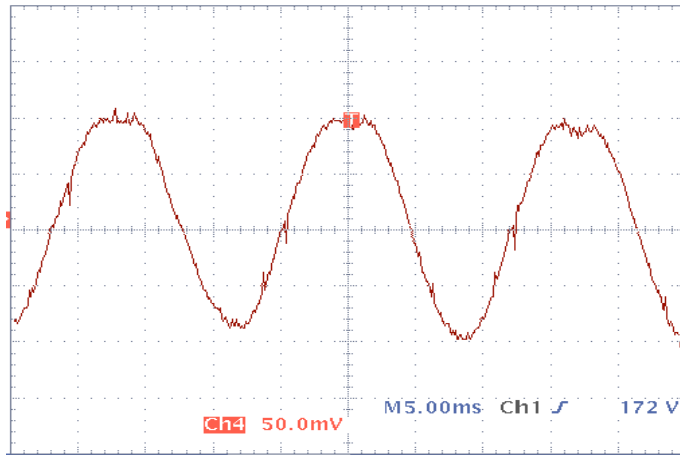
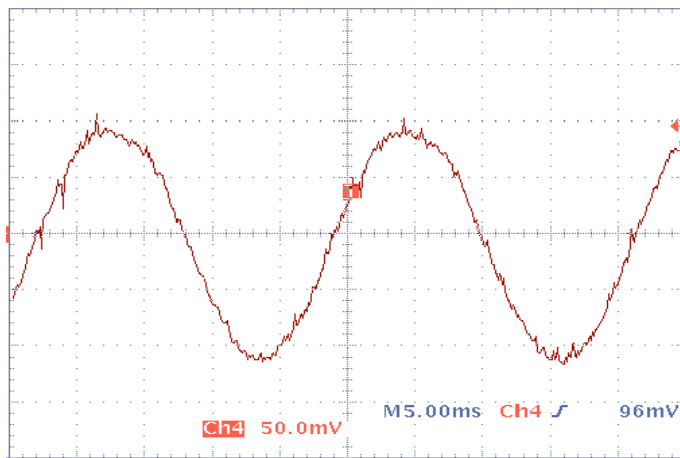


Fig. 6.14 Phase voltage and FFT analysis

Fig. 6.15는 3상 유도전동기에서의 부하전류 파형을 나타내며 V/f 를 일정하게 유지하며 측정하였다. 전체적으로 정현파의 특성을 나타내고 있으며 PWM 변조특성에 따라 펄스형태의 잡음이 포함됨을 알 수 있다.

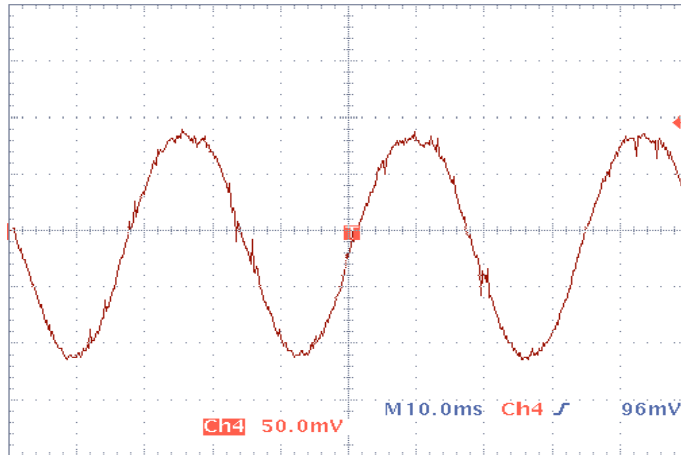


(b) $M=1.0, f_o=60\text{Hz}$

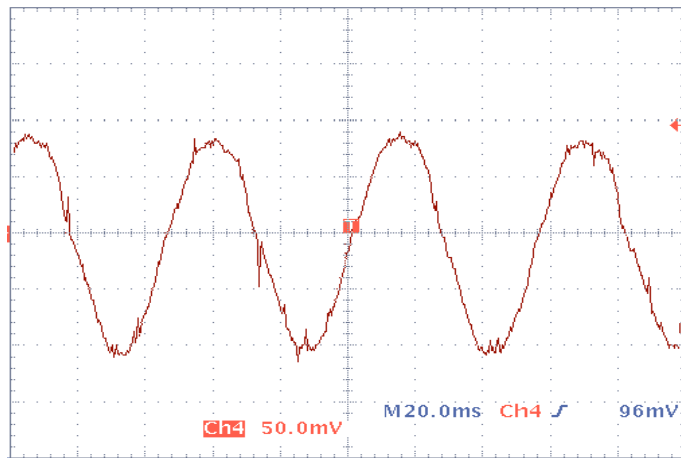


(b) $M=0.75, f_o=45.8\text{Hz}$

Fig. 6.15 Load current with various modulation index and frequency, $\text{div} = 0.5\text{A}$



(c) $M=0.5$, $f_o=30\text{Hz}$



(d) $M=0.3$, $f_o=18.3\text{Hz}$

Fig. 6.15 Load current with various modulation index and frequency, $\text{div} = 0.5\text{A}$ (continued)

제 7 장 결 론

최근 전력변환 분야에서 많이 사용되는 IGBT와 같은 고속의 스위칭 소자를 사용한 PWM 인버터는 스위칭 손실을 저감하고 전동기의 양호한 가변속 구동을 구현하게 한다. 그러나 PWM의 펄스로 인해 높은 dv/dt와 커먼모드 전압을 생성하며 이는 전동기 시스템의 여러 고장 원인이 될 수 있다. 인버터의 일정한 정격 전압에서 출력전압의 레벨 수가 많을수록, 즉 단위 레벨 전압의 크기가 작을수록 전동기 구동의 안정성 측면에서 바람직하다.

일반적인 H-브리지 멀티레벨 인버터는 직렬 연결된 셀 인버터의 SDCS 전압비가 동일한 대칭형 구조이며 셀 인버터의 수 N 에 대하여 $(2N+1)$ 개의 레벨 수를 갖는다. 본 논문에서는 3-셀 H-브리지 멀티레벨 인버터 구조에서 SDCS 전압비를 2:2:1로 변경한 비대칭 H-브리지 11-레벨 인버터를 제안하였다. 이러한 구조 변경을 통해 시스템의 부피와 중량 및 스위칭 소자의 수를 크게 증가시키지 않으면서 출력전압의 레벨 수를 크게 증가시킴으로써 dv/dt와 커먼모드 전압을 감소시키도록 하였다. 입력 정류회로는 두 개의 2V-셀을 12 펄스 형으로 하고 하나의 1V-셀은 두개의 변압기로써 독립된 12펄스 형으로 구성하여 전체 입력정류회로를 12펄스형으로 하였다. MATLAB 시뮬레이션을 이용해 제안한 H-브리지 인버터의 특성을 분석하고 소용량의 실험장치를 제작하였다.

실험을 통해 인버터 각 부분에서 측정된 극전압, 상전압 및 선간전압 등은 시뮬레이션 결과와 유사한 특성을 나타내었다. 3상 유도전동기 구동 실험 결과 출력전압의 레벨 수가 높아질수록 상전압 고조파가 현저히 개선되는 것을 확인하였다. 3-셀 구조의 7-레벨 인버터와 11-레벨 인버터의 커먼모드 전압 크기를 측정 및 비교하였으며 1/3 이상의 커먼모드 전압 감소를 확인하였다. 전동기의 V/f 일정 가변속 구동에서 선전류 파형은 PWM 변조로 인한 펄스형태의 잡음이 포함되어 있으나 전체적으로 정현적인 특성을 나타내었다. 반면, 각 셀 인버터가 서로 다른 주파수로 동작하고 1V-셀의 동작 주파수가 증가하는 단점이 확인되었다. 12-펄스 입력 정류회로의 시뮬레이션 결과 11차 미만의 저차 입력 전류 고조파 성분은 대부분 제거되었으나 1V-셀에 추가된 변압기로 인해 시스템의 복잡성이 증가되었다.

또한 본 논문에서는 추진전동기의 벡터제어에 응용하기 위한 새로운 공간벡터 변조기법을 제안하였다. 제안한 방법은 전통적인 방법과 달리 기준전압벡터와 인접한 세 벡터의 식별과 각 벡터에 대한 듀티 사이클 계산과정을 생략하여 신속한 변조가 가능하도록 하였다.

실험장치로 제작한 인버터의 구동을 위해 제안한 SVPWM 변조기법을 적용하고 직렬 통신방식인 CAN을 이용하여 제안한 기법을 구현하였다. 변조주파수 2kHz에서 매 500 μ s마다 CAN 통신을 이용하여 각 상의 SVPWM 변조에 필요한 V_L 및 듀티값을 전송하고 인터럽트를 발생시켜 각 상제어기의 변조 시작 시점을 동기화시키도록 하였다. 1회의 통신에 필요한 데이터 전송시간은 103 μ s이며, CAN의 최대 통신속도인 1Mbps를 적용하면 최대 2kHz의 변조주파수에서 직렬 통신을 이용한 공간벡터 변조를 구현할 수 있음을 확인하였다. 그러나 직렬통신에 의해 발생하는 시간지연은 SVPWM의 실시간 구현에 제한요인이 되며 적절 보상기법을 개발해야 할 것으로 분석되었다.

본 논문을 통해 비대칭의 셀 SDCS 전압비를 갖는 3-셀 구조의 H-브리지 11-레벨 인버터를 적용하면 시스템의 크기와 중량 및 핵심 반도체 소자의 추가적인 증가 없이 출력전압의 레벨을 증가시켜 고조파 저감과 dv/dt 특성을 개선함으로써 대용량 추진전동기의 신뢰성을 향상할 수 있음을 확인하였다. 또한 제안한 SVPWM 변조기법은 CAN 통신 프로토콜의 특성을 이용하여 추진전동기의 가변속 구동에 효과적으로 적용할 수 있음을 확인하였다.

비대칭 H-브리지 인버터 구조를 적용한 본 논문에서 분석된 입력 정류회로의 효율적인 구성 필요성과 셀 인버터 동작주파수 불균형 문제는 향후 추가적인 연구를 통해 개선할 필요할 것으로 판단된다. CAN 통신을 이용한 SVPWM 변조에서 분석된 시간지연에 대한 보상기법 또한 향후 연구개발 필요성이 있는 것으로 판단된다.

참 고 문 헌

1. J. S. Lai and F.Z. Peng, "Multi-level converters-A new breed of power converters", IEEE Trans. Ind. Applicat., vol.32, pp.509-517, May/Jun. 1996.
2. L. Tolbert, F.Z. Peng, and T. Habetler, "Multilevel converters for large electric drive", IEEE Trans. Ind. Applicat., vol.35, pp.36-44, Jan/Feb. 1999.
3. José Rodríguez, Jih-Sheng Lai, Fang Zheng Peng, "Multilevel inverters: A Survey of Topologies, Controls, and Applications", IEEE Trans. on Ind. Applicat., vol. 49, pp.724-738, Aug. 2002.
4. Remus Teodorescu, Frede Blaabjerg, John.K.Pedersen, Ekrem Cengelci, and Prasad N. Enjeti, "Multilevel inverters by Cascading Industrial VSI", IEEE Trans. Ind. Electronics, vol.49, pp.832-838, Aug. 2002.
5. Nikola Celanovic, "Space vector modulation and control of Multilevel inverters", Doctoral thesis, Virginia Polytechnic Institute, 2000.
6. Siriroj Sirisukprasert, "The Modelling and Control of a Cascaded-Multilevel Converter-Based STATCOM", Doctoral thesis, Virginia Polytechnic Institute, 2004.
7. Mansour Hashad and Jan Iwaszkiewicz, "A Novel Orthogonal-Vector -Based Topology of Multilevel Inverters", IEEE Trans. Ind. Electronics, vol.49, pp.868-874, Aug. 2002.
8. 김종겸외 2인, "인버터 스위칭에 의한 전동기 권선의 전압 스트레스 해석", 전기학회논문지, 제46권, 6호, pp.869-874, 1997. 6.
9. Erik Persson, "Transient Effects in Application of PWM Inverters to Induction Motors", IEEE Trans. Ind. Applicat., vol.28, pp.1095-1101, Sept./Oct. 1992.
10. Haoran Zhang, Annette von Jouanne, Shaoan Dai, Alan K. Wallace and Fei Wang, "Multilevel Inverter Modulation Schemes to Eliminate Common-Mode

- Voltages", IEEE Trans. ind. Applicat., vol.36, pp.1645-1653, Nov./Dec. 2000.
11. Fei Wang, "Motor Shaft Voltages and Bearing Currents and Their Reduction in Multilevel Medium-Voltage PWM Voltage-Source-Inverter Drive Applications", IEEE Trans. ind. Applicat., vol.36, pp.1336-1341, Sept./Oct. 2000.
 12. Jai M. Erdman, Russel J. Kerkman, David W. Schlegel and Gary L. Skibinski, "Effect of PWM Inverters on ACMotor Bearing Currents and Shaft Voltages", IEEE Trans. ind. Applicat., vol.32, pp.250-259, Mar./Apr. 1996.
 13. Shaotang Chen, Thomas A. Lipo and Dennis Fitzgerald, "Modeling of Motor Bearing Currents in PWM Inverter Drives", IEEE Trans. ind. Applicat., vol.32, pp.1365-1370, Mar./Apr. 1996.
 14. Alexander L. Julian, Giovanna Oriti and Thomas A. Lipo, "Elimination of Common-Mode Voltage in Three-Phase Sinusoidal Power Converters", IEEE Trans. Power electronics, vol.14, pp.982-989, Sept. 1999.
 15. P.W.Hammond and L.H Bannister, "Electric power converter", U.S. Patent 3 867 643, Feb. 1975.
 16. R.H.Baker, "Switching circuit", U.S. Patent 4 210 826, July 1980.
 17. J.P. Lavieville, P. Carrere, and T. Meyard, "Electronic circuit for converting electrical energy and a power supply installation making use thereof", U.S. Patent 5 668 711, Sept. 1997.
 18. T. Meyard, J.P.Lavieville,P. Carrere, J.Gonzalez, and O. Bethoux. "Electric circuit for converting electrical energy", U.S. Patent 5 706 188, Jan. 1998.
 19. Roger H. Dauherty, Carl H. Wennerstrom, "Need for Industry Standards for ac Induction Motors Intended for Use with Adjustable-Frequency Controllers", IEEE Trans. Ind. Applicat., vol.27, pp.1175-1185, Nov./Dec. 1991.
 20. David D. Shipp, William S. Vilcheck, "Power Quality and Line

- Considerations for Variable Speed AC Drives", IEEE Trans. Ind. Applicat., vol.32, pp.403-410, Mar./Apr. 1996.
21. Timothy C. Neugebauer, David J. Perreault, Jeffrey H. Lang, Carol Livermore, "A Six-Phase Multilevel Inverter for MEMS Electrostatic Induction Micromotors", IEEE Trans. in circuits and systems-II: Express Briefs, vol.51, pp.49-56, Feb. 2002.
 22. 박성준외 6인, "공통암을 이용한 새로운 다중레벨 PWM 인버터", 대한전기학회 논문지, 제54B권, 4호, pp.195-200, 2005. 4.
 23. 김태훈외 3인, "고전압 대용량을 위한 새로운 인버터 토폴로지", 대한전기학회 논문지, 제52B권, 2호, pp.80-86, 2003. 2.
 24. 강필순외 2인, "독립형 태양광 발전 시스템을 위한 새로운 19레벨 PWM 인버터" 대한전기학회 논문지, 제53B권, 7호, pp.452-461, 2004. 7.
 25. 강필순외 4인, "하프·풀-브리지 셀을 이용한 독립형 태양광 멀티레벨 PWM 인버터" 전력전자학회 논문지, 제9권, 제5호, pp.438-447, 2004. 10.
 26. 양승욱외 3인, "SVC적용을 위한 새로운 이중접속방식의 멀티스텝 인버터" 전력전자학회 논문지, 제4권, 제6호, pp.547-553, 1999. 12.
 27. 설승기, "전기기기제어론", Brain Korea, 2002.
 28. Brendan Peter McGrath, Donald Grahame Holmes, "Multicarrier PWM Strategies for Multilevel Inverters", IEEE Trans. ind. Electronics, vol.49, pp.858-867, Aug. 2002.
 29. Siriroj Sirisukprasert, "Optimized Harmonic Stepped-Waveform for Multilevel Inverter", Master's thesis, Virginia Polytechnic Institute, 1999.
 30. 박영민외 5인, "직렬통신을 이용한 H-브리지 멀티레벨 인버터의 PWM 구현 방법", 전력전자학회 논문지, 제9권, 제6호, pp.620-627, 2004.12.
 31. P. Hammond, A new approach to enhance power quality for medium voltage ac drives", IEEE Trans. ind. Applicat. vol.33, pp.202-208, Jan./Feb. 1997.
 32. Siriroj Sirisukprasert, "Optimum Harmonic Reduction With a Wide Range of Modulation Indexs for Multilevel Converter", IEEE Trans. Ind.

- Electronics, vol.49, pp.875-881, Aug. 2002.
33. José Rodríguez, Luis Moran, Pablo Correa, Cesar Silva, "A Vector control Technique for Medium-Voltage Multilevel Inverters" IEEE Trans. Ind. Applicat., vol. 49, pp.882-888, Aug. 2002.
 34. José Rodríguez, Luis Moran, Jorge Pontt, Cesar Silva, "A High-performance Vector control of an 11-level Inverter" IEEE Trans. Ind. Electronics, vol. 50, pp.80-85, Feb. 2003.
 35. Keith A. Corzine, "Multilevel Voltage-Source Duty-Cycle Modulation : Analysis and Implementation", IEEE Transactions on Industrial electronics, Vol. 49, No.5, pp.1009-1016, Oct. 2002.
 36. Donald G. Holmes and Brendan P. McGrath, "Opportunities for Harmonic Cancellation with Carrier-Based PWM for Two-Level and Multilevel Cascaded Inverters", IEEE Trans. ind. Applicat., vol.37, pp.574-582, Mar./Apr. 2002.
 37. 박영민외 4인, "3300V 1MVA H-브릿지 멀티레벨 인버터 개발", 전력전자학회 논문지, 제8권, 제6호, pp.478-487, 2003.12.
 38. 이공희, 한우용, "입력 파형 개선을 위한 3상 멀티 레벨 전압원 정류회로", 전기학회논문지, 47권, 1호, pp.10-17, 1998. 1.
 39. 이상길외 3인, "플라잉 커패시터 멀티-레벨 인버터의 커패시터 전압 균형을 위한 캐리어 비교방식의 펄스폭 변조기법", 전력전자학회 논문지, 제7권, 제1호, pp.65-73, 2002.2.
 40. Byeong-Mun Song, "Voltage Balancing Techniques for Flying Capacitors used in Soft-Switching Multi-level Active power filters", Doctoral thesis, Virginia Polytechnic Institute, 2001.
 41. Miguel F. Escalante, Jean-Claude Vannier, and Amir Arzande, "Flying Capacitor Multilevel Inverters and DTC Motor Drive Applications", IEEE Trans. ind. Electronics, vol.49, pp.809-815, August 2002.
 42. Nikola Celanovic, Dushan Boroyevich, "A Fast-Vector Modulation Algorithm for Multi-level Three-Phase Converters", IEEE Trans. ind. Applicat., vol.37, pp.637-641, Mar./Apr. 2001.

43. Leon M. Tolbert, Thomas G. Habetler, "Novel Multi-level Inverter Carrier-Based PWM Method", IEEE Trans. ind. Applicat., vol.35, pp.1098-1107, Sept./Oct. 1999.
44. Jin-Suk Oh, "A Study on the Design of Hybrid Inverter", Journal of Electrical Electrical Engineering and Information Science, Vol. 2, No.1, pp.85~90, 1997.
45. Keith Jeremy McKenzie, "Eliminating Harmonics in a cascaded H bridges multilevel inverter Using resultant theory", master's thesis, University of Tennessee, 2004.
46. 진선호외 3인, "특정고조파 제거를 위한 Cascaded H-bridge 7레벨 인버터의 특성해석 및 시뮬레이션", 해사산업연구소논문집, 제16편, pp.51-58, 2005. 12.
47. Enrique Acha, Manuel Madrigal, "Power systems harmonics", JOHN WILEY & SONS, 2001.
48. C. Rech, J.R. Pinheiro, "Line Current Harmonics Reduction in Hybrid Multilevel Converters Using Phase-Shifting Transformers", 2004 35th Annual IEEE Power Electronics Specialists Conference, pp.2565-2571, Aachen, Germany, 2004.
49. S. M. Robinson, "Electric Ship Propulsion", Simmons-Boardman Publishing Company, 1922.
50. H. D. McGerge, "Marine Electrical Equipment and Practice, Second Edition", B. H. NEWNES, 1995.
51. Hans K. Woud, Douwe Stapersma, "Design of Propulsiion and Electric Power Generation Systems", IMAREST, 2002.
52. 남택근, "전기추진선박의 최근동향", 한국마린엔지니어링학회지, 제29권, 2호, p.149-153, 2005.
53. 공영경, "전기추진선박의 추진체계 발전방향", 한국마린엔지니어링학회지, 한국마린엔지니어링학회지, 제27권 5호, pp.548-554, 2003.
54. Bruce N. Sanneman, "Pioneering Gas Turbine-Electric System in Cruise Ships: A Performance Update", Marine Technology, vol. 41, No.4, pp.161-166, Oct., 2004.

55. Dcr C G Hodge and Cdr D J Mattick, "The Electric Warship", Trans IMarE, vol.108, part2, pp.109-125, 1996.
56. Dcr C G Hodge and Cdr D J Mattick, "The Electric Warship II", Trans IMarE, vol.109, part2, 127.144, 1997.
57. Dcr C G Hodge and Cdr D J Mattick, "The Electric Warship III", Trans IMarE, vol.110, part2, pp.119-134, 1998.
58. Dcr J M Newel, Cdr D J Mattick and C G Hodge, "The Electric Warship IV", Trans IMarE, vol.111, part1, pp.25-30, 1999.
59. Cdr Stuart Young, Cdr. John Newel and Cdr. Graeme Little, "Beyond Electric Ship", Naval Engineers Journal, pp.79-92, fall 2001.
60. Cdr GT Little, Cdr SS Young and Cdr JM Newel, "The electric warship VII -the reality", Journal of Marine Design and Operations, No.B2, pp.3-16, 2001.
61. 小山正人 · 玉井伸三 저, 이용중외 2인 역, “산업용 서보모터의 제어시스템 설계”, 대영사, 1999.
62. 정동화, “전력전자 및 전동기 제어”, 인터비전, 2005.
63. Isaac Porche, Henry Willis, Martin Ruszkowski, "Framework for Wuantifying Uncertanty in Electric ship Design", DB-407-ONR, RAND Narional Defence Research Institute, March 2004.
64. Philip T. Krein, "Elements of Power Electronics", Oxford University Press, 1998.
65. Kalsi,S.S., "HTS ship propulsion motors", Power Engineering Society General Meeting, 2004, IEEE, vol 2, pp.2047-2048, June 2004.

부록 A 변조기법 세항

A.1 좌표변환을 이용한 SVPWM

H-브리지 11-레벨 인버터의 식 (A.1)과 같은 기준전압에서 $\omega t = 3.82\text{rad}$, $V_{l-l}(\text{peak}) = 246.8\text{V}$, $V_{cc} = 30\text{V}$ 일 때,

$$\vec{V}_{\text{ref}} \text{ (ab, bc, ca)} = V_{l-l} \times \begin{bmatrix} \sin \omega t \\ \sin(\omega t - 2/3\pi) \\ \sin(\omega t - 4/3\pi) \end{bmatrix} = 246.8 \times \begin{bmatrix} -0.628 \\ 0.988 \\ -0.360 \end{bmatrix} \quad (\text{A.1})$$

변환행렬 T를 이용하여 좌표변환 및 평행사변형의 네 벡터를 구하면,

$$\vec{V}_{\text{ref}} \text{ (g, h)} = \frac{1}{3 \times 30} \times \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \end{bmatrix} \times 246.8 \times \begin{bmatrix} -0.628 \\ 0.988 \\ -0.360 \end{bmatrix} = \begin{bmatrix} -5.166 \\ 8.128 \end{bmatrix}$$

$$\vec{V}_{u1} = \begin{bmatrix} -5 \\ 8 \end{bmatrix}, \quad \vec{V}_{1u} = \begin{bmatrix} -6 \\ 9 \end{bmatrix}, \quad \vec{V}_{uu} = \begin{bmatrix} -5 \\ 9 \end{bmatrix}, \quad \vec{V}_{11} = \begin{bmatrix} -6 \\ 8 \end{bmatrix} \quad (\text{A.2})$$

여기서, $-5.166 + 8.128 - (-5 + 8) = -0.038 < 0$ 이므로, 세 개의 NTV는

$$\vec{V}_{u1} = \begin{bmatrix} -5 \\ 8 \end{bmatrix}, \quad \vec{V}_{1u} = \begin{bmatrix} -6 \\ 9 \end{bmatrix}, \quad \vec{V}_{11} = \begin{bmatrix} -6 \\ 8 \end{bmatrix} \text{ 이다.}$$

세 벡터의 듀티를 계산하면 다음과 같다.

$$\begin{aligned} d_{u1} &= -5.166 - (-6) = 0.834 \\ d_{1u} &= 8.128 - 8 = 0.128 \\ d_{11} &= 1 - 0.834 - 0.128 = 0.038 \end{aligned}$$

위와 같은 계산 결과는 Fig. A.1과 같은 11-레벨 벡터공간과 같은 전압벡터를 갖는다.

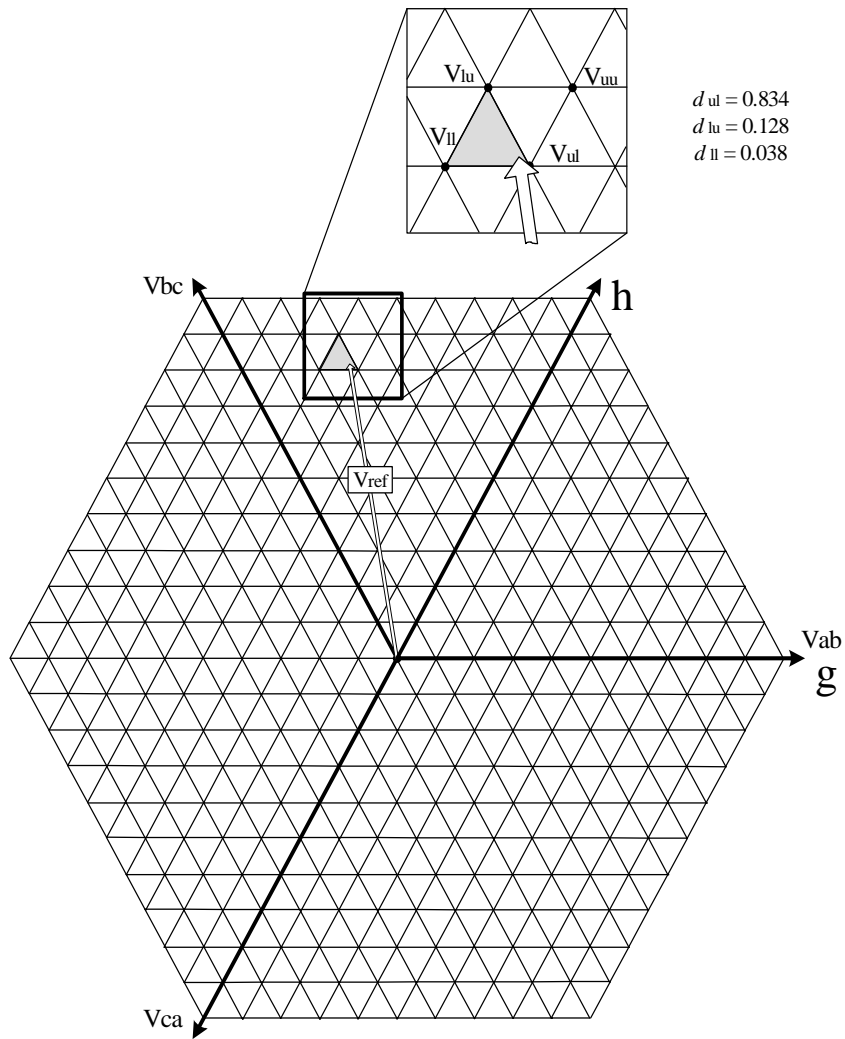


Fig. A.1 Conventional SVPWM with coordinate transformation of line voltage vector space

식 (A.1)과 같이 선간전압으로 나타낸 기준전압 및 벡터공간 좌표를 Y 결선 전동기의 상전압으로 표현하기 위해서는 식 (A.3) - (A5)와 같이 적용한다.

$$V_{ph}(\text{peak}) = V_{l-l}(\text{peak}) / \sqrt{3} \quad (\text{A.3})$$

$$T = \frac{1}{3 \times V_{cc} \times \sqrt{3}} \times \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \end{bmatrix} \quad (\text{A.4})$$

$$\overrightarrow{V}_{\text{ref}}(a, b, c) = V_{ph}(\text{peak}) \times \begin{bmatrix} \sin(\omega t + \pi/6) \\ \sin(\omega t - 2/3\pi + \pi/6) \\ \sin(\omega t - 4/3\pi + \pi/6) \end{bmatrix} \quad (\text{A.5})$$

따라서, 전술한 바와 같은 계산을 적용하면 상전압 벡터공간 Fig. A.2와 같이 표현된다.

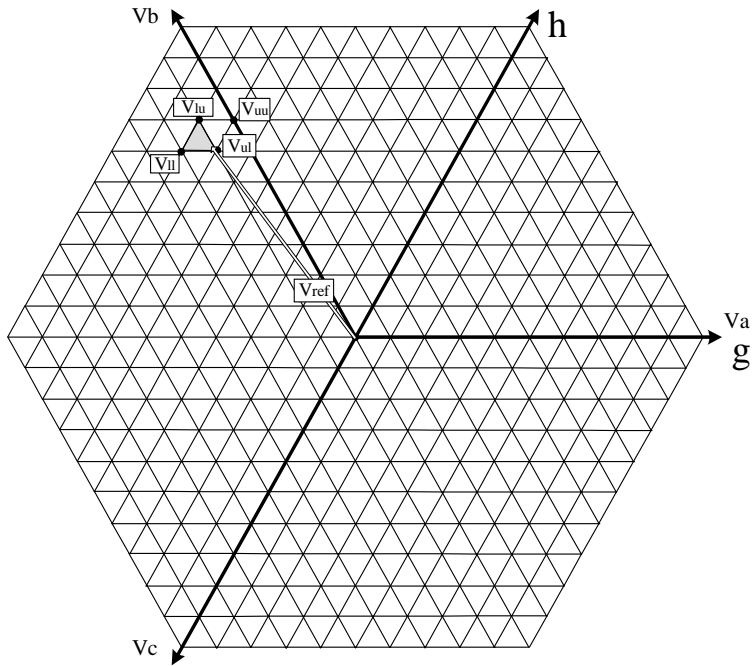


Fig. A.2 conventional SVPWM based on phase voltage vector space

A.2 MP 벡터 선정함수

```

unsigned char step_pulse_select(unsigned int a, unsigned int b, unsigned int c) {
if ((a<b) & (a<c)) {
    if (b<c) { // -a-b-c-
        reg1=a; reg2=b-a; reg3=c-b; reg4=pr_max-c;
        if (reg1>=reg2) { if (reg1>=reg3) { if (reg1>=reg4) stepID = 1;}} //000
        if (reg2>=reg1) { if (reg2>=reg3) { if (reg2>=reg4) stepID = 2;}} //100
        if (reg3>=reg1) { if (reg3>=reg2) { if (reg3>=reg4) stepID = 5;}} //110
        if (reg4>=reg1) { if (reg4>=reg2) { if (reg4>=reg3) stepID = 8;}} //111
    } else { // 0-a-c-b-
        reg1=a; reg2=c-a; reg3=b-c; reg4=pr_max-b;
        if (reg1>=reg2) { if (reg1>=reg3) { if (reg1>=reg4) stepID = 1;}} //000
        if (reg2>=reg1) { if (reg2>=reg3) { if (reg2>=reg4) stepID = 2;}} //100
        if (reg3>=reg1) { if (reg3>=reg2) { if (reg3>=reg4) stepID = 7;}} //101
        if (reg4>=reg1) { if (reg4>=reg2) { if (reg4>=reg3) stepID = 8;}} //111
    }
}
if ((b<a) & (b<c)) {
    if (a<c) { // 0-b-a-c-
        reg1=b; reg2=a-b; reg3=c-a; reg4=pr_max-c;
        if (reg1>=reg2) { if (reg1>=reg3) { if (reg1>=reg4) stepID = 1;}} //000
        if (reg2>=reg1) { if (reg2>=reg3) { if (reg2>=reg4) stepID = 3;}} //010
        if (reg3>=reg1) { if (reg3>=reg2) { if (reg3>=reg4) stepID = 5;}} //110
        if (reg4>=reg1) { if (reg4>=reg2) { if (reg4>=reg3) stepID = 8;}} //111
    } else { // 0-b-c-a-
        reg1=b; reg2=c-b; reg3=a-c; reg4=pr_max-a;
        if (reg1>=reg2) { if (reg1>=reg3) { if (reg1>=reg4) stepID = 1;}} //000
        if (reg2>=reg1) { if (reg2>=reg3) { if (reg2>=reg4) stepID = 3;}} //010
        if (reg3>=reg1) { if (reg3>=reg2) { if (reg3>=reg4) stepID = 6;}} //011
        if (reg4>=reg1) { if (reg4>=reg2) { if (reg4>=reg3) stepID = 8;}} //111
    }
}
if ((c<a) & (c<b)) {
    if (a<b) { // 0-c-a-b-
        reg1=c; reg2=a-c; reg3=b-a; reg4=pr_max-b;
        if (reg1>=reg2) { if (reg1>=reg3) { if (reg1>=reg4) stepID = 1;}} //000
        if (reg2>=reg1) { if (reg2>=reg3) { if (reg2>=reg4) stepID = 4;}} //001
        if (reg3>=reg1) { if (reg3>=reg2) { if (reg3>=reg4) stepID = 7;}} //101
        if (reg4>=reg1) { if (reg4>=reg2) { if (reg4>=reg3) stepID = 8;}} //111
    } else { // 0-c-b-a-
        reg1=c; reg2=b-c; reg3=a-b; reg4=pr_max-a;
        if (reg1>=reg2) { if (reg1>=reg3) { if (reg1>=reg4) stepID = 1;}} //000
        if (reg2>=reg1) { if (reg2>=reg3) { if (reg2>=reg4) stepID = 4;}} //001
        if (reg3>=reg1) { if (reg3>=reg2) { if (reg3>=reg4) stepID = 6;}} //011
        if (reg4>=reg1) { if (reg4>=reg2) { if (reg4>=reg3) stepID = 8;}} //111
    }
}
return stepID;
}

```

A.3 SHE 스위칭 각 계산 M 파일

```

clear; clc;
E = 3; %The number of dc sources
dM = 0.001; %The modulation index step
Mstart =1; %The initial modulation index
M = Mstart*E;
Mlast = 0.1;
Mscale = Mlast:dM:Mstart;
Mrange=1500; % range M=1.0~0.5

p1=15*pi/180; p2=35*pi/180; p3=70*pi/180; % Initial value setting
p=[p1 p2 p3]'; %The switching angle matrix

for j= 1:Mrange
    t= [M*pi/4 0 0]'; %The harmonic amplitude matrix
    df=1;
    i=1;
    while abs(df) > 1e-20 & i < 40 % Degree of accuracy
        p1=p(1,:); p2=p(2,:); p3=p(3,:);
        f= [cos(p1)+ cos(p2)+ cos(p3);
            cos(5*p1)+ cos(5*p2)+ cos(5*p3);
            cos(7*p1)+ cos(7*p2)+ cos(7*p3)];
        % The nonlinear system matrix
        delf= [-sin(p1) -sin(p2) -sin(p3) ; % The differential matrix
            -5*sin(5*p1) -5*sin(5*p2) -5*sin(5*p3);
            -7*sin(7*p1) -7*sin(7*p2) -7*sin(7*p3)];

        df= inv(delf) * (t-f); % Calculate error
        p= p + df; % Update initial value
        i= i+ 1;
    end

    mm( j )=M/E;
    M=M - dM;
    pf1(j)=abs(p1); pf2(j)=abs(p2); pf3(j)=abs(p3);
end

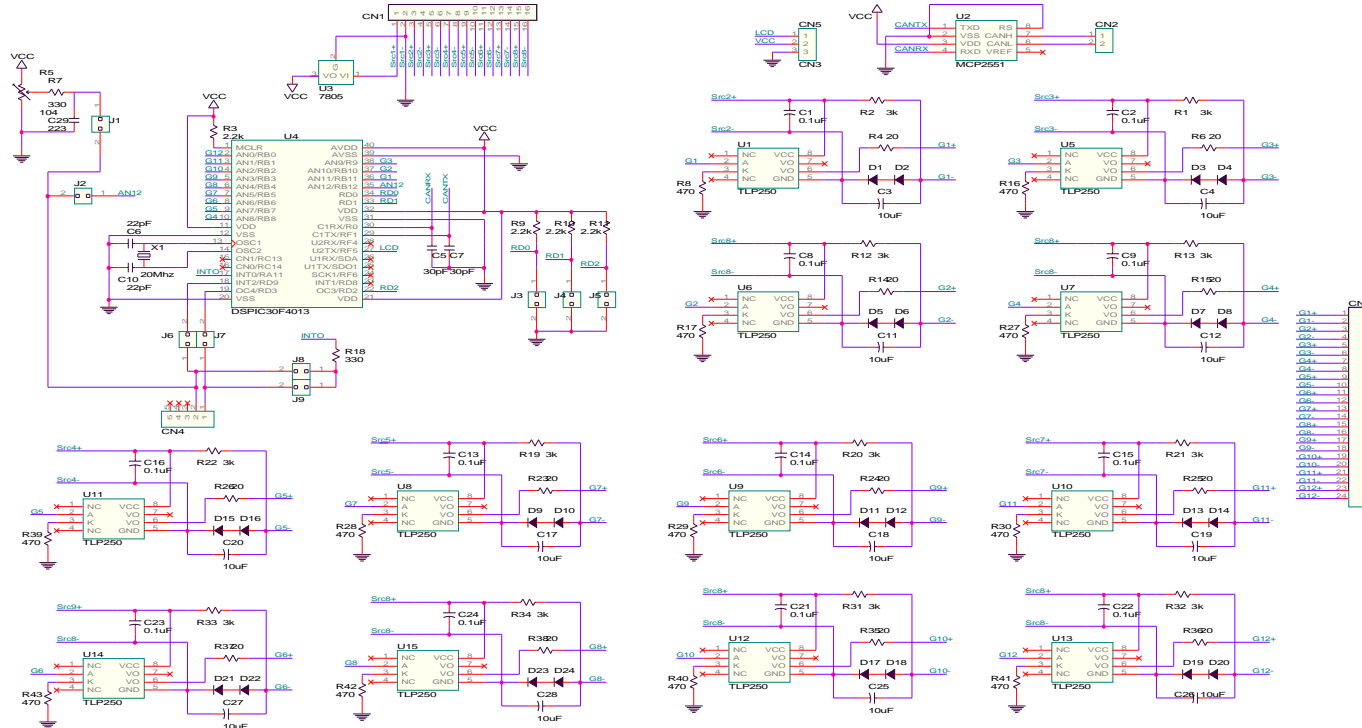
for j=1:Mrange
    if (pf1(j)>pi/2), pf1(j)=pi/2; end
    if (pf2(j)>pi/2), pf2(j)=pi/2; end
    if (pf3(j)>pi/2), pf3(j)=pi/2; end
end

plot(mm,pf1*180/pi,'k',mm,pf2*180/pi,'k--',mm,pf3*180/pi,'k-.');
axis([0.5 mm(1) 0 90]);

```

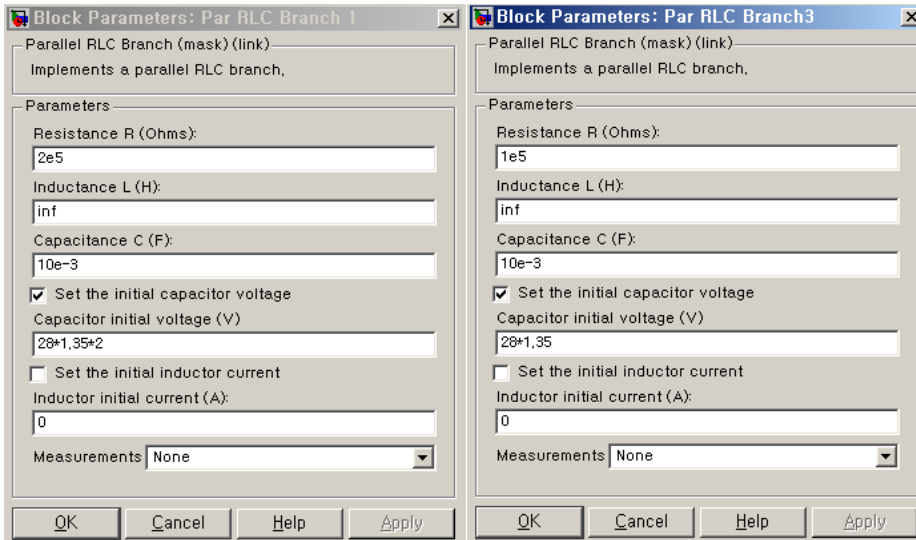
부록 B 게이트 드라이브 회로

B.1 Schematic 회로도, 1상 Gate drive circuit



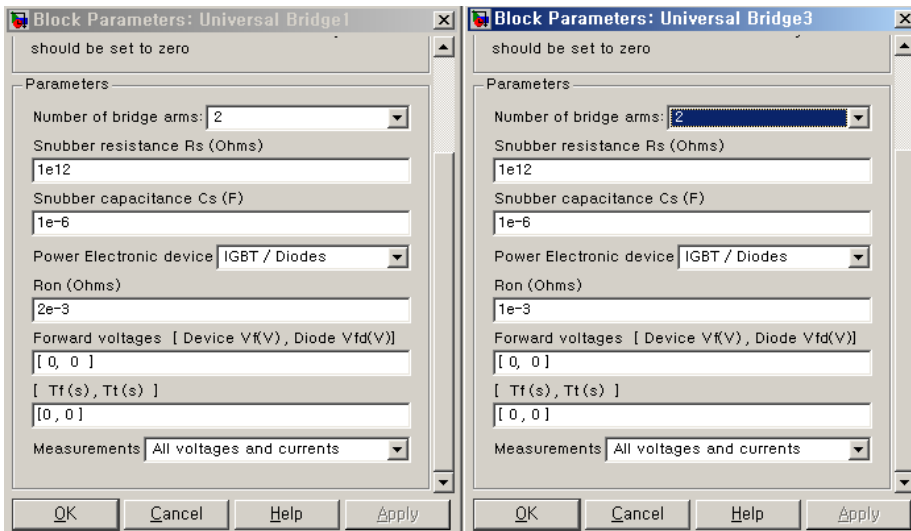
부록 C 시뮬레이션 파라미터

C. 1 블록 파라미터



(a) 2V-cell RLC branch

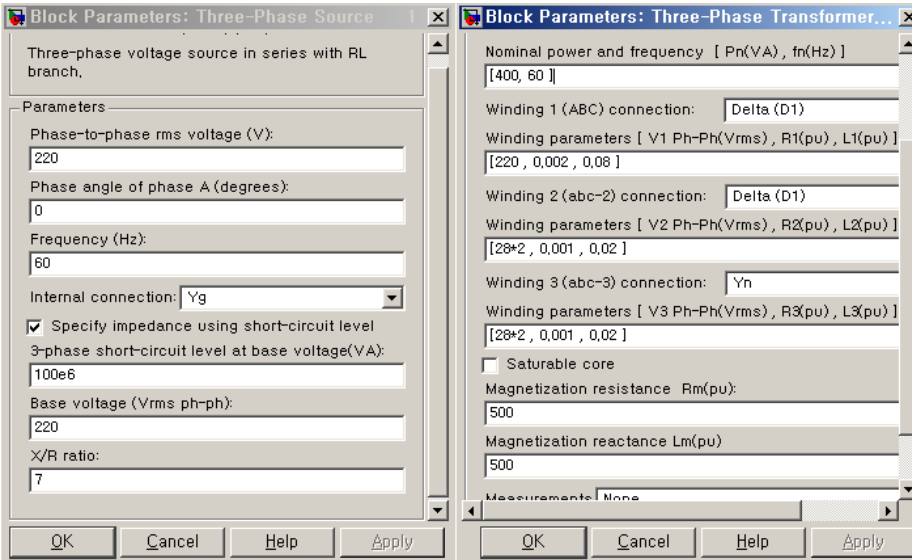
(b) 1V-cell RLC branch



(c) 2V-cell inverter

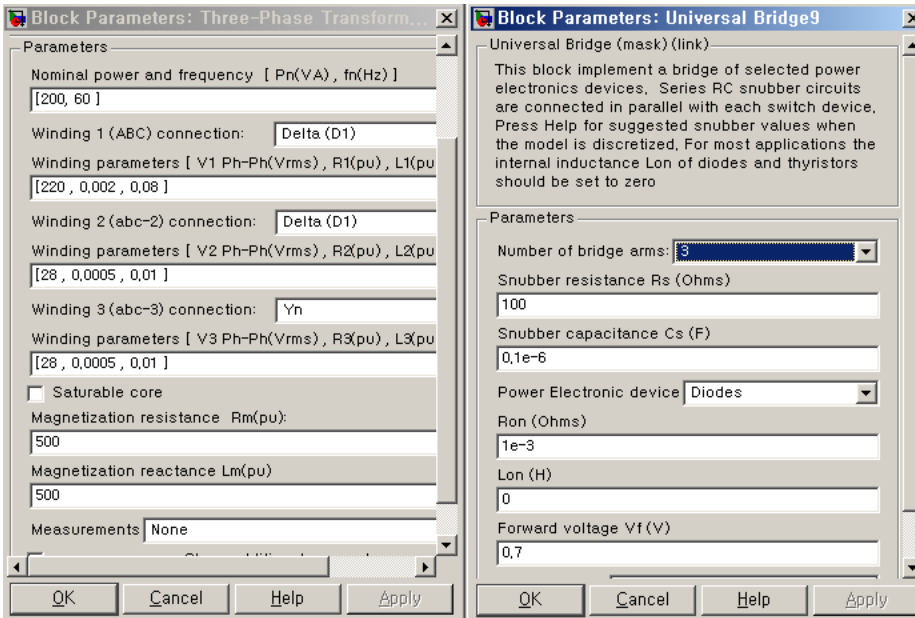
(d) 1V-cell inverter

Fig. C.1 Block parameters for Fig. 5.2



(a) 3 phase source

(b) transformer for 2V-cells



(c) transformer for 1V-cells

(d) diode rectifiers

Fig. C.2 Block parameters for Fig. 5.3

C. 2 스위칭 알고리즘

Fig. 5.4의 블록에서 스위칭 알고리즘은 제 4장의 방법을 적용한다. 'Clock'에서 만들어진 시간 값에서 변조주파수 2kHz의 매 주기 500 μ s마다 'quantizer' 블록을 이용하여 일정한 샘플링 값을 얻고, 세 개의 'function' 블록(1)에서 기준사인값으로 변환한다. 이 값은 다시 직렬 연결된 셀 전압의 합인 V_{max} 값과 곱해지고, 한 레벨의 단위전압 V_{cc} 로 나누어(2) 일반화(normalize)한다. 듀티를 계산하는 MATLAB function 블록에서는 'DUTY_11L.m' 함수를 호출하고 일반화된 각 상의 기준전압과 변조주기값을 입력받아 (SVPWM 변조일 경우) 각 상의 V_L 에 대한 'duty cycle'과 ' V_L ', ' V_h '을 계산하고 9차원의 벡터로 출력한다.

각 상에 대한 'duty cycle'은 'repeating sequence' 블록에서 생성하는 500 μ s 주기를 갖는 톱니파와 비교하여(3) duty cycle의 경과여부를 판단하고 스위치 블록을 동작시켜 V_L 및 V_h 를 선택한다(4). 스위칭 벡터를 출력하는 MATLAB function 블록에서는 'SW_select_11L.m' 함수를 호출하여 각 상의 V_L 및 V_h 에 해당하는 스위칭 벡터를 각 상당 12차원의 벡터로 출력한다.

이때 'pulse generator' 블록에서 변조주기의 1/2의 주파수로 발생하는 펄스를 입력받아 두 개의 2V 셀을 교호로 선택하여 사용함으로써 12펄스 정류회로에서 전류의 정현적인 특성을 유지하도록 한다.

스텝펄스 형 SVC 변조에서는 변조주파수를 20kHz로 하며, C.1절의 초기 설정에서 period 값을 5e-5로 설정하여 실시간으로 변조하는 SVC의 특성을 모사하도록 한다. 스위칭 알고리즘 블록의 두 개의 MATLAB function에 사용되는 M 파일은 C.3절과 같다.

C. 3 M-파일

C.3.1 초기화

```
 clc;
clear;

Vcc=37.1 ;
L_max=5;
M =0.99;
Vmax= L_max*Vcc*M;
frequency=60;
period = 5e-4;          % Mod. frequency : 2KHz
%period = 5e-5;        % SVC Mod. frequency : 20khz 
```

C.3.2 Matlab function "DUTY_11L"

① SVPWM 변조일 경우

```
 function y=Ext_11L(u)

Vha = ceil(u(1));
Vla = floor(u(1));
Tsa = abs(Vha - u(1))*u(4) ;

Vhb = ceil(u(2));
Vlb = floor(u(2));
Tsb = abs(Vhb - u(2))*u(4) ;

Vhc = ceil(u(3));
Vlc = floor(u(3));
Tsc = abs(Vhc - u(3))*u(4) ;

y = [Tsa Tsb Tsc Vha Vla Vhb Vlb Vhc Vlc]; 
```

② SVC 변조일 경우

```
□ function y=Ext_11L(u)

    Vha = ceil(u(1));
    Vla = floor(u(1));
    Tsa = abs(Vha - u(1))*u(4) ;

    Vhb = ceil(u(2));
    Vlb = floor(u(2));
    Tsb = abs(Vhb - u(2))*u(4) ;

    Vhc = ceil(u(3));
    Vlc = floor(u(3));
    Tsc = abs(Vhc - u(3))*u(4) ;

    Ts = [Tsa Tsb Tsc];
    sector_select = sort(Ts);
    sector1 = sector_select(1);
    sector2 = sector_select(2) - sector_select(1);
    sector3 = sector_select(3) - sector_select(2);
    sector4 = u(4) - sector_select(3);
    nearest = max([sector1 sector2 sector3 sector4]);
    if(nearest == sector4) Tsa=0; Tsb=0; Tsc=0; end
    if(nearest == sector1) Tsa=u(4); Tsb=u(4); Tsc=u(4); end

    if (nearest ==sector2)
        if(min(Ts)==Tsa) Tsa=0; Tsb=u(4); Tsc=u(4); end
        if(min(Ts)==Tsb) Tsa=u(4); Tsb=0; Tsc=u(4); end
        if(min(Ts)==Tsc) Tsa=u(4); Tsb=u(4); Tsc=0; end
    end

    if (nearest ==sector3)
        if(max(Ts)==Tsa) Tsa=u(4); Tsb=0; Tsc=0; end
        if(max(Ts)==Tsb) Tsa=0; Tsb=u(4); Tsc=0; end
        if (max(Ts)==Tsc) Tsa=0; Tsb=0; Tsc=u(4); end
    end

    y = [Tsa Tsb Tsc Vla Vlb Vlc Vha Vhb Vhc]; □
```

C.3.3 Matlab function "SW_sel_11L"

```
□ function y=SW_sel_11L(u)
    if u(1)==0,    y=[0 1 0 1    0 1 0 1    0 1 0 1 ]; end
    if u(1)==1,    y=[0 1 0 1    0 1 0 1    1 0 0 1 ]; end
    if u(1)==4,    y=[1 0 0 1    1 0 0 1    0 1 0 1 ]; end
    if u(1)==5,    y=[1 0 0 1    1 0 0 1    1 0 0 1 ]; end
    if u(1)==(-1), y=[0 1 0 1    0 1 0 1    0 1 1 0 ]; end
    if u(1)==(-4), y=[0 1 1 0    0 1 1 0    0 1 0 1 ]; end
    if u(1)==(-5), y=[0 1 1 0    0 1 1 0    0 1 1 0 ]; end

    if u(2)== 1
        if u(1)==2,    y=[0 1 0 1    1 0 0 1    0 1 0 1 ]; end
        if u(1)==3,    y=[1 0 0 1    0 1 0 1    1 0 0 1 ]; end
        if u(1)==(-2), y=[0 1 1 0    0 1 0 1    0 1 0 1 ]; end
        if u(1)==(-3), y=[0 1 0 1    0 1 1 0    0 1 1 0 ]; end
    end
    if u(2)== 0
        if u(1)==2,    y=[1 0 0 1    0 1 0 1    0 1 0 1 ]; end
        if u(1)==3,    y=[0 1 0 1    1 0 0 1    1 0 0 1 ]; end
        if u(1)==(-2), y=[0 1 0 1    0 1 1 0    0 1 0 1 ]; end
        if u(1)==(-3), y=[0 1 1 0    0 1 0 1    0 1 1 0 ]; end
    end
end □
```

부록 D 참조표

D. 1 Basic sine table

```
const signed int BASE_SINE[6283] = {
0,2,4,6,8,10,12,14,16,18,20,23,25,27,29,31,33,35,37,39,41,43,45,47,49,51,53,55,57,
59,61,63,66,68,70,72,74,76,78,80,82,84,86,88,90,92,94,96,98,100,102,104,106,108,
.....
2047,2047,2047,2047,2047,2047,2047,2047,2047,2047,2048,2048,2048,2048,2048,2048,2048,
2048,2048,2048,2048,2048,2048,2048,2048,2048,2048,2048,2048,2048,2048,2048,
.....
-2048,-2048,-2048,-2048,-2047,-2047,-2047,-2047,-2047,-2047,-2047,-2047,-2047,
-2047,-2047,-2047,-2047,-2047,-2047,-2047,-2046,-2046,-2046,-2046,-2046,
.....
-52,-50,-47,-45,-43,-41,-39,-37,-35,-33,-31,-29,-27,-25,-23,-21,-19,-17,-15,-13,
-13,-11,-9,-7,-4,-2 };
```

D. 2 V_L and duty table

```
const unsigned int VL_DUTY[4097] = {
0x03E8,0x03E6,0x03E3,0x03E1,0x03DE,0x03DC,0x03D9,0x03D7,0x03D4,0x03D2,0x03D0,
0x03CD,0x03CB,0x03C8,0x03C6,0x03C3,0x03C1,0x03BE,0x03BC,0x03BA,0x03B7,0x03B5,
.....
0x51E2,0x51E0,0x51DE,0x51DB,0x51D9,0x51D6,0x51D4,0x51D1,0x51CF,0x51CC,0x51CA,
0x51C8,0x51C5,0x51C3,0x51C0,0x51BE,0x51BB,0x51B9,0x51B6,0x51B4,0x51B2,0x51AF,
.....
0x81F8,0x81F5,0x81F3,0x81F1,0x81EE,0x81EC,0x81E9,0x81E7,0x81E4,0x81E2,0x81DF,
0x81DD,0x81DB,0x81D8,0x81D6,0x81D3,0x81D1,0x81CE,0x81CC,0x81CA,0x81C7,0x81C5,
.....
0x9027,0x9025,0x9022,0x9020,0x901D,0x901B,0x9018,0x9016,0x9014,0x9011,0x900F,
0x900C,0x900A,0x9007,0x9005,0x9002,0x9000 };
```