

工學碩士 學位論文

단락된 결합선로를 이용한 전력
분배기의 초소형화

**A Novel Miniaturized Power Divider
Using Shorted Coupled-line Pair**

指導教授 姜仁鎬

2004年 2月

韓國海洋大學校 大學院

電 波 工 學 科

崔 在 教

本 論文을 崔在敎의 工學碩士 學位論文으로 認准함.

委員長：工學博士 趙 炯 來



委 員：工學博士 尹 榮



委 員：工學博士 姜 仁 鎬



2004年 2月

韓國海洋大學校 大學院

電波工學科

崔 在 敎

목 차

Abstract	i
Nomenclature	ii
제 1 장 서 론	1
제 2 장 윌킨슨 전력분배기 해석	3
2.1 윌킨슨 전력 분배기	3
2.2 우·기 모드 해석	4
제 3 장 소형화 방법	9
3.1 결합선로 이론	9
3.2 $\lambda/4$ 전송선로의 소형화	12
제 4 장 결합계수가 작은 소형화된 전력분배기의 시뮬레이션과 측정	16
제 5 장 결합계수와 소형화된 $\lambda/4$ 전송선로의 위상변화 관계	19
5.1 이 론	19
5.2 결합계수에 따른 대역폭과 위상변화 시뮬레이션	23
5.3 가지결합기의 경우	26
제 6 장 결합계수가 큰 소형화된 전력분배기의 시뮬레이션과 측정	29
제 7 장 결 론	32

참고문헌

Abstract

Three-port power dividers are useful microwave devices for the applications of RF systems such as phased-array antennas, power amplifiers, mixers, or active circulators.

The three-port Wilkinson power divider split input signals into-equiphas-equiampitude signals and achieves a perfect isolation at one frequency.

However, the sizes of quarter-wavelength couplers are too large for monolithic microwave integrated circuit (MMIC) applications, which results in high chip cost. The lumped-element approach which uses spiral inductors and lumped capacitors, is one of the efficient solutions to overcome this problem. However, the design of lumped-element circuits is somewhat empirical, and it requires accurate inductor and capacitor models based on measurements. Moreover, the extraction of accurate lumped-circuit model reflecting the experiential results becomes very difficult at higher frequencies than 20GHz.

In this thesis, a new method is proposed to miniaturize $\lambda/4$ transmission line of power divider is proposed. The method utilizes simple combination of the shorted coupled-line pair instead of the transmission line with very high impedance and shunt lumped capacitors. The length of the transmission line designed by the above method was miniaturized to 16% of conventional $\lambda/4$ transmission line.

Nomenclature

Z_{0e} : 우 모드 임피던스.

Z_{0o} : 기 모드 임피던스.

k : 결합선로의 결합계수.

Z_0 : 특성임피던스.

Θ : 전기적 길이.

ϵ_r : 비유전율.

제 1 장 서 론

최근 들어 시간과 공간적인 제약을 받지 않고 다른 사람과 통신하고자 하는 사용자의 욕구는 셀룰러, 개인 휴대 통신, 무선 호출 등의 이동 및 개인 통신의 발달을 가속화시키는 원동력이 되어 왔으며 동시에 위성 통신을 비롯한 무선 통신 분야는 괄목할 만한 성장을 거듭해 왔다. 이동 통신 및 개인 휴대 통신이 보편화됨에 따라 다양한 서비스 제공과 많은 가입자로 인한 주파수 포화 문제를 해결하기 위하여 기존에 사용해 오던 주파수 대역으로부터 사용 가능한 대역폭이 넓은 높은 주파수 대역으로 옮겨가고 있는 추세이다. 위성 통신의 경우에 있어서도 정지 궤도에서 운용할 수 있는 위성의 수가 제약을 받게 됨에 따라 기존에 사용하던 C대역이나 Ku 대역에서 Ka대역을 이용한 광대역 위성 통신 서비스 개발을 추진하고 있는 실정이다.

무선 통신의 사용 주파수가 점차 높은 대역으로 이동함에 따라 주파수 자원의 한계를 극복하고 다양한 서비스를 제공할 수 있는 기반이 마련되었지만 단말기나 기지국 혹은 지구국 장비의 소형화와 경량화를 구현하기 위해서는 무선 접속 방식, 전력 제어, 간섭 제어기, 단말기, 그리고 네트워크 시스템 기술 등 여러 통신 장비에 대한 성능이 뒷받침 돼야 한다.

국내에서도 여러 통신 장비 중 통신 시스템 내부에 삽입되어 송·수신 신호를 여과시키거나 증폭시키는 등 다양한 역할을 수행하는 RF 및 마이크로파 디바이스에 대한 제작 기술 역시 많은 발전을 거듭해 왔지만 소형, 경량화의 측면에 있어서는 여러 선진국들에 비해 많이 뒤져 있어 이에 대한 많은 기술 개발이 요구되는 실정이다. 그리고 이동통신 디바이스의 소형화추세로 인해 부품의 크기를 줄이는 것이 현재 전자부품업체의 최대 과제이다. 작은 것이 곧 경쟁력이기 때문이다. 이러한 흐름은 지난 수년간의 이동통신부품과 전자부품기술의 거스를 수 없는 패러다임이었고 이제는 소형화, 초박막화, 고집적화 기술이 그 절정에 달한 것으로 보인다. 부품의 소형화는 극도의 정확성이 요구되는 응용분야에서는 없어서는 안 될 필수사항이다. 점점 고도화되는 기술적인 문제는 더 복잡하고 고가인 장비를 사용해야 해결할 수 있다. 일반적으로 물건의 사이즈에 반비례해서 복잡해지고 비용이 증가된다. 그러나 소형화된 부품이 이러한 문제

점을 해결해 줄 것이다. 소형 자동화부품만이 수많은 응용분야에서 요구하는 성능과 해결책을 제공해 줄 수 있고 이러한 초소형 부품들은 정보통신, 환경에서 중요한 역할을 하고 있다.

본 연구에서는 이러한 통신 전 분야에 걸친 소형화 추세에 발맞추어 전력분배의 역할을 하는 1 GHz 소형 마이크로스트립 전력 분배기를 개발하고자 한다. 분배기/합성기는 평형 증폭기, 혼합기, 안테나시스템 등의 많은 초고주파 회로에 사용되어지고 있다. 전력 분배기의 선로길이는 동작 주파수의 1/4파장 길이에 비례하고, 이 점은 제작에 있어서 제품의 크기가 커지고 더 많은 비용이 들게 한다. 이 문제의 해결방안으로 집중정수소자인 나선형 인덕터와 커패시터를 사용하는 방법이 있다. 그러나 집중정수소자를 이용한 회로 설계는 주파수가 몇 GHz로 높아지게 되면 낮은 Q값 [1] 과 낮은 공진 주파수에 의해 회로의 구현에 제한을 받게 된다.

그러나, Gupta와 Gestinger [2] 가 대신하는 집중정수소자인 인덕터와 커패시터를 사용한 가지 결합기를 소개하였다. 하지만 이러한 설계과정은 복잡하고 주파수가 높아지면 구현하기 힘들어지게 된다. Hirota, Minakawa와 Muraguchi는 인덕터가 없이 병렬 커패시터와 분포정수 소자를 사용하여 $\lambda/4$ 전송선로를 구현하는 방법을 제시하였다[3]. 그러나 사이즈가 작아짐에 따라 전송선로의 특성임피던스가 커진다. 그렇기 때문에 $\lambda/4$ 전송선로를 줄이는 방법은 근본적으로 높은 특성임피던스에 의해 제약을 받게 된다.

이 논문에서는 높은 특성임피던스를 단락 결합선로를 이용하여 $\lambda/4$ 전송선로의 길이를 줄이는 방법을 제시하고, 이 방법의 단점인 좁은 대역폭을 결합계수를 증가시켜 개선하였다.

제 2 장 윌킨슨 전력분배기 해석

2.1 윌킨슨 전력 분배기

일반적으로 RF 신호의 분배 및 합성에 많이 이용되는 소자로 분배기 및 합성기(Divider & Combiner)가 있다. 이들은 사용되는 주파수나, 형상, 설계 방법 등에 따라 여러 종류로 나누어질 수 있으며, 이 중에서 Wilkinson에 의해 제안된 전력 분배기 및 합성기에 대해 기본 원리 및 설계 방법을 살펴보고자 한다.

그림 2.1은 대칭회로이므로 입력포트에 전력을 공급하면 두 출력포트 사이의 전압은 크기가 같고 동위 상이므로 두 출력포트 사이에는 전류가 흐르지 않는다. 그러므로 두 출력포트 사이는 격리되고, 두 출력포트의 어느 하나가 부정합이 되면 평형조건이 성립하지 않으므로 두 포트를 격리시키기 위하여 반사전력을 소모하는 평형용 차동저항이 필요하다. 즉 $Z_0=50\Omega$ 인 경우에는 $r=100\Omega$ 인 저항을 삽입하여야 한다. 평형용 차동저항 r 은 1GHz 이하의 주파수 범위에서는 탄소(carbon)나 산화철(metal oxide)로 만들 수 있으나 더 높은 주파수에서는 얇거나 두꺼운 필름(film)으로 제조한다.

출력포트의 부하가 동일하면 $r=100\Omega$ 의 저항에는 전류가 흐르지 않으므로 r 에 의한 소비전력은 없다. 그러나 출력포트의 어느 하나가 부정합 상태이면 반사된 전력만이 저항 r 에서 소모된다. 이와 같은 3 dB 윌킨슨 전력 분배기/합성기도 평형증폭기(balanced amplifier)등에 사용된다.

윌킨슨 전력 분배기는 출력 포트들 사이에 격리가 이루어지고 모든 포트들이 정합 되도록 만들어진 손실 있는 3포트 회로이다. 이 분배기는 출력 포트들이 정합 되었을 때 손실이 없으며 단지 반사된 전력만이 손실된다. 윌킨슨 전력 분배기는 임의의 전력 분배가 가능하게 제작 될 수 있으나 여기서는 같은 비율의 전력분배(-3 dB) 경우만을 다룬다. 여기서 다루게 된 분석 방법은 출력 포트에 대칭적 그리고 비대칭적인 소스를 주어 두 개의 단순한 회로로 만들어 해석하는 우·기 모드 분석 기법이 이용된다.

2.2 우 · 기 모드 해석

해석의 간략화를 위해 모든 임피던스를 특성 임피던스 Z_0 에 대하여 정규화 시킨다. 그림 1의 회로는 중간을 기점으로 대칭으로 그려졌다. $\lambda/4$ 전송선로의 특성 임피던스는 Z 로 나타내어지고 병렬 저항의 정규화된 값은 r 이다. 같은 비율의 전력분배(-3dB)가 되기 위해서 $Z = \sqrt{2}$ 그리고 $r = 2$ 가 됨을 해석 방법으로 유추해 낸다.

그림 2.1에서 두 개의 모드로 나눈다. 우 모드는 $V_{g2} = V_{g3} = 2V$ 로 하고 기 모드는 $V_{g2} = -V_{g3} = 2V$ 로 정의한다. 두 모드의 중첩의 원리에 의해 $V_{g2} = 4V$, $V_{g3} = 0$ 이 되며 이로부터 S-parameter를 구한다.

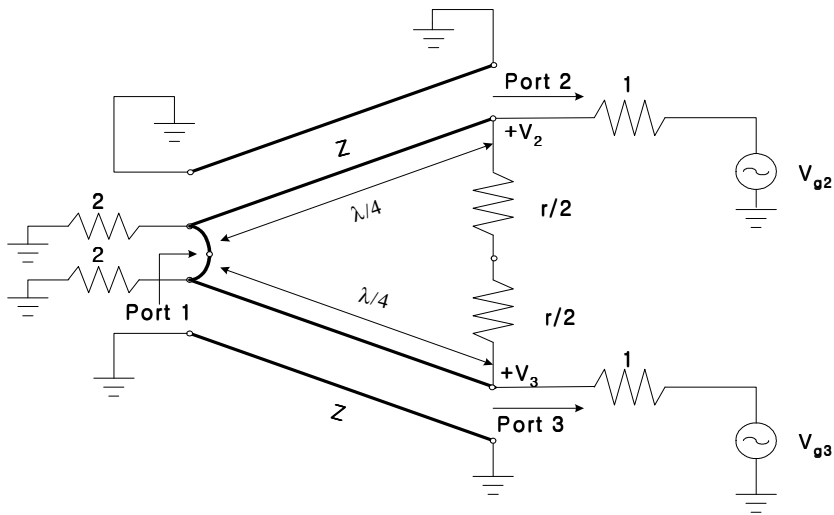


그림 2.1 정규화되고 대칭성을 갖는 윌킨슨 전력분배기

Fig. 2.1 The Wilkinson power divider circuit in normalized and symmetric.

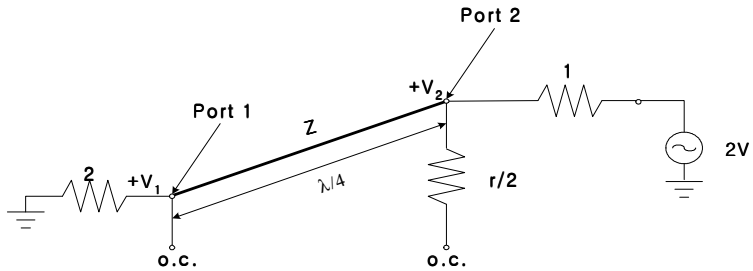
(1) 우 모드

우 모드 여기를 위해 $V_{g2} = V_{g3} = 2V$ 로 하면 $V_2 = V_3$ 가 되고 저항 $r/2$ 또는 포트 1의 두 개 전송선의 입력 사이에 있는 단락 회로에는 전류

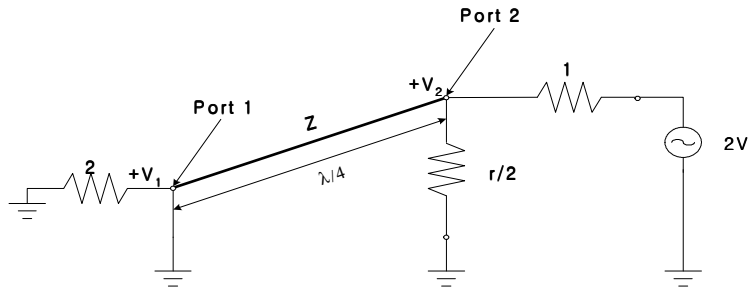
가 흐르지 않는다. 그러므로 그림 2.1의 회로는 개방 회로로 양분할 수 있으며 그림 2.2 (a)에 나타나 있다. 포트 2에서 바라본 임피던스는 $\lambda/4$ 전송선로와 같은 형태의 전송선 해석을 통해 얻을 수 있으며 그 값은 다음과 같다.

$$Z_{in}^e = \frac{Z^2}{2} \quad (2.1)$$

만약 $Z = \sqrt{2}$ 이면 포트 2는 정합되며($S_{22}=0$), 모든 전력은 포트 1에 연결된 부하에 전달될 것이다. 저항 $r/2$ 는 한쪽 끝이 개방되어 있으므로 전류가 흐르지 않게 된다.



(a)



(b)

그림 2.2 그림 2.1의 회로에 대한 이분회로 (a) 우 모드 여기를 위한 회로도 (b) 기 모드 여기를 위한 회로도

Fig. 2.2 Bisection of circuit of Fig. 2.1. (a) For even-mode excitation (b) For odd-mode excitation.

S-parameter S_{12} 를 구하기 위해 전압 V_1 이 필요하며 이것은 전송선로 방정식으로부터 구할 수 있다. 포트 2에서 $x=0$ 으로 놓으면 포트 1은 $x=\lambda/4$ 가 되고 전송선의 전압은 다음과 같다.

$$V(x) = V^+(e^{-j\beta x} + \Gamma e^{j\beta x}) \quad (2.2)$$

$$V(0) = V^+(1 + \Gamma) = V_2 = V \quad (2.3)$$

$$V_1 = V\left(\frac{\lambda}{4}\right) = jV^+(\Gamma - 1) = jV\frac{\Gamma - 1}{\Gamma + 1} \quad (2.4)$$

반사 계수 Γ 는 포트 1에서 정규화된 저항 값인 2쪽으로 보았을 때의 값으로 아래와 같이 된다.

$$\Gamma = \frac{2 - \sqrt{2}}{2 + \sqrt{2}} \quad (2.5)$$

$$V_1 = jV \frac{-1}{\sqrt{2}} \quad (2.6)$$

그러므로

$$S_{12} = \frac{V_1}{V_2} = \frac{-j}{\sqrt{2}} = -j0.707 \quad (2.7)$$

이 되고 대칭성에 의해 $S_{33}=0$ 그리고 $S_{13}=-j0.717$ 이 됨을 알 수 있다.

(2) 기 모드

기 모드 여기를 위해 $V_{g2} = V_{g3} = 2V$ 로 놓으면 $V_2 = -V_2$ 가 되고 그림 2.1의 회로의 중앙 부분은 전압이 존재하지 않게 된다. 그러므로 중앙 부

분을 접지시켜서 회로를 양분화 할 수 있으며 그 회로가 그림 2.2 (b)에 나타나 있다. 포트 2에서 들여다보면 $r/2$ 의 임피던스를 볼 수 있으며 병렬 연결된 $\lambda/4$ 의 전송선은 포트 1에서 단락되어 있으므로 포트 2에서 전송선은 개방된 것처럼 보인다. 그러므로 $r=2$ 일 때 포트 2는 정합 되었다고 볼 수 있다($S_{22}=0$). 기 모드 여기에서는 포트 1로는 전력이 전달되는 것이 없으며 모든 전력은 저항 $r/2$ 로 전달된다. 다음과 같이 요약하면 S-parameters를 추론할 수 있다.

$$S_{22} = S_{33} = 0 \text{ (양쪽 모드에서 포트 2와 3은 모두 정합되기 때문)}$$

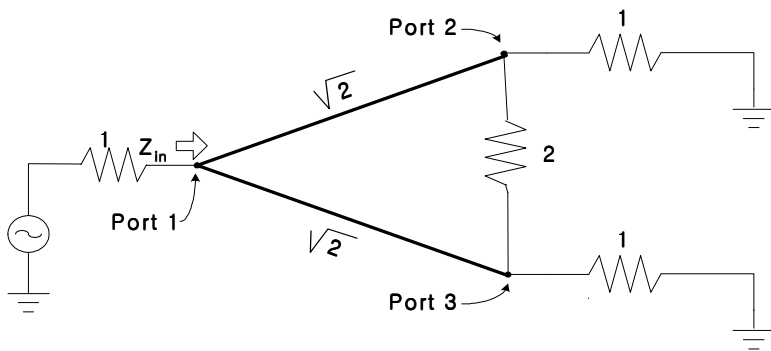
$$S_{12} = S_{21} = -j0.707 \text{ (가역적 회로이므로 대칭적임)}$$

$$S_{13} = S_{31} = -j0.707 \text{ (가역적 회로이므로 대칭적임)}$$

$$S_{23} = S_{32} = 0 \text{ (양분화 했을 때 단락 또는 개방되기 때문)}$$

마지막 식에서 포트 2와 3은 격리되었음을 알 수 있다.

S_{11} 은 포트 2와 3이 정합된 부하로 종단되어 있을 때 포트 1에서 입력 임피던스를 결정함으로써 결정되어진다. 결과적인 회로가 그림 2.3에 나타나 있으며 $V_2 = V_3$ 인 우 모드 여기와 유사한 형태를 갖는다. 정규화된 저항 2에는 전류가 흐르지 않으므로 회로에서 제거될 수 있으며 그 회로가 그림 2.3 (b)에 나타나 있다. 이 회로는 정규화된 저항 1로 종결되어 있는 평행한 두 개의 $\lambda/4$ 전송선로로 나타내어진다.



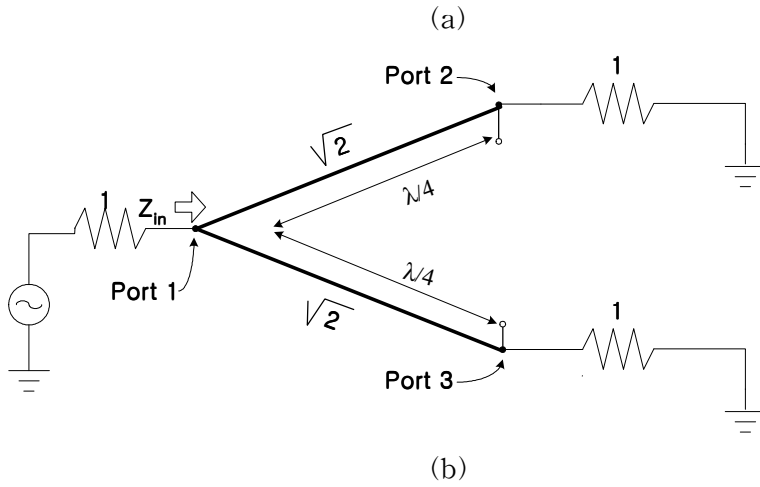


그림 2.3 S_{11} 을 구하기 위한 윌킨슨 분배기의 해석 (a) 종단된 윌킨슨 분배기. (b) (a)의 회로에 대한 이분회로
 Fig. 2.3 Analysis of the Wilkinson divider to find S_{11} . (a) The terminated Wilkinson divide. (b) Bisection of the circuit in (a).

입력 임피던스는

$$Z_{in} = \frac{1}{2} \frac{(\sqrt{2})^2}{1} = 1 \quad (2.8)$$

이고 이로써 $S_{11}=0$ 이 된다. 포트 1로 입력이 들어가고 출력 포트가 정합되어 있을 때 저항에서는 전력이 소비되지 않는다. 그러므로 출력들이 정합되어 때 분배기는 손실이 없게 되고 포트 2와 3의 반사 전력만이 저항에서 소비된다.

제 3 장 소형화 방법

3.1 결합선로 이론

즉, 마이크로 스트립 라인과 접지 사이에는 전계가 형성되며, 전송선로 주변으로 자계가 존재하게 된다. 전계는 커패시턴스로 자계는 인덕턴스 성분으로 표시함으로써 전송 선로를 등가 회로를 통해 이해할 수 있다. 만약에 기판 위에 두 개의 마이크로 스트립 라인들을 서로 가깝게 구현하였을 경우 위에서 설명한 성분 (C, L) 외에도 결합 커패시턴스가 발생하게 된다.

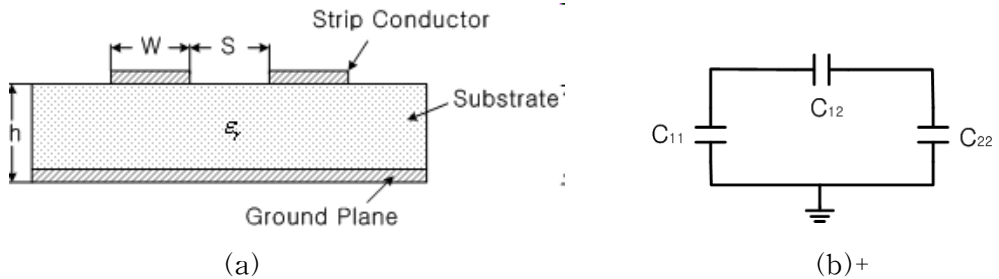


그림 3.1 (a) 결합 마이크로스트립 선로 (b) 결합 마이크로스트립 선로의 등가회로

Fig. 3.1 (a) coupled microstrip line. (b) Equivalent circuit of coupled microstrip line.

위의 그림에서 C_{12} 는 접지도체를 고려하지 않은 두 스트립 도체 사이의 커패시터를 나타낸다. 반면에, C_{11} 와 C_{22} 는 다른 스트립 도체를 고려하지 않은 하나의 스트립 도체와 접지 사이의 커패시터를 나타낸다.

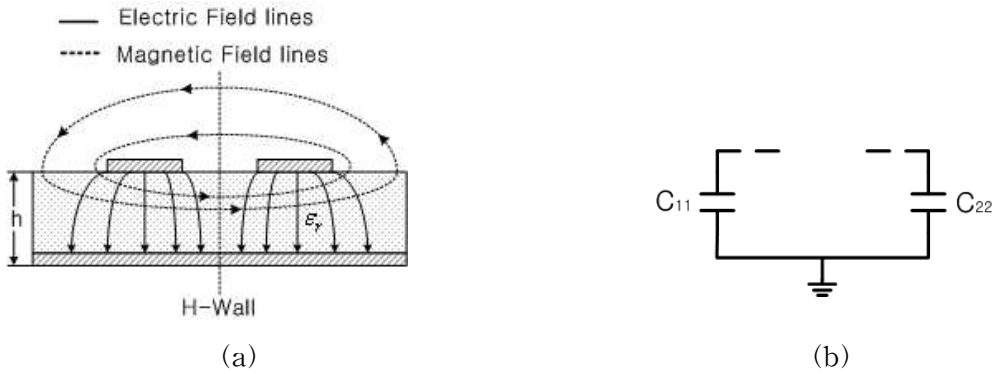


그림 3.2 (a) 결합 마이크로스트립 선로에서 우 모드의 형태 (b) 등가회로
 Fig. 3.2 (a) Even mode field configuration in coupled microstrip line. (b) Equivalent circuit.

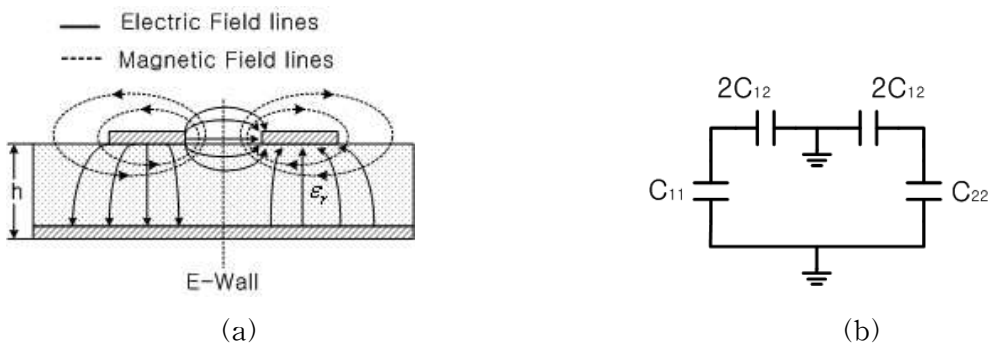


그림 3.3 (a) 결합 마이크로스트립 선로에서 기 모드의 형태 (b) 등가회로.
 Fig. 3.3 (a) Odd mode field configuration in coupled microstrip line. (b) Equivalent circuit.

우 모드에서 두 스트립 도체 사이에는 전류가 흐르지 않는다. 이것은 그림 (b) 와 같은 등가 회로로 유도할 수 있고 C_{12} 는 개방회로의 특성을 나타낸다. 기 모드에서는 등가회로에서 보이는 것처럼 C_{12} 의 중점을 통하여 접지되는 것으로 가정할 수 있다.

우 모드에 대한 커패시턴스를 이용하여 특성 임피던스를 구해보면

$$C_e = C_{11} + C_{22} \quad (3.1)$$

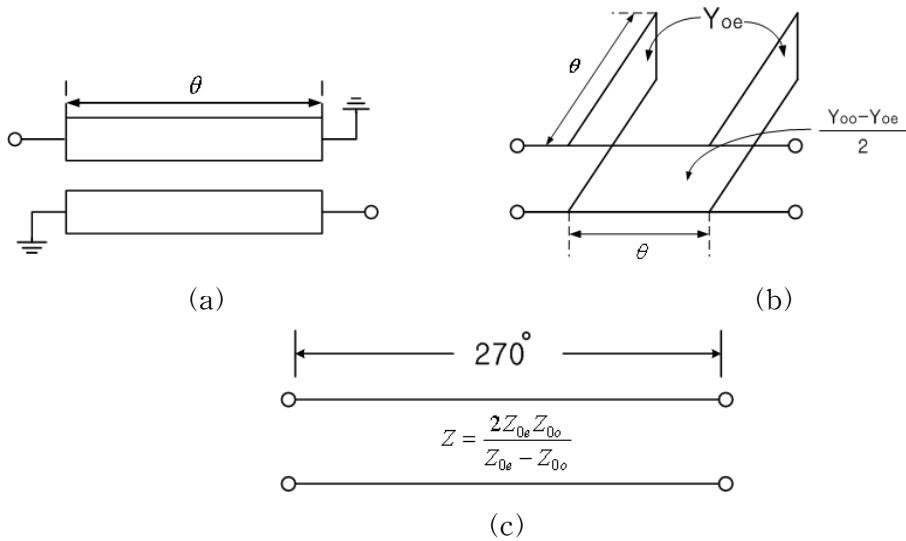


그림 3.4 (a) 단락 결합선로 (b) 단락 결합선로의 등가회로 (c) $\Theta = 90^\circ$ 일 때의 단락 결합선로의 등가회로

Fig. 3.4 (a) Shorted coupled-line pair. (b) Equivalent circuit. (c) Equivalent circuit of Shorted coupled-line pair of Figure. (a) when $\Theta = 90^\circ$ degrees.

$$Z_{0e} = \sqrt{\frac{L}{C_e}} = \frac{\sqrt{LC_e}}{C_e} = \frac{1}{v C_e} \quad (3.2)$$

기 모드에 대한 커패시턴스를 이용하여 특성 임피던스를 구해보면 아래의 식과 같다.

$$C_o = C_{11} + 2C_{12} = C_{22} + 2C_{12} \quad (3.3)$$

$$Z_{0o} = \frac{1}{v C_o} \quad (3.4)$$

두 개의 전송 선로가 결합을 발생시킬 수 있을 만큼 충분히 가깝게 근접하였을 경우의 기 모드와 우 모드는 서로 다른 특성 임피던스를 가지고 있음을 위 식을 통해 알 수 있다. 하지만 만약에 두개의 전송 선로가 서로 멀리 떨어지면서, 우·기 모드는 서로 같은 임피던스를 가지게 된다.

서로 다른 우 모드와 기 모드 특성 임피던스 간의 관계를 결합계수를 통해 볼 수 있다.

$$k = \frac{Z_{0e} - Z_{0o}}{Z_{0e} + Z_{0o}} \quad (3.5)$$

그리고 본 논문에서 사용하는 단락 결합선로의 등가모델은 그림 3.4 처럼 나타낼 수 있다.

3.2. $\lambda/4$ 전송선로의 소형화

Hirota에 의해 제안된 결합기의 경우 인덕터를 사용하지 않고 $\lambda/4$ 전송선로의 크기를 줄일 수 있는 방법을 제시하고 있지만, 소형화 및 IC화 되어가는 RF 소자의 최근 추세로 볼 때 만족스러울 만큼의 소형화를 이루어내고 있지 못하다. 그래서 본 논문에서는 이런 문제점을 해결하기 위해서 $\lambda/4$ 전송선로를 끝이 단락된 결합선로와 병렬 커패시터로 구현함으로써 $\lambda/4$ 전송선로 보다 작게 설계 할 수 있는 방법을 제시한다.

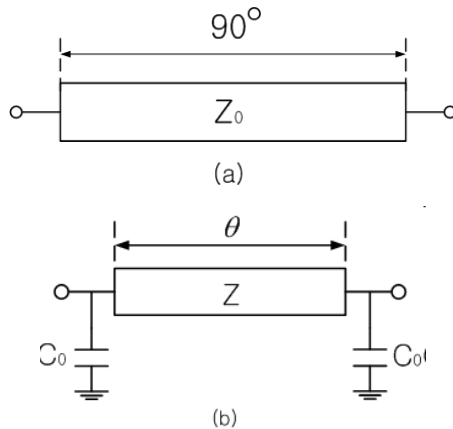


그림 3.5 (a) $\lambda/4$ 전송선로 (b) 높은 임피던스 전송선로와 병렬 커패시터를 사용하여 $\lambda/4$ 길이를 줄인 회로의 등가회로

Fig. 3.5 (a) $\lambda/4$ transmission line. (b) Equivalent circuit of reduce-size circuit with high impedance transmission line and shunt capacitor.

그림 3.5 (a)의 ABCD 행렬은 다음과 같이 주어지고,

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 0 & jZ_0 \\ \frac{j}{Z_0} & 0 \end{bmatrix} \quad (3.6)$$

그림 3.5 (b)의 ABCD 행렬은 다음과 같이 주어진다.

$$\begin{aligned} \begin{bmatrix} A & B \\ C & D \end{bmatrix} &= \begin{bmatrix} 1 & 0 \\ j\omega C & 1 \end{bmatrix} \begin{bmatrix} \cos\theta & jZ\sin\theta \\ j\frac{\sin\theta}{Z} & \cos\theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ j\omega C & 1 \end{bmatrix} \\ &= \begin{bmatrix} \cos\theta - \omega CZ\sin\theta & jZ\sin\theta \\ j\frac{\sin\theta}{Z} + 2\omega C\cos\theta - j(\omega C)^2 Z\sin\theta & \cos\theta - \omega CZ\sin\theta \end{bmatrix} \end{aligned} \quad (3.7)$$

식 (3.6) 와 (3.7) 으로부터 소형화된 회로의 전송선로의 특성 임피던스와 병렬 커패시터의 값을 알 수 있다.

$$Z = \frac{Z_0}{\sin\theta} \quad (3.8)$$

$$\omega C = \frac{\cos\theta}{Z} \quad (3.9)$$

여기서 Z_0 는 $\lambda/4$ 전송선로의 특성임피던스, Z 는 짧아진 선로의 특성임피던스, θ 는 짧아진 전송선로의 전기적 길이이고 ω 는 각주파수이다. 짧아진 전송선로의 특성임피던스는 길이가 짧아질수록 높은 임피던스 값을 가진다. 학교나 실험실에서 구현할 수 있는 높은 특성임피던스는 약 100 Ω 정도이다 [3]. 이것은 전력 분배기에서 $\lambda/4$ 전송선로가 $\lambda/8$ 짧아진 경우의 임피던스에 해당된다. 더 짧은 선로를 만들기 위해서는 더 높은 특성임피던스의 전송선로를 구현하여야 하므로 $\lambda/8$ 보다 짧게 만들기 힘들다. 그래

서 짧아진 전송선로의 높은 임피던스를 극복할 필요가 있다[4]. 그림 3.6 (b)는 그림 3.6 (a)에 동작 주파수에서 공진하는 공진회로를 인위적으로 삽입한 것이다. 그림 3.6 (b)의 점선 부분은 결합선로로 구현이 되고 그림 3.6 (c)처럼 나타낼 수 있다. 특성 임피던스 Z_{0e} 를 가지는 단락 스테브는 인덕터 L_0 로 변화시킬 수 있다.

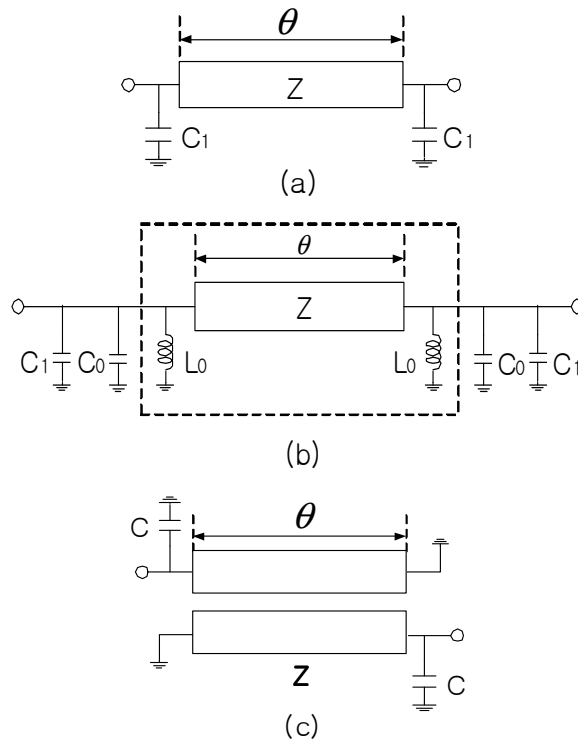


그림 3.6 (a) 높은 임피던스 전송선로와 병렬 커패시터를 사용하여 $\lambda/4$ 길이를 줄인 회로의 등가회로 (b) 소형화된 회로에 인위적으로 공진회로 삽입 (c) 최종적으로 결합선로를 이용한 $\lambda/4$ 전송선로의 소형화 회로.

Fig. 3.6 (a) Equivalent circuit of reduce-size circuit with high impedance transmission line and shunt capacitor. (b) The artificial resonant circuit is inserted in the reduced size line. (c) The final equivalent $\lambda/4$ transmission line circuit.

그림 3.6의 관련 식은 다음과 같다.

$$L_0 = \frac{Z_{0e} \tan \theta}{\omega} \quad (3.10)$$

$$C_0 = \frac{1}{\omega^2 L_0} \quad (3.11)$$

$$C = C_1 + C_0 \quad (3.12)$$

$$Z = \frac{2Z_{0e}Z_{0o}}{Z_{0e} - Z_{0o}} \quad (3.13)$$

그림 3.6 (c)는 최종적으로 결합선로를 이용하여 $\lambda/4$ 전송선로를 소형화한 회로이다. 그림 3.7은 단락 결합선로를 사용하여 소형화한 전력 분배기이다.

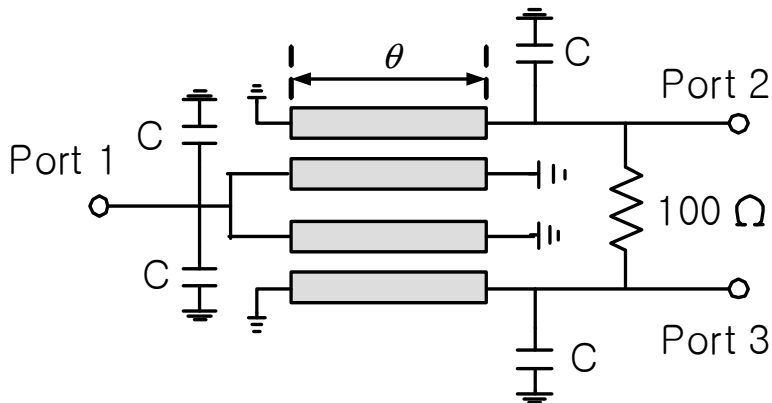


그림 3.7 단락 결합선로를 사용하여 소형화한 전력 분배기의 등가회로
 Fig. 3.7 Equivalent Reduced-size power divider using shorted coupled-line pair.

제 4장 결합계수가 작은 소형화된 전력분배기의 시뮬레이션과 측정

앞장에서 설명한 소형화 방법으로 단락 결합선로를 사용하여 월킨슨 전력분배기를 설계하고 제작하였다. 소형화된 전력 분배기는 유전율 3.5, 두께 0.5mm인 Teflon 기판을 사용하여 제작하였고 동작 주파수는 1 GHz이다. 전력 분배기의 특성임피던스 70.7 Ω 을 가지는 $\lambda/4$ 전송선로를 273 Ω 의 특성임피던스를 가지는 $\lambda/24$ 길이의 단락 결합선로와 병렬 커패시터로 변환하였다. 이것은 일반 $\lambda/4$ 전송선로보다 1/6 더 작은 크기이다. 전력분배기의 제작에 사용되는 결합선로의 결합계수는 -15 dB로 선택하였다. 이 경우에, $Z_{0e}=59.09 \Omega$, $Z_{0o}=41.25 \Omega$, $C=12 \text{ pF}$, 그리고 전송선로의 전기적 길이는 15° 이다. 시뮬레이션과 측정 결과는 그림 4.2에서 4.4까지에 나타나있다. 전력 분배기의 대역폭은 약 25 %이다. 실험결과에서 S_{21} , S_{31} 의 삽입손실은 약 3.5 dB이다. 그리고 측정된 반사손실과 격리도는 시뮬레이션과 거의 일치하는 좋은 특성을 보였다.

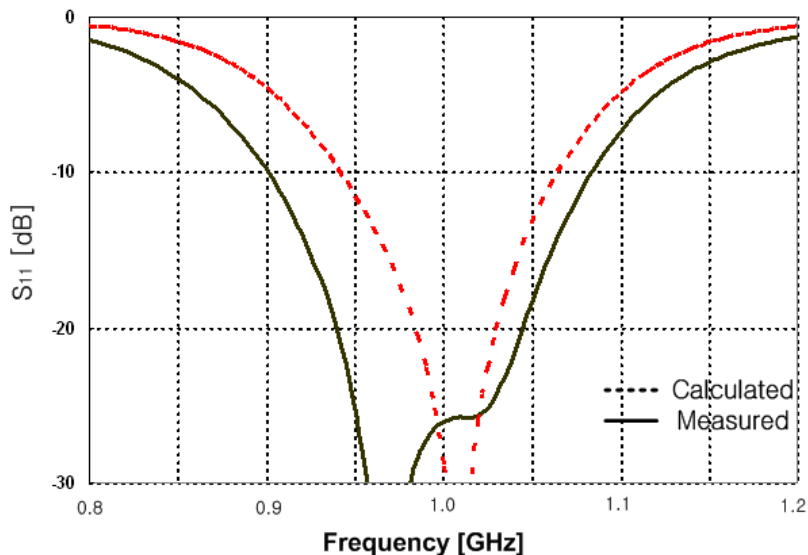
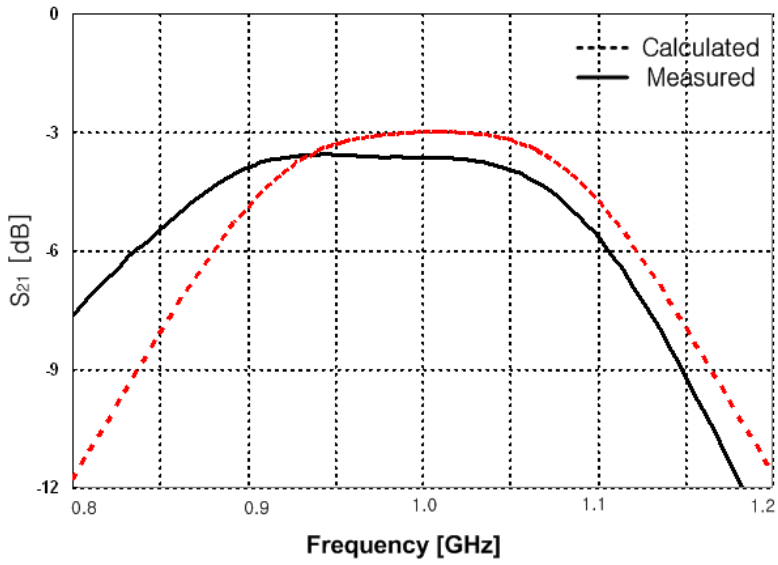
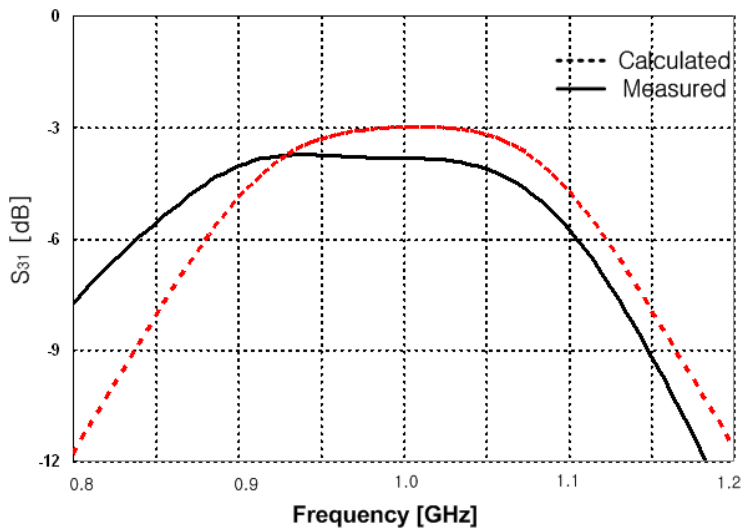


그림 4.2 반사손실 시뮬레이션과 측정결과
Fig. 4.2 Calculated and measured Return loss.



(a)



(b)

그림 4.3 삽입손실 시뮬레이션과 측정결과 (a) S_{21} (b) S_{31}

Fig. 4.3 Calculated and measured Insertion loss.(a) S_{21} . (b) S_{31} .

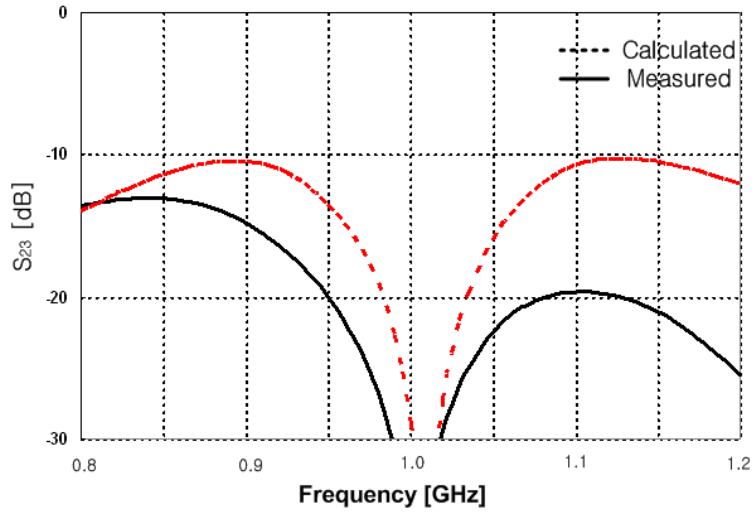


그림 4.4 격리도 시뮬레이션과 측정결과

Fig. 4.4 Calculated and measured Isolation.

실험에서 사용한 칩 커패시터의 소자가 소수점 이하의 정확한 값을 가지지 못하기 때문에 측정결과에서 반사손실이 중심주파수에서 벗어나있다. 그리고 정확하게 -3 dB로 전력이 분배되지 못하고 손실이 발생하였다.

제 5 장 결합계수와 소형화된 $\lambda/4$ 전송선로의 위상변화 관계

5.1 이 론

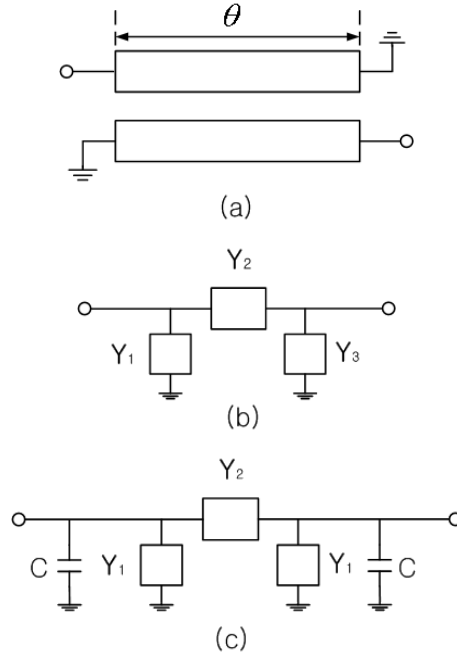


그림 5.1 (a) 단락 결합선로 (b) 단락 결합선로의 π 형 등가모델 (c) $\lambda/4$ 전송선로를 Hirota 방식으로 나타낸 등가모델

Fig. 5.1 (a) Shorted coupled-line pair. (b) π -network Equivalent circuit of shorted coupled-line pair. (c) Equivalent of $\lambda/4$ transmission line by Hirota's methode.

그림 5.1 (a)의 2-port 회로망에서

$$Y_{11} = -j \frac{Y_{0e} + Y_{0o}}{2} \cot \theta, \quad (5.1)$$

$$Y_{12} = -j \frac{Y_{0o} - Y_{0e}}{2} \csc \theta \text{ 이고,} \quad (5.2)$$

그림 5.1 (b)에서

$$\begin{aligned}
Y_1 &= Y_{11} + Y_{12} \\
&= -j \frac{Y_{0o} + Y_{0e}}{2} \cot \Theta - j \frac{Y_{0o} - Y_{0e}}{2} \csc \Theta \\
&= Y_3
\end{aligned}
\tag{5.3}$$

$$Y_2 = -Y_{12} = -j \frac{Y_{0o} - Y_{0e}}{2} \csc \Theta \tag{5.4}$$

그림 5.1 (c)에서 $\lambda/4$ 전송선로는 Hirota의 공식에 의해서 다음과 같이 쓸 수 있다.

$$Y'_{11} = Y_{11} + j\omega C \tag{5.5}$$

$$Y'_{12} = Y_{12} \tag{5.6}$$

$$\therefore S_{21} = \frac{-Y_{12} Y_0}{\Delta Y} \times (-1) \tag{5.7}$$

식 (5.7)에서 알 수 있듯이 결합선로와 π 형 회로의 위상차는 180° 이다.[6]

$$\begin{aligned}
S_{21} &= \frac{-j \frac{Y_{0o} - Y_{0e}}{2} \csc \Theta \times Y_0}{\left(Y_0 - j \frac{Y_{0o} + Y_{0e}}{2} \cot \Theta + j\omega C - j \frac{Y_{0o} - Y_{0e}}{2} \csc \Theta \right)} \\
&\quad \times \frac{1}{\left(Y_0 - j \frac{Y_{0o} + Y_{0e}}{2} \cot \Theta + j\omega C + j \frac{Y_{0o} - Y_{0e}}{2} \csc \Theta \right)}
\end{aligned}
\tag{5.8}$$

S_{21} 의 위상은

$$\begin{aligned} & \frac{3}{2} \pi + \tan^{-1} \frac{1}{Y_0} \left[\frac{Y_{0o} + Y_{0e}}{2} \cot \Theta - \omega C + \frac{Y_{0e} - Y_{0o}}{2} \csc \Theta \right] \\ & + \tan^{-1} \frac{1}{Y_0} \left[\frac{Y_{0o} + Y_{0e}}{2} \cot \Theta - \omega C - \frac{Y_{0e} - Y_{0o}}{2} \csc \Theta \right] \end{aligned} \quad (5.9)$$

결합계수는

$$k = \frac{Y_{0o} - Y_{0e}}{Y_{0o} + Y_{0e}} \quad (5.10)$$

$$Y_0 = \frac{Y_{0o} - Y_{0e}}{2} \quad (5.11)$$

$k = \frac{2Y_0}{Y_{0o} + Y_{0e}}$ 이므로,

$$\frac{Y_{0o} + Y_{0e}}{2} = \frac{Y_0}{k} \quad (5.12)$$

식 (5.11), (5.12)을 식 (5.9)에 대입하면 위상변화는

$$\begin{aligned} & \frac{3}{2} \pi + \tan^{-1} \frac{1}{Y_0} \left[\frac{Y_0}{k} \cot \Theta - \omega C + Y_0 \frac{1}{\sin \Theta} \right] + \tan^{-1} \frac{1}{Y_0} \left[\frac{Y_0}{k} \cot \Theta - \omega C - \right. \\ & \left. \right] \end{aligned} \quad (5.13)$$

식 (3.8), (3.9)에서

$$\omega C_1 = Y_0 \cot \Theta \quad (5.14)$$

$$\begin{aligned}
\omega C &= \omega (C_0 + C_1) \\
&= Y_0 \cot \Theta + \frac{1}{\omega L_0} = Y_0 \cot \Theta + Y_{0e} \cot \Theta \\
&= (Y_0 + Y_{0e}) \cot \Theta
\end{aligned} \tag{5.15}$$

$$Y_0 = \frac{Y_{0o} - Y_{0e}}{2} \text{ 이므로, } Y_0 + Y_{0e} = \frac{Y_{0o} + Y_{0e}}{2} = \frac{Y_0}{k}$$

$$\therefore \omega C = \frac{Y_0}{k} \cot \Theta \tag{5.16}$$

(5.13)식에서 중심주파수에서 모든 k(coupling Coefficient)에 상관없이 위상은 $\frac{3}{2}\pi$ 가 됨을 알 수 있다. 중심주파수 이외의 영역에서는 $\frac{Y_0}{k} \cot \Theta - \omega C$ 성분이 상쇄가 되지 않는다. 이때 k값이 절대적으로 크면 주파수에 따라 위상이 둔감하게 됨을 알 수 있다.

5.2 결합계수에 따른 대역폭과 위상변화 시뮬레이션

단락 결합선로를 사용하여 전송선로를 소형화한 방법은 전송선로의 길이에 대하여 상당한 유연성을 가진다. 그러나 인위적으로 삽입한 공진회로로 인해 좁은 대역폭을 가지게 된다. 그림 5.2은 결합선로의 결합계수와 전송선로 길이의 변화에 따른 전력 증폭기의 대역폭 변화이다. 대역폭은 목표치인 -3 dB에서 3 dB 떨어진 곳까지를 대역폭으로 하였다. 대역폭은 결합계수가 커짐에 따라 대역폭도 늘어남을 볼 수 있다. 본 논문에서 사용한 시뮬레이션 툴은 Agilent ADS를 사용하였다.

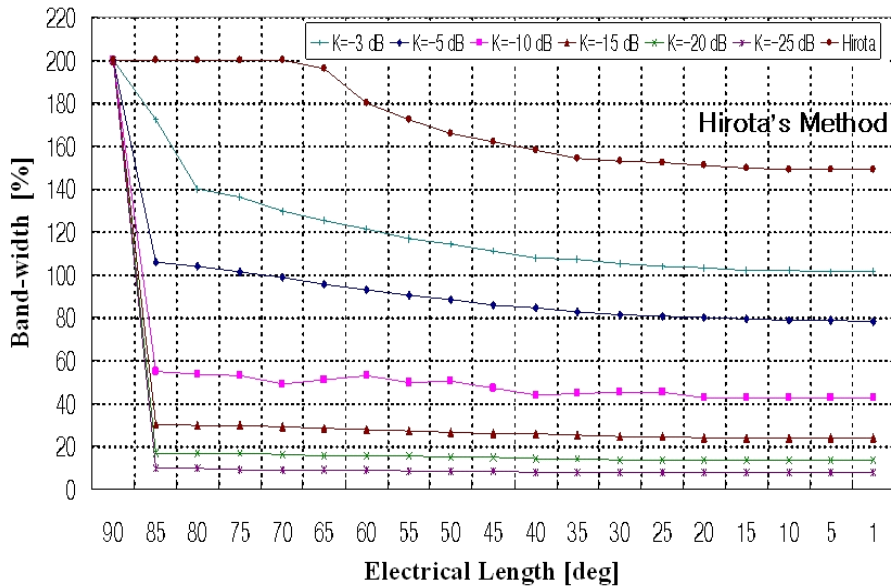


그림 5.2 결합선로의 결합계수와 전송선로 길이의 변화에 따른 전력 증폭기의 대역폭 변화

Fig. 5.2 The bandwidth of the power divider as a function of the shortened transmission line length for various values of coupling coefficient, k .

표 5.1. 결합계수와 소형화된 전송선로의 전기적 길이에 따른 우·기 모드 임피던스.

Table 5.1. even, odd mode impedances as a function of the shortened transmission line length for various values of coupling coefficient. k.

Electrical length [Θ]	Coupling coefficient									
	-3 dB		-5 dB		-10 dB		-15 dB		-20 dB	
	Z _{oe} [Ω]	Z _{oo} [Ω]	Z _{oe} [Ω]	Z _{oo} [Ω]	Z _{oe} [Ω]	Z _{oo} [Ω]	Z _{oe} [Ω]	Z _{oo} [Ω]	Z _{oe} [Ω]	Z _{oo} [Ω]
85	172.03	29.42	91.19	25.55	32.82	17.05	15.35	10.72	7.88	6.45
80	174.02	29.76	92.25	25.84	33.20	17.25	15.53	10.84	7.98	6.53
75	177.42	30.34	94.05	26.35	33.85	17.58	15.83	11.05	8.13	6.65
70	182.37	31.19	96.68	27.08	34.79	18.08	16.27	11.36	8.36	6.84
65	189.09	32.33	100.24	28.08	36.08	18.74	16.87	11.79	8.67	7.09
60	197.89	33.84	104.91	29.39	37.75	19.61	17.69	12.33	9.07	7.42
55	209.21	35.78	110.91	31.07	39.91	20.74	18.67	13.03	9.59	7.79
50	223.72	38.26	113.59	33.22	42.68	22.17	19.96	13.94	10.25	8.39
45	242.36	41.44	128.48	35.99	46.24	24.02	21.63	15.10	11.11	9.09
40	266.61	45.59	141.34	39.59	50.86	26.42	23.79	16.61	12.22	10.00
35	298.79	51.09	158.39	44.37	57.00	29.61	26.66	18.61	13.70	11.21
30	342.75	58.61	181.70	50.90	65.39	33.97	30.59	21.35	15.71	12.85
25	405.51	69.34	214.97	60.22	77.36	40.19	36.19	25.26	18.59	15.21
20	501.07	85.68	265.63	74.41	95.59	49.66	44.73	31.21	22.97	18.79
15	662.16	113.23	351.03	98.33	126.36	65.64	59.09	41.26	30.35	24.83
10	986.59	168.71	523.21	146.56	188.28	97.81	88.07	61.48	45.24	37.01
5	1965.84	336.16	1042.48	292.01	375.05	194.84	175.48	122.49	90.13	73.74

표 5.1에서의 결과를 보면 결합계수가 커질수록, 전기적 길이가 작을수록 우·기 모드 임피던스가 커지는 것을 알 수 있다.

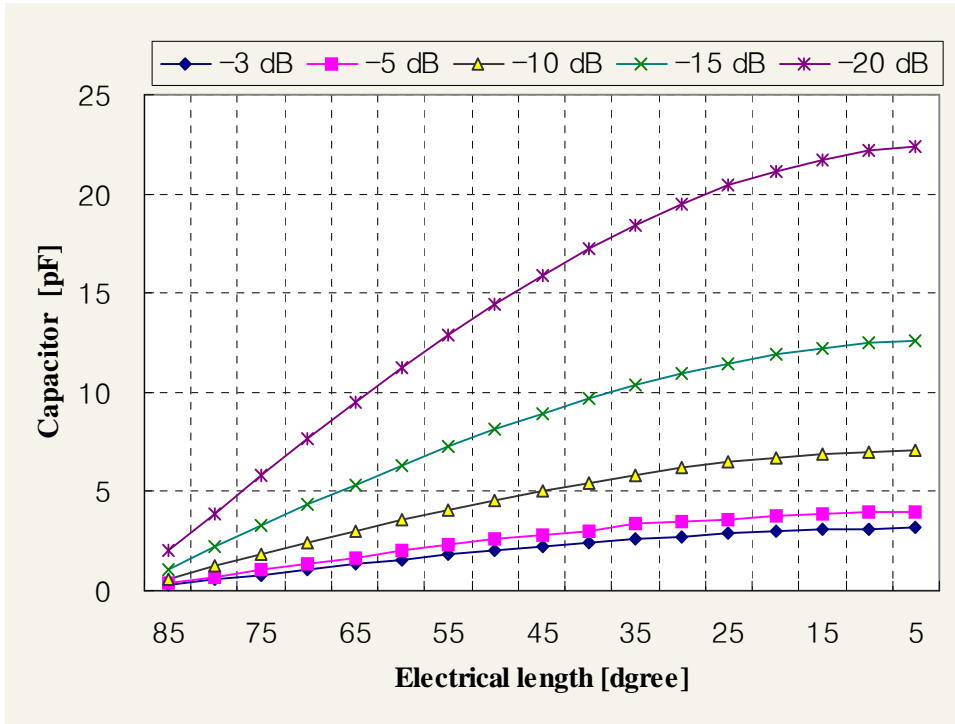


그림 5.3 소형화된 전송선로의 전기적 길이와 결합계수에 대한 병렬 커패시터의 크기

Fig. 5.3 The capacitor value of the power divider as a function of the shortened transmission line length for various values of coupling coefficient, k.

그림의 결과에서 길이가 작아질수록 결합계수가 작을수록 커패시터의 값이 커지는 것을 볼 수 있다. 커패시터의 값은 면적에 비례하기 때문에 MMIC 공정에서 큰 값을 가지는 커패시터는 제품의 크기를 늘리는 이유가 된다. 그러므로 본 논문에서 제안하는 제품을 MMIC 공정으로 만들 경우 결합계수를 크게 하면 커패시터 값을 작게 할 수 있다.

즉 결합계수를 크게 하면 그림 5.2와 5.3에서 알 수 있듯이 넓은 대역폭과 작은 커패시터 값을 가지는 전력 분배기를 만들 수 있다는 것을 알 수 있다.

5.3 가지결합기의 경우.

그림 5.4의 일반 단락결합선로를 그림 5.5와 같이 집중정수소자를 이용한 π 형 회로를 사용해 소형화 할 수 있다. 또한 제3장 3.2의 방법으로 각각 35.4Ω , 50Ω 의 가지결합기의 $\lambda/4$ 전송선로를 소형화할 수 있다. 단락결합선로를 사용하여 구상한 결합기의 모양은 그림 5.6과 같이 된다.

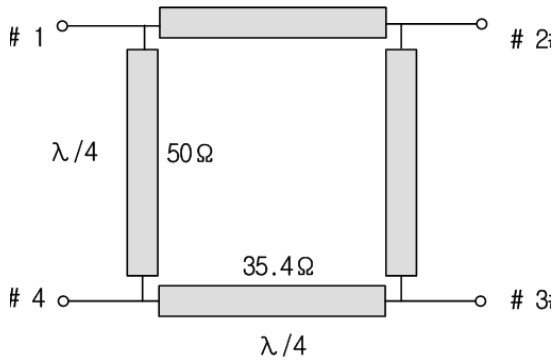


그림 5.4 일반 가지결합기

Fig. 5.4 normal branch-line coupler.

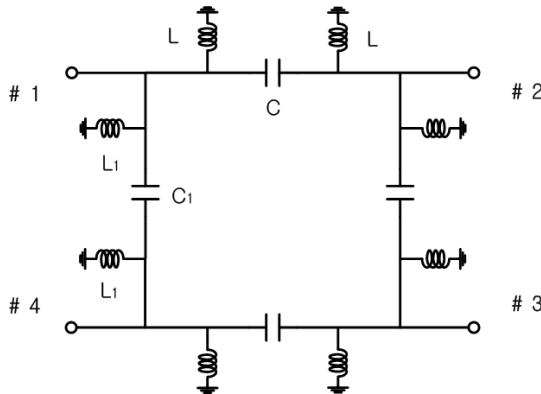


그림 5.5 집중정수 소자를 사용한 가지결합기

Fig. 5.5 lumped branch-line coupler.

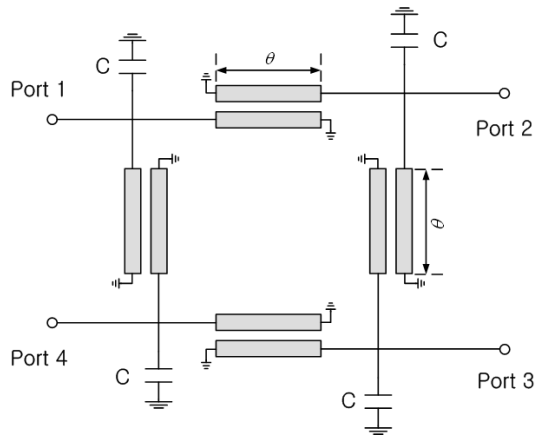
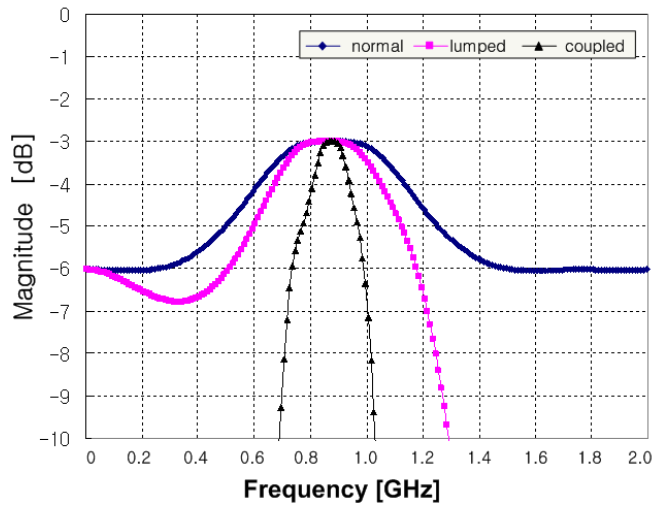
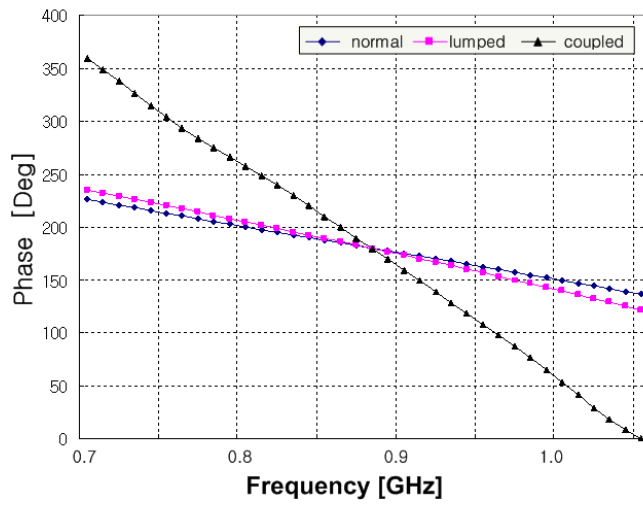


그림 5.6 단락결합선로를 이용하여 소형화된 가지결합 선로
 Fig. 5.6 Branch-line coupler using shorted coupled-line pair.

위의 세 가지 가지 결합기의 삽입손실과 위상변화를 비교하였고 그림 5.7은 시뮬레이션 결과이다. 결합기의 중심주파수는 880 MHz이고 그림 5.6의 소형화된 전송선로의 전기적 길이는 모두 15° 로 하였고, 결합계수는 -10 dB로 하였다. 단락 결합선로를 사용한 결합기의 위상변화가 제일 큼을 알 수 있다.



(a)



(b)

그림 5.7. (a) 가지결합기의 삽입손실 비교 (b) 위상 비교
 Fig. 5.7. (a) comparison of Insertion loss. (b) comparison of phase.

제 6 장 결합계수가 큰 소형화된 전력분배기의 시뮬레이션과 측정

제5장 5.2의 자료에 근거하여 결합계수를 높여 대역폭을 더 넓히고 커패시터 값을 더욱 작게 하는 것이 설계목표이다. $Z_{0e} = 154.483 \Omega$, $Z_{0o} = 57.835 \Omega$ 이고 이에 따른 결합계수는 -6.836 dB 이다. 이전 -15 dB 보다 결합계수를 약 8 dB 증가시켰다. 소형화된 전송선로의 전기적 길이는 22.48° 이고, 이전의 15° 보다는 약 7.5° 더 길어졌다. 병렬 커패시터의 값은 4.57 pF 이고, 이것은 이전의 12 pF 보다 훨씬 작은 값을 가지는 것을 알 수 있다. 제작에는 유전율 3.5, 두께 1.5mm인 Teflon 기판을 사용하였고, 중심 주파수는 1GHz이다.

측정결과 시뮬레이션과 거의 유사한 결과를 보였고, 이전에 제작한 전력 분배기의 대역폭이 25%인 반면, 결합계수를 크게 하여 제작한 전력 분배기의 경우는 58.5%로 약 2배가 넘는 대역폭의 증가를 보였다.

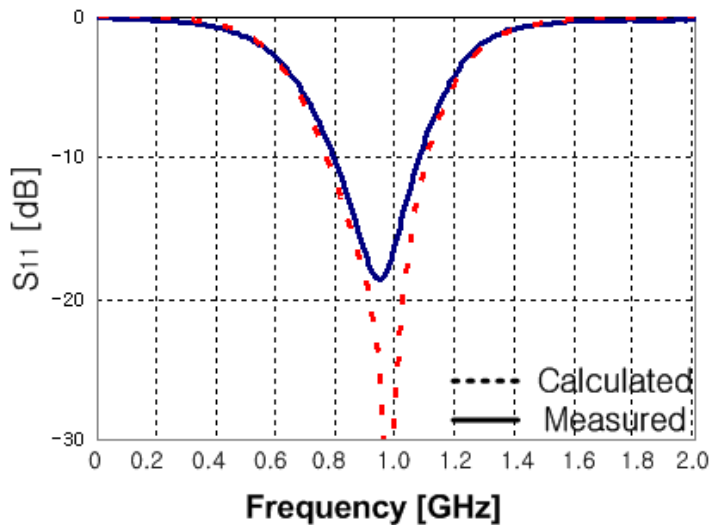
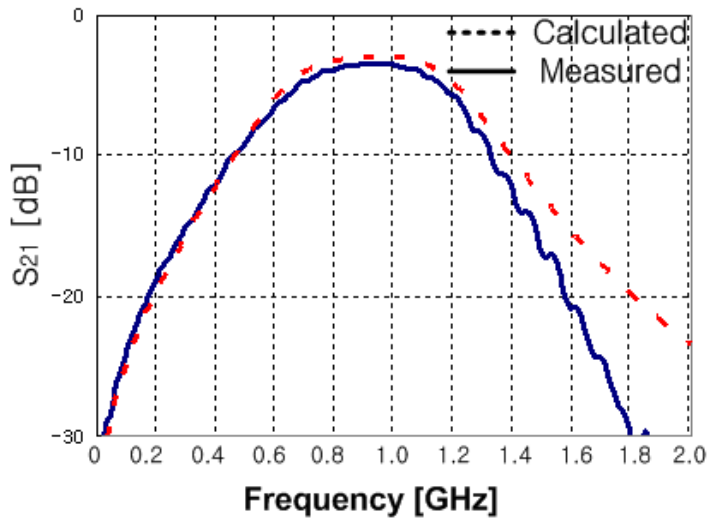
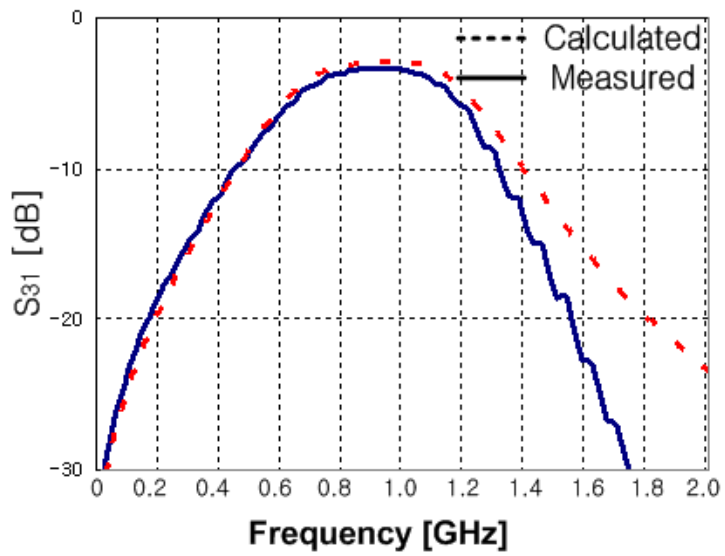


그림 6.1 반사손실 시뮬레이션과 측정결과
Fig. 6.1 Calculated and measured Return loss.



(a)



(b)

그림 6.2 삽입손실 시뮬레이션과 측정결과 (a) S21 (b) S31
 Fig. 6.2 Calculated and measured Insertion loss. (a) S21. (b) S31.

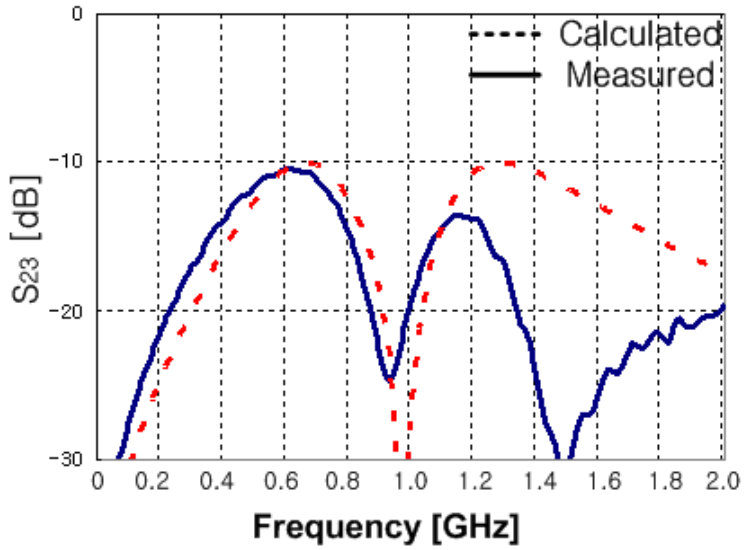


그림 6.3 격리도 시뮬레이션과 측정결과
 Fig. 6.3 Calculated and measured Isolation.

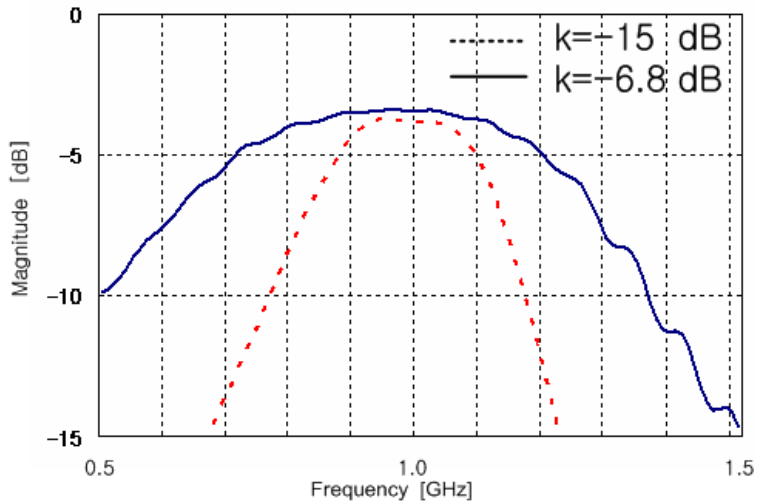


그림 6.4 결합계수가 작은 경우와 큰 경우의 전력분배기의 삽입손실
 Fig. 6.4 Insertion loss in case of large k and small k.

표 6.1. 결합계수가 작은 경우와 큰 경우의 전력분배기의 특성

Table 6.1. characteristic in case of large k and small coupling coefficient k.

	-15 dB	-6.8 dB
Electrical Length [Degree]	15°	22.5°
Capacitor [pF]	12	4
Insertion loss [dB]	3.5	3.3
Bandwidth [%]	25	58.5

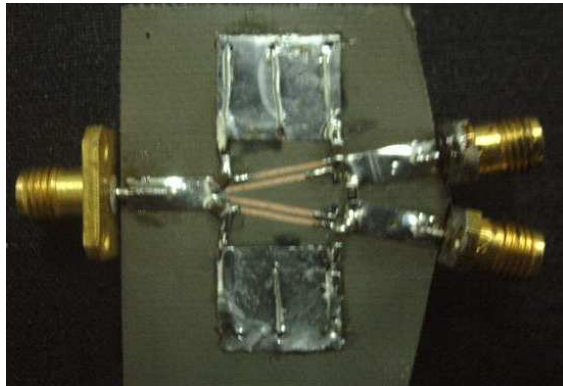


그림 6.4 소형화된 전력 분배기 제작사진

Fig. 6.4 Photograph of the fabricated reduced-size power divider.

제 7 장 결 론

단락 결합선로를 사용하여 전력 분배기를 소형화하는 새로운 방법을 제시하였다. $\lambda/4$ 전송선로를 기존의 $\lambda/4$ 전송선로보다 $1/6$ 만큼 더 작게 제작하였다. 그리고 임피던스를 더 높게 하면 $\lambda/24$ 보다 더 작게 만들 수 있다. 마이크로스트립 선로로 소형 월킨슨 전력분배기를 제작하여 측정한 결과는 좋은 삽입손실(-3.5 dB), 좋은 반사손실과 우수한 격리 도를 보여주었다. 그러나 25 %의 좁은 대역폭 특성을 보였다. 이것을 해결하기 위해 대역폭이 결합계수가 커짐에 따라 넓어진다는 것을 결합계수와 위상관계의 이론으로 증명하였고, 시뮬레이션으로 확인하였다. 또한 제작하여 측정한 결과 이전에 제작한 것보다 길이는 약 7.5° 더 길어 졌으나 대역폭은 58.5 %로 더 넓어짐을 확인하였다. 본 논문에서 제시한 소형화 방법은 크기에 대하여 상당한 유연성을 가지므로 MMIC 공정을 사용하면 더 크기를 작게 만들 수 있다. 그리고 좁은 대역폭 문제도 결합계수를 이용해 해결할 수 있다. 본 논문에서 제시한 방법은 $\lambda/4$ 전송선로가 사용되는 방향성 결합기/rat race, 평행 증폭기, delay line, balun, balanced mixer, 변조기, 그리고 reflection type phase shifter등에 응용될 수 있다.

참 고 문 헌

- [1] B. Piernas, K. Nishikawa, T. Nakagawa and K. Araki, "Improved Three-Dimensional GaAs Inductors," *IEEE MTT-S Int. Microwave Symp. Dig.* pp. 189-192, May 2001.
- [2] R. K. Gupta, and W. J. Gestinger, "Quasi-lumped-element 3-and 4-part networks for MIC and MMIC applications," *IEEE MTT-S Int. Microwave Symp. Dig.* pp. 409-411, 1984.
- [3] T. Hirota, A. Minakawa and M. Muraguchi "Reduced-Size Branch-Line and Rat-Race Hybrids for Uniplanar MMIC's," *IEEE Trans. Microwave Theory Tech.* vol.38, no. 3, pp.270-275, March 1990.
- [4] Gipprich, J. W, "A New Class of Branch Line Directional Coupler," *IEEE MTT-S Int. Microwave Symp. Dig.* pp.589-592, 1993.
- [5] G. Matthaei, L. Young and E.M.T. Jones, *Microwave Filters, Impedance-Matching networks, and Coupling Structures*, Artech House, pp.220, 1980.
- [6] Boire, "A 4.5 to 18 GHz Phase Shifter," *Microwave Symposium Digest, MTT-S International* , Volume. 85 Issue, pp 601-604, Jun 1985.

감사의 글

전파공학과 대학원의 입학이 어제 같은데 어느덧 졸업논문의 감사의 글을 쓰고 있습니다. 우선 대학원 생활 2년이라는 여정동안 제게 많은 도움을 주신 모든 분들에게 진심으로 감사드립니다.

본 논문이 있기까지 여러모로 신경써주시고 많은 가르침을 주신 지도교수님인 강인호 교수님과 바쁘신 와중에도 저의 논문 때문에 고생하시고 많은 조언을 주신 조형래 교수님과 윤영 교수님께 감사의 말씀을 드립니다. 또한 전파공학과와의 발전을 위해 애쓰시고 계시는 김동일 교수님, 정지원 교수님, 김기만 교수님 그리고 민경식 교수님께 지면으로나마 감사드립니다.

마이크로파 실험실의 동환이 형과 지금은 졸업하였지만 식당 아줌마에게 닮아서 형제라는 오해를 샀지만 많은 도움을 준 실험실 선배 병구 형, DSP 실험실의 힘이 능사인 외형이 형, 지금은 결혼하여 아저씨가 된 윤준이 형 그리고 대학원 회장으로 고생하는 성준이 형에게 감사드립니다. 그리고 힘들 때 동고동락하여 몸이 부은 같은 실험실 진산이, 썰렁한 개그가 전문인 현이 형, 로O헨OO대마왕인 정훈이 형, 프라모델과 군사 마니아인 인용이와 게임을 하며 저를 챙기느라 힘들어한 동식이에게 고마움을 전합니다. 그 외 실험실 선후배님들께 감사드리며, 좋은 일들과 행복만이 깃들기를 기원합니다.

그리고 큰형으로써 제대로 챙겨주지도 못하지만 항상 열심히고 착한 동생인 재훈이와 미란에게 고마움을 전합니다. 마지막으로 못난 아들이지만 항상 지켜봐 주시고 격려해주신 아버지, 어머니께 진심으로 감사의 말을 전합니다.

제게 많은 도움을 주신 여러분들을 봐서라도 항상 밝고 열심히 최선을 다하는 삶을 사는 재교가 되겠습니다.