

工學碩士 學位論文

고조파를 억제하는 전송선로를 이용한
전력 증폭기의 효율 및 전력부가효율 개선에 관한 연구

A Study on Improvement of the Efficiency and PAE of
Power Amplifier using Harmonic Suppression Transmission Line

指導教授 姜 仁 鎬

2004年 2月

韓國海洋大學校 大學院

電 波 工 學 科

朴 珍 山

本 論文을 朴珍山の 工學碩士 學位論文으로 認准함.

委員長：工學博士 金基萬 (印)

委 員：工學博士 朴東國 (印)

委 員：工學博士 姜仁鎬 (印)

2004年 2月

韓國海洋大學校 大學院

電波工學科

朴 珍 山

목 차

Abstract

Nomenclature

제 1 장 서론	1
제 2 장 고조파 억제 전송선로 이론	3
2.1 T-형 전송선로	3
2.1 π -형 전송선로	6
2.1 T-형과 π -형을 이용한 $3\lambda/4$ 고조파 억제 전송선로	6
2.1 고조파 억제 전송선로의 측정결과 및 분석	9
제 3 장 고조파 억제 전송선로를 이용한 전력증폭기	12
3.1 전력증폭기의 특성	12
3.2 전력이득	16
3.3 안정성	18
3.4 전력 효율과 전력 부가 효율	19
3.5 전력 증폭기 설계 및 제작	21
3.6 전력증폭기의 측정결과 및 비교분석	22
제 4 장 고조파 억제 전송선로를 이용한 3-dB 브랜치라인 하이브리드 결합기	27
4.1 3-dB 브랜치라인 하이브리드 결합기	27
4.2 고조파 억제 전송선로를 적용한 3-dB 하이브리드 결합기	32
4.3 제작 및 측정결과	33

제 5 장 고조파 억제 커플러를 이용한 평형증폭기	35
5.1 평형증폭기 이론	35
5.2 제작 및 측정결과	36
제 6 장 결 론	41

참고 문헌

Abstract

The main design points of a power amplifier are focused on output power and efficiency of power amplifier. One of the methods to improve the output power and efficiency is to terminate the harmonics at the output. Among the harmonics, the second harmonic is especially in want of tuning, because its magnitude is relatively larger than the other harmonics. Many works have been reported for harmonic termination.

In this thesis, high efficiency power amplifier was designed with harmonic suppression transmission line. The harmonic suppression transmission line can suppress the n -th harmonic output. The harmonic suppression transmission lines consist of π -type transmission line with two $\lambda/4n$ open stub and T-type transmission line with one $\lambda/4n$ open stub. Experimental results show that this transmission line has wide stop-band and good pass band characteristics.

In order to verify the improvement of the harmonic suppression transmission line amplifier, harmonic suppression transmission line amplifier was compared normal amplifier. As the result of measurement, the output power and of the harmonic suppression transmission line amplifier were improved as 0.2~1.6 dB. PAE(Power Added Efficiency) were improved as 17%. Besides, all the harmonics were suppressed.

And the balanced amplifier designed with harmonic suppression coupler. As the result of measurement, the output power and of the balanced amplifier using harmonic suppression coupler were improved as 0.1~1.64 dB. PAE(Power Added Efficiency) were improved as 11%.

Nomenclature

G : Power gain

G_T : Transducer power gain

G_P : operation power gain

G_A : available gain

K : Stability factor

P_i or (P_{in}) : RF input power

P_o or (P_{out}) : RF output power

P_{dc} : DC power

P_d : Power dissipation

P_{1dB} : The 1-dB gain compression point

[S] : Scattering matrix

Z_o : Characteristic impedance

Z_S : Source impedance

Z_L : Load impedance

Z_{in} : The input impedance

Z_{out} : The output impedance

Γ_{in} : The input reflection coefficient

Γ_{out} : The output reflection coefficient

Γ_S : The source reflection coefficient

Γ_L : The load reflection coefficient

Δ : Delta factor

제 1 장 서 론

주파수를 가지고 있는 어떤 주기적 성분은, 그 주파수가 2배, 3배, 4배가 되는 지점에서 유사한 특성을 가지게 된다. 고조파(Harmonic)의 정의는 기본주파수의 배수 주파수에서 발생하는 기생주파수 성분을 말한다. RF 시스템에 필수적인 증폭기, 혼합기 등은 이러한 비선형 소자들을 사용해야 하기 때문에 결국 회로와 시스템 전반에 걸쳐 고조파들이 발생할 수밖에 없다. 이러한 고조파들은 주로 능동회로를 지나면서 증폭된 고조파들의 조합과 상호변조왜곡(IMD ; Intermodulation Distortion)을 만들어내기 때문에 문제가 된다[1].

무선 통신의 회로중에서 전력이 가장 크게 소모되는 부분은 출력단의 증폭 회로이며, 전력 증폭기는 출력 회로의 주요 부분이다. 더구나 전력 증폭기의 구동 전력은 일정하게 제한되어 있으므로 증폭기 설계 시 가장 중요한 요소는 출력 전력과 전력 부가 효율(PAE ; Power Added Efficiency)이다. 전력증폭기의 효율 개선은 출력단에 고조파 감쇄 특성을 갖는 개방 및 단락 튜닝 회로를 구현함으로써 가능하다[2]. 이외에도 주기적인 PBG(Photonic Bandgap) 구조나 DGS(Defected Ground Structure)를 출력단에 형성하여 증폭기의 효율과 출력을 개선시키는 방법이 제시되기도 하였다[3][4]. 그러나 이 방법은 적용 가능한 주파수 대역폭이 좁고, 고조파 차수에 비례하여 상응하는 개방 및 단락 튜닝 회로가 부가되어야 하는 단점이 있다.

그 대안으로 T-형 전송선로 등가회로와 π -형 전송선로 등가회로를 이용한 고조파 억제 전송선로 구조를 출력단에 형성하여 증폭기의 효율과 출력을 개선시키는 방법을 제시하였다. 고조파 억제 전송선로는 임의의 길이를 가지는 일반전송선로 자체에 고조파 억제 성능을 부여할 수 있고, 전송선로를 가지는 회로에 여러 가지 방법으로 응용할 수 있는 장점이 있다[5].

본 논문은 고조파 억제 전송선로의 특성을 확인하고 이것을 이용하여 고조파 억제에 의한 전력증폭기의 출력 전력 및 전력 부가 효율 개선을 실험적으로 증명하고자 한다. 또한 응용방법의 한가지로 고조파 억제 결합기와 결합기를 이용한 평형증폭기도 제작 및 실험하고자 한다. 본 논문의 2장에서는 T-형 전송선로 등가회로와 π -형 전송선로 등가회로를 이용한 고조파 억제 전송선로에 대해 설명하고, 3장에서는 고조파 억제 전송선로를 이용한 전력증폭기 제작 및

실험결과를 나타내었다. 4장에서는 2장에서 제작 측정된 고조파 억제 전송선로를 이용하여 3-dB 브랜치라인 하이브리드 결합기를 제작, 그 특성을 확인하고 5장에서는 고조파 억제 결합기를 사용한 평형증폭기와 일반 평형증폭기의 효율 개선 정도를 비교분석한 뒤 6장에서 결론을 맺는다.

제 2 장 고조파 억제 전송선로 이론

고조파 억제 전송선로는 기본적으로 일반적인 전송선로의 길이를 줄이는 이론을 응용하고 있다. 2장에서는 먼저 길이를 줄이는 두가지 이론을 설명하고 그 이론을 응용하여 고조파를 억제하는 전송선로의 설계법과 제작결과 및 특성을 설명한다.

2.1 T-형 전송선로

그림 2.1(a)는 일반적인 임의의 길이를 가지는 전송선로의 등가회로를 나타내고 있다. Z_0 는 전송선로의 특성 임피던스를 나타내며 θ 는 전기적 길이를 나타내고 있다. 그림 2.1(b)는 임의의 길이를 가지는 전송선로를 병렬 커패시터를 사용하여 길이를 줄인 T-형 전송선로의 등가회로를 나타내고 있으며 Z_1 , θ_1 , C_1 은 각각 T-형 전송선로의 특성 임피던스와 전기적 길이, 병렬 커패시터 값을 나타낸다.

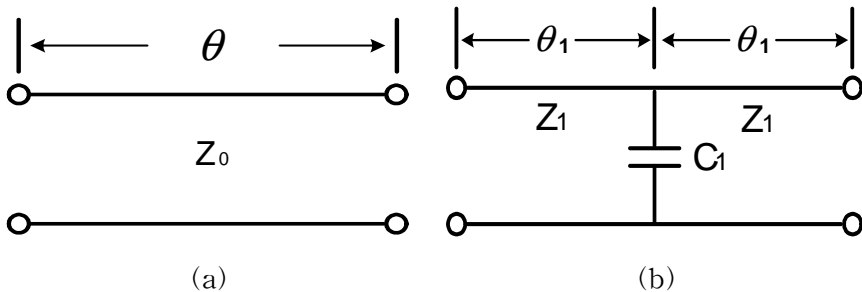


그림 2.1 전송선로 등가회로.

(a) 일반 전송선로 (b) T-형 전송선로

Fig. 2.1 Transmission line equivalent circuit.

(a) Normal Transmission line (b) T-type Transmission line

일반적인 전송선로의 ABCD 행렬은 아래와 같다.

$$\begin{pmatrix} \cos \theta & jZ \sin \theta \\ j \frac{\sin \theta}{Z} & \cos \theta \end{pmatrix} \quad (2.1)$$

그림 2.1(b)의 전체 ABCD 행렬은

$$\begin{aligned} & \begin{pmatrix} \cos \theta_1 & jZ_1 \sin \theta_1 \\ j \frac{\sin \theta_1}{Z_1} & \cos \theta_1 \end{pmatrix} \begin{pmatrix} 1 & 0 \\ j\omega C_1 & 1 \end{pmatrix} \begin{pmatrix} \cos \theta_1 & jZ_1 \sin \theta_1 \\ j \frac{\sin \theta_1}{Z_1} & \cos \theta_1 \end{pmatrix} \\ = & \begin{pmatrix} \cos^2 \theta_1 - Z_1 \omega C_1 \cos \theta_1 \sin \theta_1 - \sin^2 \theta_1, & jZ_1 \cos \theta_1 \sin \theta_1 - jZ_1^2 \omega C_1 \sin^2 \theta_1 + jZ_1 \sin \theta_1 \cos \theta_1 \\ j \frac{\sin \theta_1 \cos \theta_1}{Z_1} + j\omega C_1 \cos^2 \theta_1 + j \frac{\cos \theta_1 \sin \theta_1}{Z_1}, & -\sin^2 \theta_1 - Z_1 \omega C_1 \sin \theta_1 \cos \theta_1 + \cos^2 \theta_1 \end{pmatrix} \end{aligned} \quad (2.2)$$

$\cos^2 \theta - \sin^2 \theta = \cos 2\theta$ 이므로, 전체 ABCD 행렬은 간단히 식 (2.3)과 같이 나타낼 수 있다.

$$\begin{pmatrix} \cos 2\theta_1 - \frac{1}{2} Z_1 \omega C_1 \sin 2\theta_1, & jZ_1 \sin 2\theta_1 - jZ_1 \omega C_1 \sin^2 \theta_1 \\ j \frac{\sin 2\theta_1}{Z_1} + j\omega C_1 \cos^2 \theta_1, & \cos \theta_1 - \frac{1}{2} Z_1 \omega C_1 \sin 2\theta_1 \end{pmatrix} \quad (2.3)$$

두 행렬 식을 이용하여 T-형 전송선로의 특성임피던스인 Z_1 과 병렬 커패시터인 C_1 의 값을 구할 수 있다. T-형 등가회로의 임피던스 Z_1 은

$$Z_1 = \frac{t'}{2} \pm \sqrt{(Z)^2 + \frac{1}{4}(t')^2} \quad (2.4)$$

이고, 여기서 t' 은 다음과 같다.

$$t' = 2 \frac{Z(\cos 2\theta_1 - \cos \theta)}{\sin \theta \sin 2\theta_1} \quad (2.5)$$

T-형 등가회로의 병렬 커패시터의 값은 식 (2.6)으로 구할 수 있다.

$$C_1 = \frac{t}{wZ_1} \quad (2.6)$$

식 (2.6)의 t 는 다음과 같다.

$$t = \frac{2(\cos 2\theta_1 - \cos \theta)}{\sin 2\theta_1} \quad (2.7)$$

T-형 전송선로의 전기적 길이인 θ_1 은 임의의 값을 정해줄 수 있으며, 이것은 선로 길이 문제에 대해 유연성을 가짐을 의미한다[5].

2.2 π -형 전송선로

그림 2.2는 π -형 전송선로 등가회로를 나타내고 있다. 임의의 길이를 가지는 전송선로를 병렬 커패시터를 사용하여 길이를 줄인 π -형 전송선로의 등가회로를 나타내고 있으며 Z_2 , θ_2 , C_2 은 각각 T-형 전송선로의 특성 임피던스와 전기적 길이, 병렬 커패시터 값을 나타낸다.

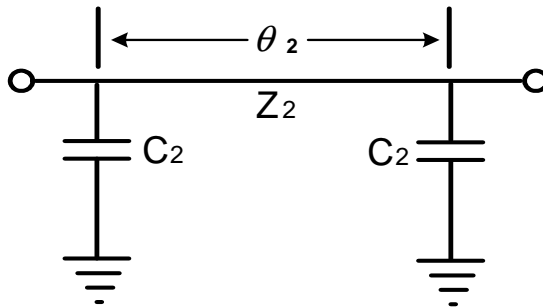


그림 2.2 π -형 전송선로 등가회로

Fig. 2.2 π -type transmission equivalent circuit

π -형 등가회로의 임피던스와 병렬 커패시터 값은 Hirota가 제안한 아래의 두 식으로 구할 수 있다. [6]

$$Z_2 = \frac{\sin \theta}{\sin \theta_2} Z \quad (2.8)$$

$$w C_2 = \frac{1}{Z_2 \sin \theta_2} (-\cos \theta + \cos \theta_2) \quad (2.9)$$

위의 두 식은 임의의 전기적 길이에서도 성립한다.

2.3 T-형과 π -형을 이용한 $3\lambda/4$ 고조파 억제 전송선로

T-형 등가회로를 이용하여 제작할 경우는 하나의 고조파 성분을 억제할 수 있다. 반면 Hirota의 이론을 사용하여 π -형 등가회로를 구현하였을 경우엔 2개의 고조파 성분을 억제할 수 있다. 이것은 T-형은 하나의 병렬 커패시터를 가지고 π -형은 두개의 병렬 커패시터를 가지기 때문이다. 고조파 억제의 기본적인 원리는 두 가지 등가회로에서 나타나는 병렬 커패시터 값을 개방 스테르브로 구현하고 이 스테르브의 길이와 폭을 조절, 구조적 공진을 발생시켜 n번째 고조파성분을 제거하는 것이다.

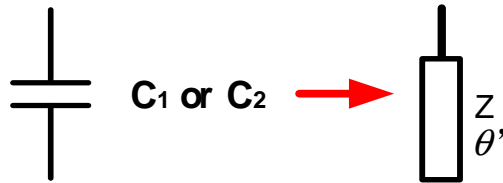


그림 2.3 병렬 커패시터의 개방 스테르브 변환.

Fig. 2.3 conversion open stub of shunt capacitor

실제로는 $\lambda/4$ 전송선로를 3등분하여 각각 T-형과 π -형을 결합하여야 하지만 이 경우 각 개방 스테르브의 임피던스가 굉장히 높아 실제 제작에 큰 어려움이 따른다. 그래서 고조파를 제거하는 특성을 확인하기 위해 270° 전송선로를 90° 씩 3등분하여 각 90° 길이의 등가회로를 각각 T-형과 π -형으로 구현하였다. 전체적으로 5개의 개방 스테르브를 가지며, 각 스테르브에 의해 5개 차수의 고조파가 제거될 수 있도록 설계하였다.

그림 2.4는 $3\lambda/4$ 전송선로를 90° 씩 3등분하여 각각의 등가회로를 T-형과 π -형으로 구현한 것이다. 이 그림에서 개방 스테르브의 전송선로는 $\lambda/4$ 전송선로를 사용할 때보다 훨씬 낮아져 실제 제작이 더 쉬워진다.

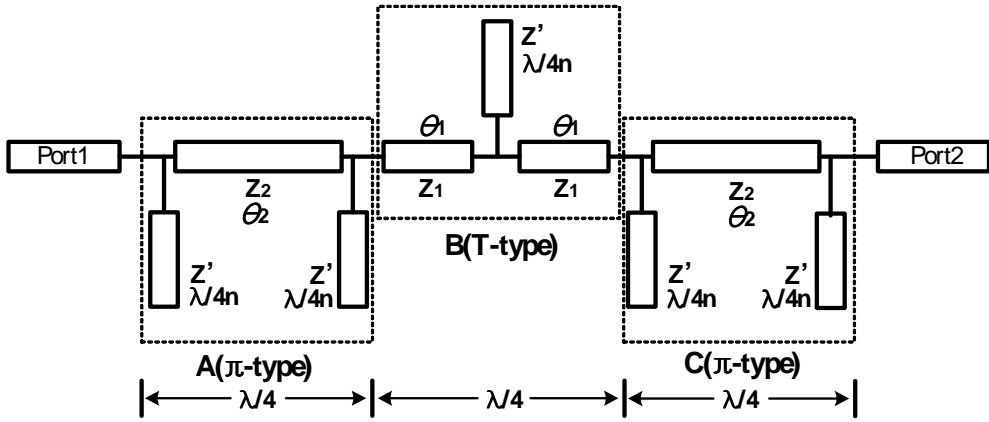


그림 2.4 n=5 고조파억제 전송선로 ($\Theta=270^\circ$)

Fig. 2.4 n=5 harmonic suppression transmission line ($\Theta=270^\circ$)

위 그림에서 보는 바와 같이 각 A,B,C 부분의 파라미터를 중심주파수 880MHz에서 계산하여 종합하는 방식으로 설계하였다. 개방 스테브의 전기적 길이 θ' 은 제거하고자 하는 고조파의 차수로부터 구할 수 있고, 임피던스는 T-형과 π -형 등가회로에서 구해지는 wC 값으로부터 구할 수 있다.

실제 파라미터를 구하는 식은

$$Z' = \frac{\tan \theta'}{wC} \quad (2.10)$$

$$\theta' = \frac{\lambda}{4n} \quad (2.11)$$

여기에서 Z' 과 θ' 은 각 개방 스테브의 특성 임피던스와 전기적 길이이며 n은 억제하고자 하는 고조파의 차수를 의미한다. 위 식들을 이용하여 각 전송선로의 임피던스와 전기적 길이는 표 2.1에 나타내었다.

표 2.1 n=5 고조파 억제 전송선로 파라미터

Table 2.1 n=5 Harmonic suppression transmission line parameter

		$Z'(\Omega)$	θ'
A	'Z'(n=2)	73	45°
	Z_2	61.6	60°
	'Z'(n=3)	43.5495	30°
B	Z_1	122.59	30°
	'Z'(n=4)	31.158	22.5°
	Z_1	122.59	30°
C	'Z'(n=5)	24.83	18°
	Z_2	61.6	60°
	'Z'(n=6)	20.519	15°

계산된 파라미터를 사용하여 제작을 위한 설계 레이아웃을 그림 2.5에 나타내었다.

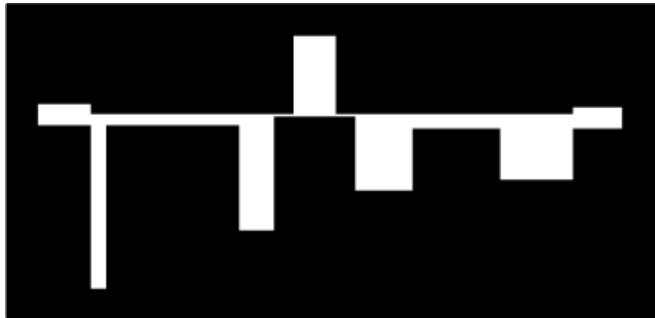


그림 2.5 $3\lambda/4$ 고조파 억제 전송선로 레이아웃

Fig. 2.5 The layout of $3\lambda/4$ harmonic suppression transmission line

2.4 고조파 억제 전송선로의 측정결과 및 분석

제작된 고조파 억제 전송선로를 그림 2.6에 나타내었다. 전송선로의 제작에는 두께 1.52mm, 유전율 3.5의 Teflon 기판을 사용하였으며, 측정은 회로망 분석기(Network Analyzer)를 이용하였다.

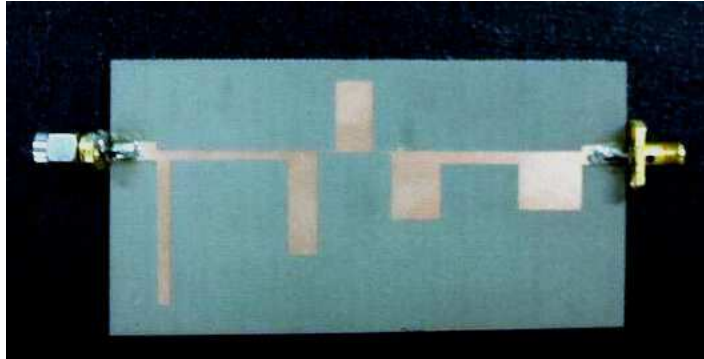


그림 2.6 제작된 고조파 억제 $3\lambda/4$ 전송선로

Fig. 2.6 Fabricated harmonic suppression $3\lambda/4$ transmission line

회로망 분석기를 이용해 측정한 결과를 그림 2.7에 그래프로 나타내었다. 그래프 맨 좌측의 세로 점선은 중심주파수인 880MHz를 나타내며, 억제하고자 하는 각 고조파 차수별 차단특성을 확인하기 쉽도록 그래프에 표시하였다.

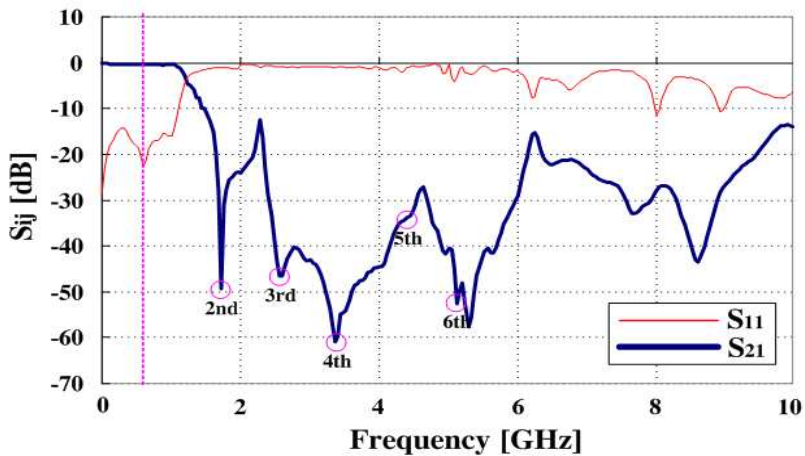


그림 2.7 고조파 억제 전송선로의 측정결과

Fig. 2.7 Characteristic of harmonic suppression transmission line

측정결과 1GHz ~ 10GHz 에서 약 -15dB이상의 차단특성을 보이고 있다. 통

과대역의 전달특성은 1GHz까지 0.3dB로 나타났다. 다만 5GHz 이상에서 반사 특성이 나빠지는 것을 확인할 수 있다. 이것은 전송선로의 특성상 10GHz라는 광대역에서 사용하기에는 문제가 있음을 나타내며, 실험에서는 원하는 고조파를 차단할 수 있는지에 대한 특성파악을 위해 10GHz까지 측정했다.

제 3 장 고조파 억제 전송선로를 이용한 전력증폭기

3.1 전력 증폭기의 특성

통신 시스템의 송신단에서 높은 전력을 낼 수 있는 RF 전력증폭기가 요구된다. RF 전력 증폭기는 소신호 증폭기와는 다르게 비선형 특성을 가지며, 전력 증폭기에 사용되는 전력 트랜지스터는 높은 전류를 수용할 수 있도록 여러 개의 베이스(base)와 에미터(emitter)를 병렬 연결한 구조나 중첩된 구조로 제작된다[7][8].

따라서 전력 트랜지스터의 입, 출력 임피던스가 수Ω으로 매우 낮다. 이러한 전력 트랜지스터의 낮은 임피던스로 인하여 50Ω 부하에 정합시키기가 소신호 증폭기보다 더욱 어렵다. 또 높은 전력에서 동작하기 때문에 많은 열이 발생하므로 이에 대한 해결책도 필요하다. 이러한 전력 증폭기의 특성으로는 다음 몇 가지가 있다.

(1) 비선형성(nonlinearity)

소신호 증폭기와 높은 신호 전력에서 동작하는 RF 전력증폭기 사이의 가장 큰 차이점은 선형적으로 동작하는가 아니면 비선형적으로 동작하는가에 있다. 물론 소신호 증폭기도 비선형성을 가지고 있지만 그 신호가 미약하기 때문에 무시할 수 있다. 일반적으로 증폭기는 DC 전원과 입력 신호가 인가되어 보다 높은 전력의 출력 신호를 발생시키는 것을 말한다. 이들의 입력과 출력과의 사이에는 항상 에너지 보존의 원리에 따라 열역학 법칙을 만족시켜 주며 동작을 하게 된다[9]. 일반적으로 증폭기는 입력 신호 레벨이 증가하더라도 출력 신호는 선형적으로 증가하지 않고, 비선형적으로 증가하는 이득 포화 현상이 나타나게 된다.

(2) 비선형 고조파 생성

비선형(nonlinear) 소자는 내부의 반도체소자 물성과 접합의 문제로 인해 비선형적인 특성을 가진다. 비선형 소자인 트랜지스터나 다이오드 등은 단 하나의 주파수 입력이 있더라도 고조파를 생성한다.

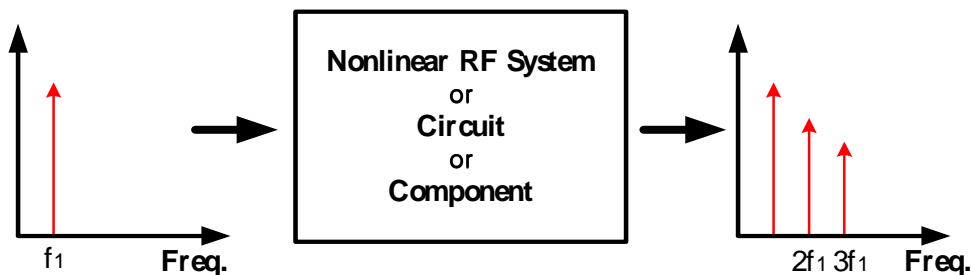


그림 3.1 비선형 고조파 생성

Fig. 3.1 Nonlinear harmonic generation

원하지 않는 비선형 소자의 고조파들은 시스템적으로 선형성을 깨뜨리는 주요한 원인이 된다. 이러한 비선형 입출력 특성을 수식으로 풀어보면 입력신호 x 가 아래식과 같은 주파수를 가진 AC신호일때

$$x = A \cos(\omega t) \tag{3.1}$$

x 대신에 위의 코사인 함수를 넣어보면 출력은 아래 식과 같이 표현된다.

$$y = a + bA \cos \omega t + cA^2 \cos^2 \omega t + dA^3 \cos^3 \omega t \dots \tag{3.2}$$

위의 식(3.2)의 \cos 대입수식을 각 차수별로 풀어보면, 삼각함수 공식에 의거하여 주파수가 없는 DC항과 $\cos 2\omega t$ 라는 성분이 나타난다. 이것은 2ω , 즉 2배 주파수에 해당하는 고조파 성분이다. 3승의 항에서도 역시 $\cos \omega t$ 의 원천주파

수 성분과, $\cos 3\omega t$ 라는 3배 주파수의 고조파 성분이 나타난다. 나머지 4승 이후의 항들도 계속 풀어보면, 점점 작아지긴 하지만 기본주파수의 배수에 해당하는 고조파 주파수 항이 나오는 것을 알 수 있다. RF 시스템에 필수적인 증폭기, 혼합기 등은 이러한 비선형 소자들을 사용해야 하기 때문에 결국 회로와 시스템 전반에 걸쳐 고조파들이 발생할 수밖에 없다.

(3) 입력 신호 레벨에 따른 S-파라미터의 변화

그림 3.2와 같은 2단자 증폭기 고려하자. S-파라미터를 갖는 수동소자가 입력, 출력 정합회로 사이에 있고, 신호원과 부하의 임피던스를 각각 Z_S , Z_L 이라고 하면, 증폭기의 전달이득 G_T 는

$$\begin{aligned}
 G_T &= \frac{1 - |\Gamma_S|^2}{|1 - \Gamma_{IN} \Gamma_S|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22} \Gamma_L|^2} \\
 &= \frac{1 - |\Gamma_S|^2}{|1 - S_{11} \Gamma_S|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - \Gamma_{OUT} \Gamma_L|^2}
 \end{aligned} \tag{3.3}$$

여기서,

$$\Gamma_{IN} = S_{11} + \frac{S_{12} S_{21} \Gamma_L}{1 - S_{22} \Gamma_L} \tag{3.4.a}$$

$$\Gamma_{OUT} = S_{22} + \frac{S_{12} S_{21} \Gamma_S}{1 - S_{11} \Gamma_S} \tag{3.4.b}$$

이다.

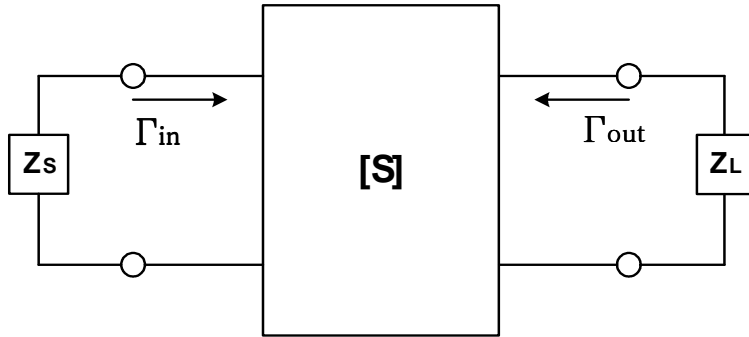


그림 3.2 2단자 증폭기

Fig. 3.2 Amplifier of two port network

즉, 증폭기의 이득은 트랜지스터의 S-파라미터가 일정하게 유지되는 한 입력 신호 레벨에는 무관한 값으로 결정된다. 그러나 열역학의 법칙에 따라 입력 신호 레벨에 따라 이득이 일정하게 유지가 되지 않고 감소하는 특성이 생기게 되는데, 이는 입력 신호 레벨에 따라 트랜지스터의 S-파라미터가 달라지게 됨을 의미하게 된다.

이득 포화 현상이 나타나면서 G_T 가 감소하는 현상은 식 (3.3)에서 볼 수 있듯이 $|S_{21}|$ 의 값이 줄거나, 혹은 $|1 - \Gamma_{L'}\Gamma_{S1}|$ 나 $|1 - \Gamma_L S_{22}|$ 의 값이 증가하여 나타나고, 또한 이들의 조합으로 인한 현상이 된다. 그러나 이러한 이득이 감소하는 원인은 $|S_{21}|$ 의 값이 감소하는 것에 의한 원인보다는 입력신호 전력에 따라 트랜지스터의 S-파라미터 자체가 변화하게 되므로 이들에 의한 정합회로의 부정합에 의한 효과가 크다고 볼 수 있다.

따라서 소신호로 측정되어진 S-파라미터를 가지고는 전력증폭기를 구현한다 하더라도, 그 정합상태가 바뀌어지므로 결국은 최대 출력을 갖는 증폭기를 제작할 수 없게 된다. 따라서 사용되는 각각의 전력레벨에서의 임피던스를 측정하여 제작해야 한다.

3.2 전력이득

증폭기 설계시 중요한 것은 이득, 안정도, 대역폭, 입·출력 정재파비등 중요한 요소들이 있다. 이득 및 안정도는 증폭기 설계시 매우 중요하게 생각되어져야 하는 요소로서 S-파라미터, 정합회로 등에 의해서 결정된다.

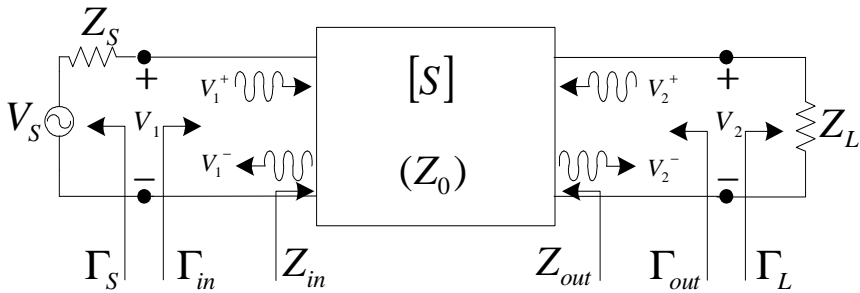


그림 3.3 일반적인 2단자 회로망

Fig. 3.3 Conventional 2-port network.

위의 그림에서 [S]-행렬을 가지는 2포트 회로망에 Z_s , Z_L 임피던스를 가지게 되면 다음과 같이 3가지의 전력이득으로 표시할 수 있다.

동작전력 이득(operating power gain) G_p 는 다음과 같이 정의된다.

$$G_p = \frac{\text{부하에 공급되는 전력}}{\text{회로망의 입력에 공급된 전력}} = \frac{P_L}{P_{in}} \quad (3.5)$$

회로의 입력단자에 전력 전달되어 부하단에 전력이 소모되는 비율이다. (여기서의 이득은 Z_s 에 독립적이다.)

가용 전력 이득(available gain) G_A 는 다음과 같이 정의된다.

$$G_A = \frac{\text{회로망으로부터 가용할 수 있는 전력}}{\text{부하에 공급할 수 있는 최대전력}} = \frac{P_{avn}}{P_{avs}} \quad (3.6)$$

회로망에서 가용할 수 있는 전력 P_{AVN} 과 부하에 공급할 수 있는 최대전력 P_{AVS} 와의 비율이다.

변환 전력 이득(transducer power gain) G_T 는 아래와 같이 정의된다.

$$G_T = \frac{\text{부하에 공급되는 전력}}{\text{전원으로부터의 가용전력}} = \frac{P_L}{P_{avs}} \quad (3.7)$$

신호원으로부터 가용할 수 있는 전력 P_{AVS} 는 회로망에 공급할 수 있는 최대전력이다. 여기서 2포트 회로에 만약 입력과 출력이 모두 정합되면 이득은 최고가 되며 $G_P = G_A = G_T$ 가 된다.

P_{avs} 은 회로로 전달되는 최대 전력이며, 이 전력은 입력 임피던스와 소스 임피던스의 공액 복소수가 같을 때 얻을 수 있는 전력이다. 이것은 식 (3.8)과 같이 나타낼 수 있다.

$$P_{avs} = P_{in} \quad (\Gamma_L = (\Gamma_S)^*) \quad (3.8)$$

P_{avn} 은 부하에 전달되어지는 최대전력이다.

$$P_{avn} = P_L \quad (\Gamma_L = (\Gamma_{out})^*) \quad (3.9)$$

이렇게 하여 G_A 와 G_T 를 구하면 다음과 같다.

$$G_A = \frac{P_{avn}}{P_{avs}} = \frac{|S_{21}|^2(1 - |\Gamma_S|^2)}{|1 - S_{11}\Gamma_S|^2(1 - |\Gamma_{out}|^2)} \quad (3.10)$$

$$G_T = \frac{P_L}{P_{avs}} = \frac{|S_{21}|^2(1-|\Gamma_{in}|^2)(1-|\Gamma_L|^2)}{|1-\Gamma_S\Gamma_{in}|^2|1-S_{22}\Gamma_L|^2} \quad (3.11)$$

3.3 안정성(Stability)

증폭기 설계시 안정도는 매우 중요하다. 2포트 회로에서 발진은 입력이나 출력 측 임피던스가 부저항 성질을 가질 때 발생한다, 즉 $|\Gamma_{in}| > 1$ 이나 $|\Gamma_{out}| > 1$ 일 때 경우에 나타나므로 이 조건으로부터 안정 조건을 구할 수 있다.

무조건 안정의 조건은 증폭회로에서 소스 반사계수 Γ_S 와 부하 반사 계수 Γ_L , 그리고 입력과 출력 반사계수 Γ_{in} , Γ_{out} 은 다음과 같은 조건을 만족할 때 안정한 동작을 한다.

$$|\Gamma_S| < 1 \quad (3.12)$$

$$|\Gamma_L| < 1 \quad (3.13)$$

$$|\Gamma_{in}| = \left| S_{11} + \frac{S_{12} S_{21} \Gamma_L}{1 - S_{22} \Gamma_S} \right| < 1 \quad (3.14)$$

$$|\Gamma_{out}| = \left| S_{22} + \frac{S_{12} S_{21} \Gamma_L}{1 - S_{11} \Gamma_S} \right| < 1 \quad (3.15)$$

무조건 안전성은 K 와 Δ (Delta factor)를 통해 알 수 있는데, 다음과 같이 정의된다.(Rollet's condition)

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2}{2|S_{12}S_{21}|} > 1 \quad (3.16)$$

$$|\Delta| = |S_{11}S_{22} - S_{12}S_{21}| < 1 \quad (3.17)$$

그러므로 무조건 안정조건은 $K > 1$, $|\Delta| < 1$ 즉, S-파라미터가 이 조건을 만족하지 않으면 무조건안정영역이 아니다[10].

3.4 전력 효율과 전력 부가 효율

(1) 전력 효율(Power Efficiency)

전력 효율은 주로 대전력을 다루는 송신단, 그중에서도 전력증폭기의 성능 지표로 주로 사용된다. 전력 효율이란, 입력된 전력이 얼마나 실제 신호처리에 사용되었느냐를 나타내는 중요한 성능지표이다. 효율이 좋아야 소모전력이 적어지고, 에너지를 절약할 수 있는 좋은 시스템을 구성할 수 있게 된다.

전력 증폭기는 매우 큰 전력을 출력해야 하는 송신부 최종단의 특성상, 다른 어떤 능동회로보다 많은 전력을 소비하며, 전체 송수신기 전력의 과반수 이상 또는 대부분을 차지하는 경우가 많다. 그렇지만 이론적으로 모든 입력 DC 전원을 손실없이 전부 RF 신호 증폭에 사용할 수는 없다. 특히 선형성이 중요시되는 CDMA에서는 선형성과 효율이 상호보완적인 관계를 가지기 때문에 효율을 높이는데 한계점이 존재한다.

또한 사용되지 못한 DC전력은 그대로 열로 방출되기 때문에, 효율이 나쁘다는 의미는 전력증폭기에서 매우 많은 열이 발생한다는 의미가 된다. 그래서 전력증폭기에서 방열 구조는 전체 성능을 좌우할 정도로 중요하며, 이 일련의 모든 과정이 효율이 얼마이냐에 따라 크게 좌우된다.

전력효율은 기본적으로 간단하게 아래와 같은 수식으로 정의된다.

$$\text{전력 효율} = \frac{RF P_{out}}{DC \text{공급 전력}} \times 100(\%) \quad (3.18)$$

입력된 DC 전력(공급전압×사용전류)이 얼마나 출력 RF전력에 사용되었느냐를 나타내는 비율을 백분율로 나타낸다. 이것은 입력전력이 얼마나 되느냐를 무시한 단순 효율치이다.

(2) 전력 부가 효율(PAE ; Power Added Efficiency)

전력 효율 계산은 매우 간단하고 명쾌해 보이지만 한가지 문제점이 존재한다. 전력증폭기에 공급된 DC 전원만으로 출력 전력이 100% 생성된 것이 아니라는 것이다. 정확하게 표현하면, 전력증폭기의 출력전력은 입력된 전력에 추가적으로 전력을 생성해낸 개념이 된다.

전력 부가 효율은 전력증폭기의 특성을 나타내는 중요한 지표로서, 투입된 전력을 출력단에서 얼마나 이용가능한가를 나타내는 효율을 의미한다. 단순히 효율을 따질 때는 RF 출력전력과 DC입력전력의 비로 나타낼 수도 있겠지만, 전력 부가 효율은 RF 출력전력에서 RF 입력전력을 뺀 값을 DC 입력전력으로 나눈다. 왜냐하면 RF 출력전력의 일부는 이미 RF 입력전력이 포함되어 있기 때문에, 증폭기 자체의 전력효율을 따지기 어려워지기 때문이다. 다시 말해 입력전력이 크면 효율이 높고, 낮으면 효율도 낮게 오는 폐단이 있기 때문에 RF 입력전력을 빼버리는 것이다.

이런 식으로, 정확하게 전력증폭기에서 생성된 전력만 따지는 효율을 전력 부가 효율이라고 지칭하며, 아래와 같은 수식으로 정의된다.

$$PAE = \frac{RF P_{out} - RF P_{in}}{DC \text{입력 전력}} \times 100(\%) \quad (3.19)$$

즉 기존에 이미 만들어져 포함된 입력 전력량은 빼고 계산하는 것이 엄밀한 의미에서의 진정한 전력증폭기만의 효율이기 때문에, 전력 부가 효율이라는 지표

를 사용하게 된다.

전력 효율에 비해 전력 부가 효율은 항상 더 적은 효율값을 가지게 된다. 보통 전력증폭기의 전력 부가 효율은 선형성과 반대되는 상호보완적 특성을 보이며, class A일때 가장 선형성이 좋기 때문에 효율은 가장 나쁘다. 그것이 class AB, class B, Class C로 내려갈수록 이론적 효율은 거의 100%에 가까워지지만 선형성은 점점 나빠진다. 일반적으로 선형성과 효율이 중요시되는 상업적 전력 증폭기는 30~40%대의 전력 부가 효율을 가지며, 손실되는 전력은 열로 발산 되기 때문에 전력증폭기에서는 방열대책이 매우 중요해지는 것이다.

3.5. 전력 증폭기 설계 및 제작

본 논문에서는 모토로라(Motorola)사의 MRF581 트랜지스터를 사용하여 전력증폭기를 설계하였다. 일반적인 전력 증폭기와 출력단에 고조파 억제 전송선로를 첨가한 전력증폭기를 설계 및 제작하여 그들의 성능을 비교하였다.

전력증폭기의 동작주파수는 880MHz이며, 동작점의 입력전압과 전류는 각각 10V, 18~20mA이다. 전력증폭기의 제작에는 두께 1.52mm, 유전율 3.5의 Teflon 기판을 사용하였다.

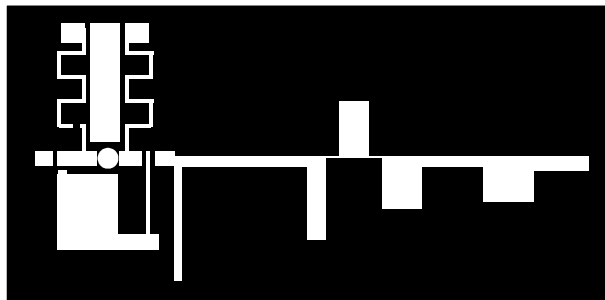


그림 3.4 고조파 억제 전송선로 전력 증폭기의 레이아웃.

Fig. 3.4 The layout of harmonic suppression transmission line amplifier

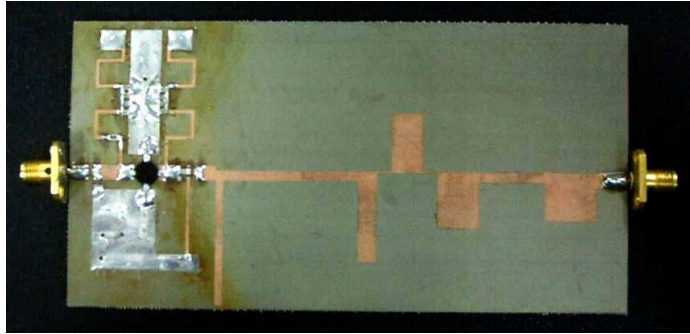


그림 3.5 제작된 고조파 억제 전송선로 전력증폭기

Fig. 3.5 Fabricated harmonic suppression transmission line amplifier

그림 3.4와 그림 3.5에 각각 설계된 전력증폭기의 레이아웃과 제작된 전력증폭기를 나타내었다.

3.6 전력증폭기의 측정결과 및 비교분석

증폭기의 성능은 출력 전력과 고조파 성분 비교를 통해 이루어 졌으며, 측정은 그림 3.6과 같이 20-dB 감쇄기(attenuator), 스펙트럼 분석기(spectrum analyzer)를 이용하였다.

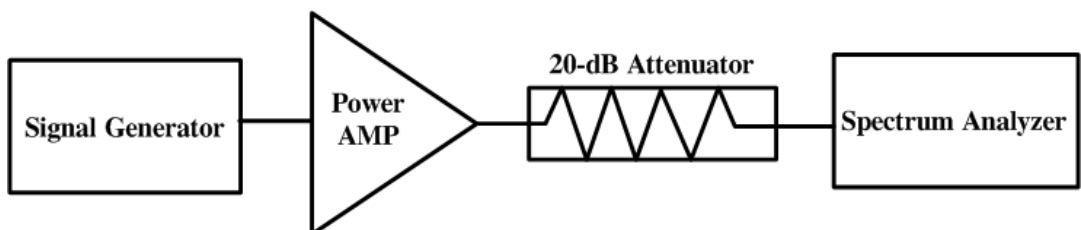


그림 3.6 측정세트

Fig. 3.6 Measurement set

그림 3.7과 그림 3.8은 중심 주파수 880MHz에서 입력 전력에 따른 출력 전력과 전력 부가 효율을 나타낸다. 측정결과, 고조파 억제 전송선로를 이용한 전

력증폭기는 일반적인 전력증폭기에 비해 출력이 0.2 dBm ~ 1.6 dBm 정도 크다. 출력 전력의 개선은 전력 부가 효율(PAE)을 증가시킨다. 전력 부가 효율은 고조파 억제 전송선로를 이용한 전력증폭기가 일반적인 증폭기보다 더 높으며, 측정결과에서는 최대 17% 더 높은 것을 알 수 있다.

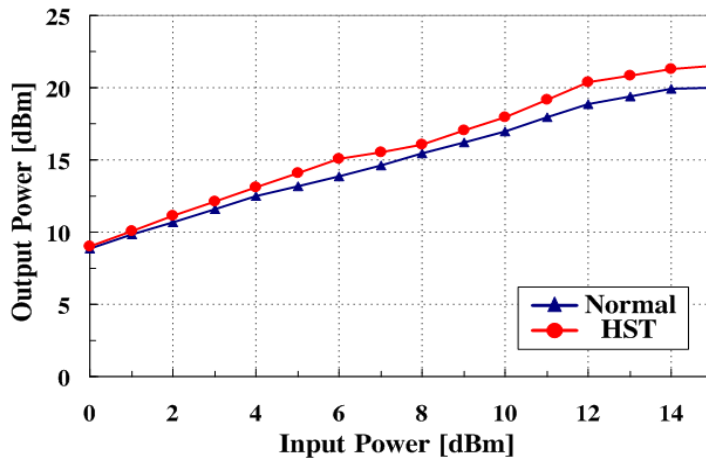


그림 3.7 입력전력에 따른 출력전력

Fig. 3.7 Output power versus Input power

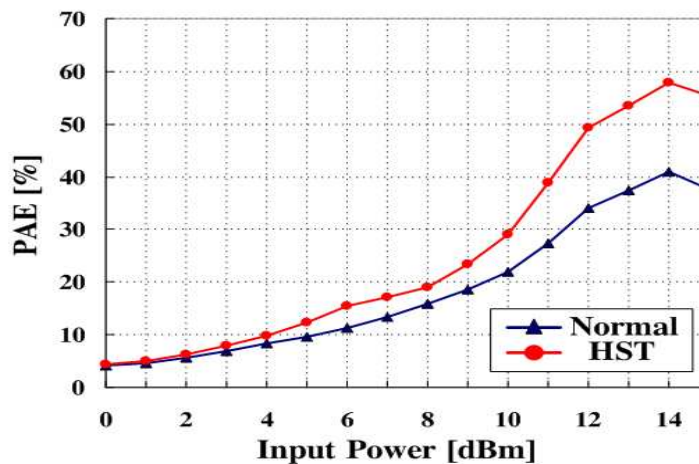


그림 3.8 입력 전력에 따른 전력 부가 효율

Fig. 3.8 PAE versus Input power

그림 3.9와 그림 3.10은 동작 주파수에 따른 증폭기의 출력 전력과 효율을 나타낸다. 입력 전력을 10dBm으로 고정한 후, 주파수를 800MHz ~ 960MHz로 변화시키면서 출력을 측정하였다. 일반 전력증폭기와 고조파 억제 전송선로를 이용한 전력증폭기를 비교하였 때, 고조파 억제 전송선로에 의한 출력 전력과 전력부가효율의 증가는 측정 주파수 대역내에서 각각 0.1dBm~1.6dBm, 1.2~9.7% 정도이다.

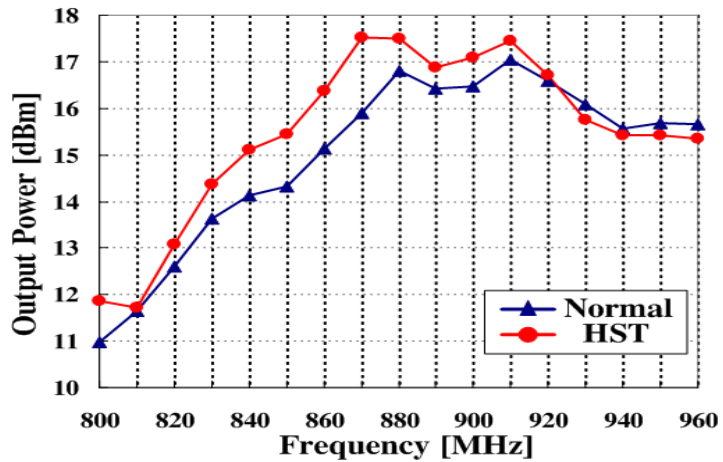


그림 3.9 주파수에 따른 출력 전력

Fig 3.9 Output power versus Frequency

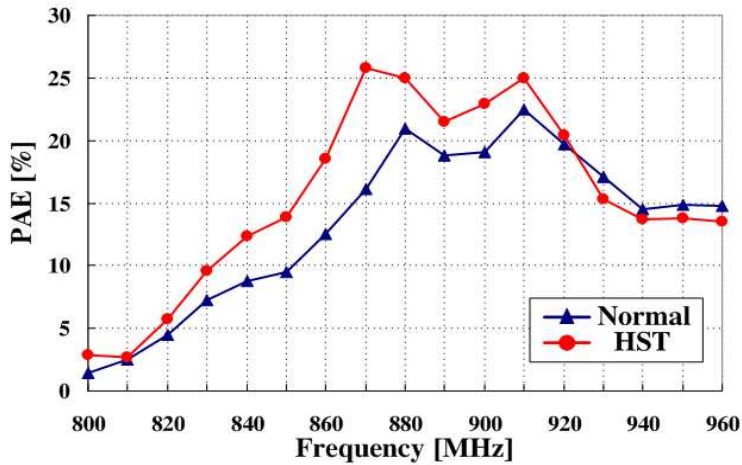
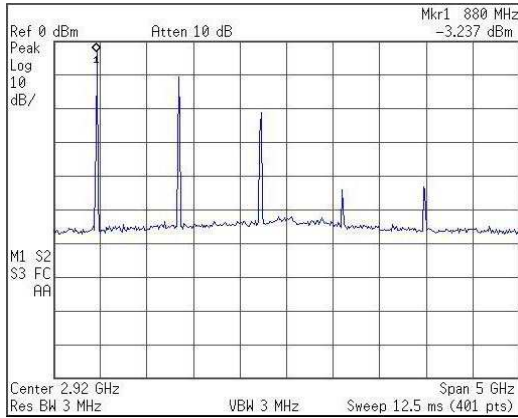


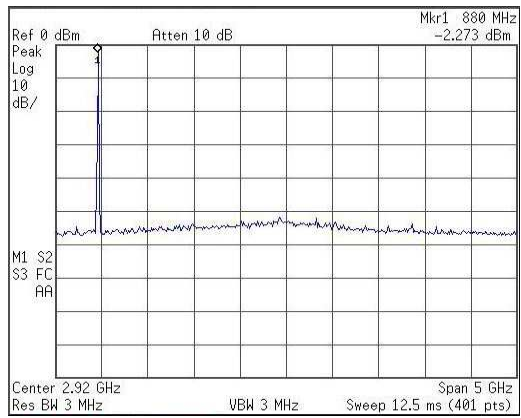
그림 3.10 주파수에 따른 전력 부가 효율

Fig. 3.10 PAE versus Frequency

이처럼 출력 전력이 증가하고 전력 부가 효율이 개선된 것은 고조파 억제 전송선로가 전력증폭기의 고조파를 효과적으로 억제했기 때문이다. 고조파는 높은 입력 전력에 따라 증폭기가 동작될 때에 비선형성에 의해 부가적으로 생성되며, 전체 시스템 특성을 저하시킨다. 제작된 증폭기는 동작 주파수가 880MHz이고, 고조파 억제 전송선로의 저지 특성은 1GHz부터 나타나므로 증폭기의 고조파를 효과적으로 감쇄할 수 있음을 예측할 수 있다. 그림 3.11은 증폭기의 출력 신호를 스펙트럼 분석기(spectrum analyzer)를 통해서 확인한 결과이며, 표 3.1은 각 증폭기의 고조파를 비교한 것이다.



(a)



(b)

그림 3.11 증폭기의 고조파 성분

(a) 일반 증폭기 (b) 고조파 억제 전송선로 증폭기

Fig 3.11 Harmonics of Power Amplifier

(a) Normal Amplifier (b) Harmonic suppression Transmission line Amplifier

표 3.1 출력 신호의 고조파 성분

Table 3.1 Harmonic of output signal

	주파수 [MHz]	Normal	HST
1st.	880	-3.214 dBm	-2.229dBm
2nd	1760	-7.46 dBc	-52.35 dBc
3rd.	2640	-18.1 dBc	-50.46 dBc
4th.	3520	-41.14 dBc	-54.01 dBc
5th.	4400	-40.05 dBc	-54.47 dBc

출력단에 추가된 고조파 억제 전송선로에 의해 감쇄되었기 때문에 일반 전력 증폭기의 출력에서 나타나던 고조파들이 고조파 억제 전송선로를 이용한 전력 증폭기에서는 관찰되지 않는다. 입력전력을 10dBm으로 하였을 때 고조파 성분의 감쇄량은 표 3.1에 나타내었다. 고조파 억제 전송선로를 이용한 전력증폭기에서는 2차 고조파로부터 약 -50 dBc 의 감쇄특성을 보인다.

제 4 장 고조파 억제 전송선로를 이용한 3-dB 브랜치라인 하이브리드 결합기

4장에서는 2장에서 설명한 고조파 억제 전송선로를 응용하여 3-dB 브랜치라인 하이브리드 결합기를 설명하고 제작결과를 통해 특성을 분석한다. 먼저 기본적인 3-dB 브랜치라인 하이브리드 결합기의 특성을 설명하고 실제 제작된 결합기에 대해 설명한다.

4.1 3-dB 브랜치라인 하이브리드 결합기 이론

방향성 결합기에 대한 기본동작에서 포트 1에 공급된 전력은 포트3(결합포트)과 결합되며 결합도는 $|S_{13}|^2 = \beta^2$ 이다. 반면에 입력 전력의 나머지는 포트2에 전달되며 전달계수는 $|S_{12}|^2 = \alpha^2 = 1 - \beta^2$ 이다. 이상적인 방향성 결합기에서는 포트4로 전달되는 전력은 없다.

방향성 결합기의 특성을 나타내는 3가지 파라미터를 다음에 표시하였다.

$$\text{결합도} = C = 10 \log \frac{P_1}{P_3} = -20 \log \beta \text{ dB} \quad (4.1.a)$$

$$\text{방향성} = D = 10 \log \frac{P_3}{P_4} = -20 \log \frac{\beta}{|S_{14}|} \text{ dB} \quad (4.1.b)$$

$$\text{격리도} = I = 10 \log \frac{P_1}{P_4} = -20 \log |S_{14}| \text{ dB} \quad (4.1.c)$$

결합도는 입사 전력과 출력 포트간의 결합 정도를 나타낸다. 방향성은 진행파와 역진행파를 격리시키는 정도를 나타낸다. 결합도, 방향성, 그리고 격리도의 관계는 다음과 같다.

$$I = D + C \text{ dB} \quad (4.2)$$

이상적인 방향성 결합기는 무한대의 방향성과 α 의 격리도를 갖는다. ($S_{14} = 0$) 그렇다면 α 와 β 는 결합도 C로부터 정해진다. 하이브리드 결합기는 방향성 결합기 중 특수한 경우이며, 결합도는 3dB이다. 즉 $\alpha = \beta = 1/\sqrt{2}$ 이라는 것이다. $\lambda/4$ 하이브리드 결합기는 출력에서 90° 위상차를 가진 3dB 직교결합기이다. 모든 포트는 정합되고 전력입력 포트 1은 출력 포트 2와 3 사이에 90° 위상 변위를 갖고 균등하게 전달된다. 전력은 포트4에 전달되지 않는다. 그러므로 [S]-행렬은 아래 식과 같이 표현된다.

$$[S] = \frac{-1}{\sqrt{2}} \begin{bmatrix} 0 & j & 1 & 0 \\ j & 0 & 0 & 1 \\ 1 & 0 & 0 & j \\ 0 & 1 & j & 0 \end{bmatrix} \quad (4.3)$$

다음으로 방향성 결합기의 우-기 모드(even-odd mode)를 해석한다. 각 선로가 그림 4.2에서처럼 Z_0 으로 정규화된 특성 임피던스를 갖는 형태의 브랜치라인 결합기의 회로를 그릴 수 있다. 각 전송선로에 대한 공통 접지는 보이지 않는다. 단위 크기 $A_1 = 1$ 의 파는 포트 1에 입사된다.

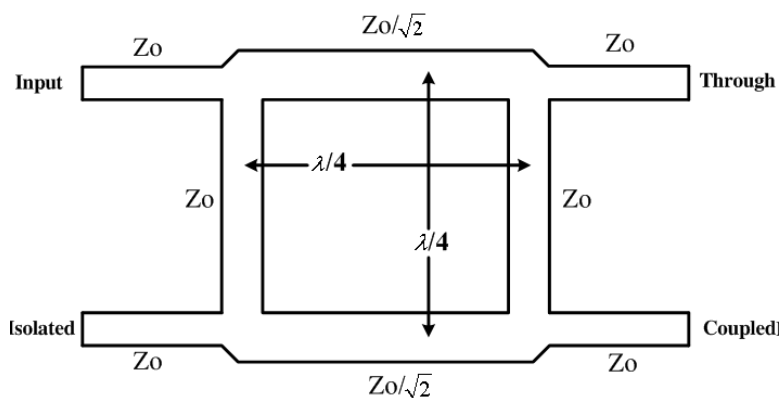


그림 4.1 브랜치라인 커플러의 구조

Fig 4.1 A structure of branch line coupler

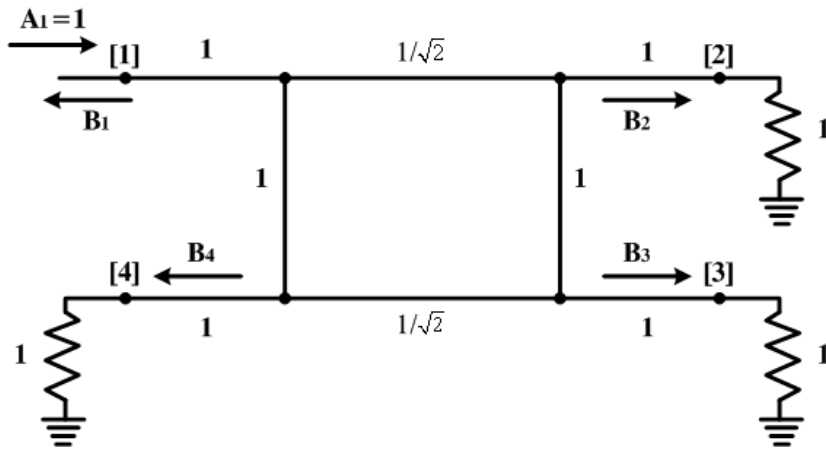
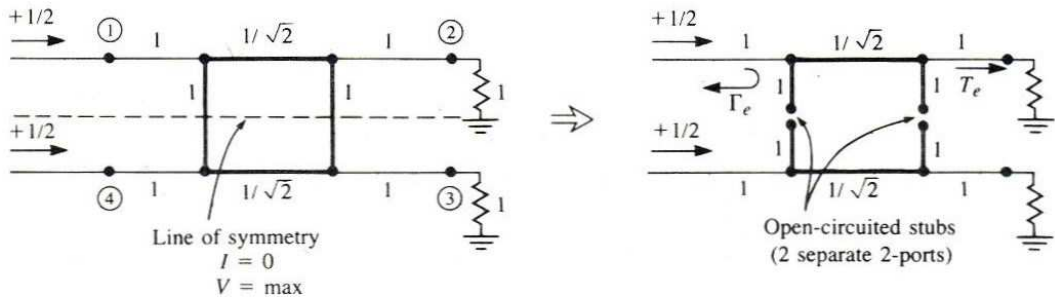


그림 4.2 정규화 형태의 브랜치라인 하이브리드 커플러 회로
 Fig. 4.2 Normalized branch line hybrid coupler circuit.

그림 4.2의 회로는 그림 4.3처럼 우 모드 여기(excitation) 와 기 모드 여기의 중첩으로 분해될 수 있다. 그리고 회로는 선형이기 때문에 실제 응답은 우 모드 여기에 대한 응답의 합으로부터 얻어질 수 있다. 여기의 대칭 또는 반대칭 때문에 4포트 회로망은 그림 4.3과 같이 두 개의 비결합 2포트 회로망으로 분해 될 수 있다.



(a)

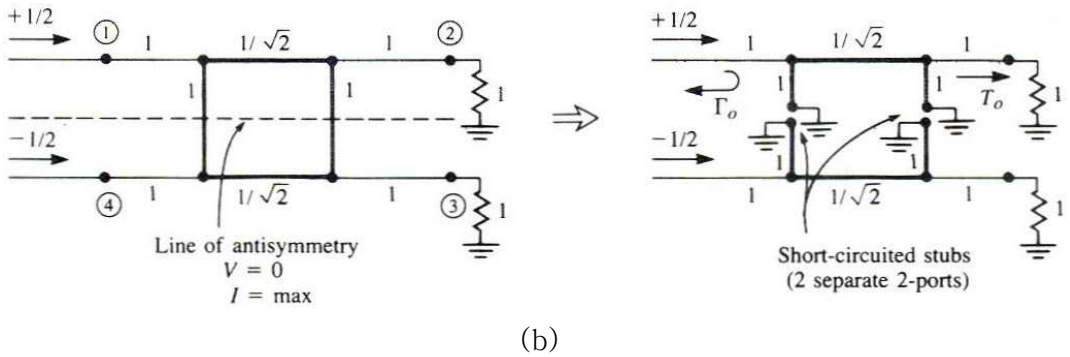


그림 4.3 브랜치라인 커플러의 우 모드와 기 모드

(a) 우 모드 (b) 기 모드

Fig. 4.3 even and odd mode of branch line coupler.

(a) Even mode (b) Odd mode

이 두 포트에 대한 입력파의 진폭은 $+1/2$ 또는 $-1/2$ 이므로, 브랜치라인 하이브리드의 각 포트에 나타나는 파의 진폭은 아래 식과 같이 표현될 수 있다.

$$B_1 = \frac{1}{2}\Gamma_e + \frac{1}{2}\Gamma_o \quad (4.4.a)$$

$$B_2 = \frac{1}{2}T_e + \frac{1}{2}T_o \quad (4.4.b)$$

$$B_3 = \frac{1}{2}T_e - \frac{1}{2}T_o \quad (4.4.c)$$

$$B_4 = \frac{1}{2}\Gamma_e - \frac{1}{2}\Gamma_o \quad (4.4.d)$$

여기서, $\Gamma_{e,o}$ 와 $T_{e,o}$ 는 그림 4.3의 2포트 회로망에 대한 even과 odd mode의 반사계수와 투과계수이다. 우선 우 모드 2포트 회로에 대한 Γ_e 와 T_e 의 계산하면 식 (4.5)와 같이 나타낼 수 있다.

$$\Gamma_e = \frac{A+B-C-D}{A+B+C+D} = \frac{(-1+j-j+1)/\sqrt{2}}{(-1+j+j-1)/\sqrt{2}} = 0 \quad (4.5.a)$$

$$T_e = \frac{2}{A+B+C+D} = \frac{2}{(-1+j+j-1)/\sqrt{2}} = \frac{-1}{\sqrt{2}}(1+j) \quad (4.5.b)$$

유사한 방법으로 기 모드에 대한 식은 아래와 같이 주어진다.

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix}_o = \frac{1}{\sqrt{2}} \begin{bmatrix} 1 & j \\ j & 1 \end{bmatrix} \quad (4.6)$$

반사계수와 투과계수는 다음과 같다.

$$\Gamma_o = 0 \quad (4.7.a)$$

$$T_o = \frac{1}{\sqrt{2}}(1-j) \quad (4.7.b)$$

식 (4.4)에 식 (4.5)과 식 (4.7)을 사용하여 다음 결과를 얻을 수 있다.

$$B_1 = 0 \quad (\text{포트1 정합}) \quad (4.8.a)$$

$$B_2 = -\frac{j}{\sqrt{2}} \quad (\text{반전력, 포트1에서 포트2로 } -90^\circ \text{ 위상차}) \quad (4.8.b)$$

$$B_3 = -\frac{1}{\sqrt{2}} \quad (\text{반전력, 포트1에서 포트3으로 } -180^\circ \text{ 위상차}) \quad (4.8.c)$$

$$B_4 = 0 \quad (\text{포트4로의 전력 전달은 0}) \quad (4.8.d)$$

이 결과는 식(4.3)에 주어진 [S]-행렬의 첫 열,행과 일치한다. 즉 나머지 요소는 전치(transposition)에 의해 쉽게 구해질 수 있다[11].

4.2 고조파 억제 전송선로를 적용한 3-dB 하이브리드 결합기

그림 4.1에서 나타낸 일반 3-dB 브랜치라인 하이브리드 결합기의 전송선로중 $Z_0/\sqrt{2}$ 부분의 선로를 고조파 억제 전송선로를 적용시킨 구조도를 아래 그림에 나타내었다. 일반적인 결합기의 구조 설계방법과 기본 파라미터를 구하는 것은 동일하다.

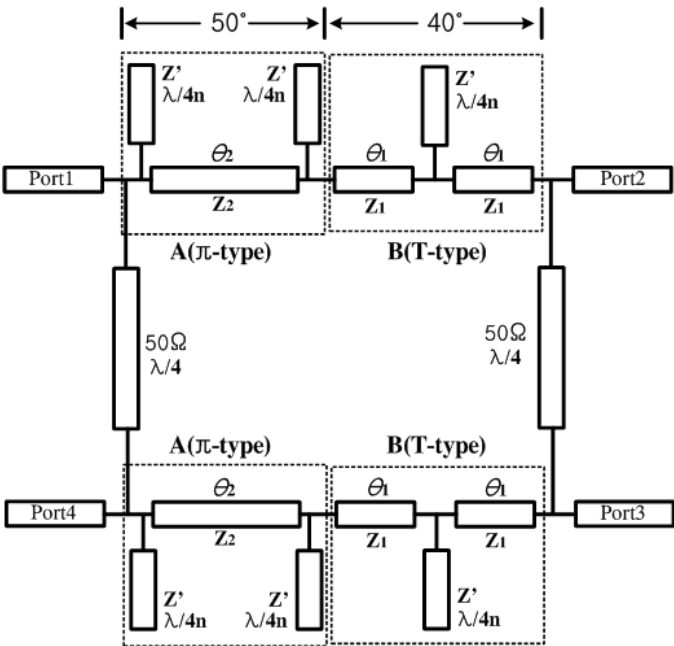


그림 4.4 고조파 억제 커플러 구조 (n=3)

Fig.4.4 A structure of harmonic suppression coupler. (n=3)

하이브리드 결합기의 경우 포트에 입력되는 전력의 위상과 출력되는 전력의 위상차 관계가 매우 중요하므로 위상을 맞추어 주기 위해 전체 $\lambda/4$ 길이의 선로를 각각 50° 와 40° 로 나누어 앞부분을 π -형으로 계산하였고 뒷부분을 T-형으로 계산하여 설계하였다. 계산 방법은 2장에서 설명한 식들을 이용하였다. 계산된 결과인 각 개방 스티브의 파라미터는 아래 표 4.1에 나타내었다.

표 4.1 n=5 고조파 억제 전송선로 파라미터

Table 4.1 n=5 Harmonic suppression transmission line parameter

		Ω	Θ'
A	$Z'(n=2)$	120	45°
	Z_2	53.62	30°
	$Z'(n=3)$	69.56	30°
B	Z_1	47.47	15°
	$Z'(n=4)$	49.9	22.5°
	Z_1	47.47	15°

이 커플러는 총 6개의 stub를 가지며 각 선로마다 추가된 3개의 stub에 의해 3개 차수의 고조파 억제 성능을 가지게 된다.

4.3 제작 및 측정 결과

전송선로의 제작에는 두께 1.52mm, 유전율 3.5의 Teflon 기판을 사용하였으며, 측정은 회로망 분석기(Network Analyzer)를 이용하였다. 제작을 위한 설계 레이아웃과 제작된 고조파 억제 결합기를 그림 4.5에 나타내었다.

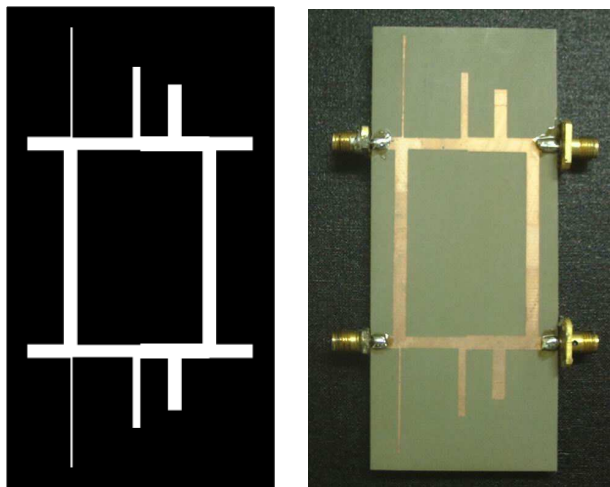


그림 4.5 고조파 억제 결합기 아웃과 제작결과

Fig. 4.5 The layout and fabricated of $3\lambda/4$ harmonic suppression coupler.

측정은 고조파 억제 전송선로 측정시 5GHz 이상에서는 원하는 특성이 나오지 않고 결합기에서 억제하고자 하는 고조파의 수가 3개 차수이므로 측정범위를 5GHz까지로 제한하였다.

그림 4.6은 고조파 억제 커플러의 측정결과를 나타내고 있다. 1GHz 왼쪽의 연한 세로 점선은 중심주파수인 880MHz를 표시하고 있다. 전체 그래프에서 억제하고자 하는 3개의 고조파 발생주파수 대의 차단특성을 확인하기 쉽도록 그래프에 표시를 해두었다.

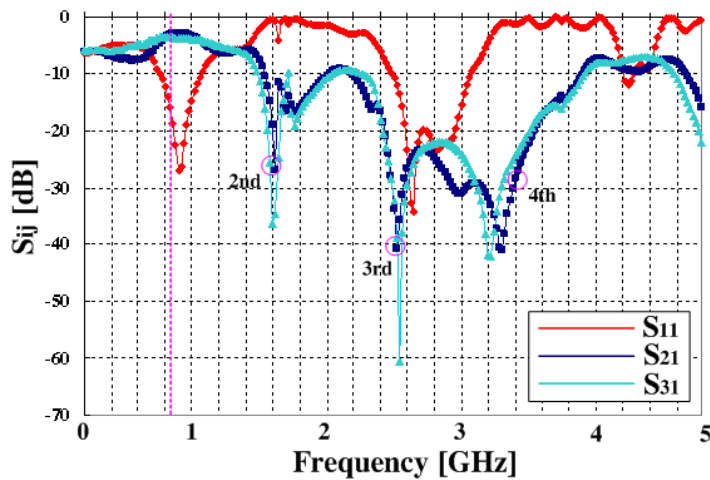


그림 4.6 고조파 억제 커플러의 측정결과

Fig. 4.6 Characteristic of harmonic suppression coupler.

중심주파수 880MHz에서 $S_{11}=-11\text{dB}$, $S_{21}=-2.95\text{dB}$, $S_{31}=-3.4\text{dB}$ 로 측정되었으며 전체적으로 약 15MHz정도 주파수 이동을 보이고 있지만 만족할 만한 특성을 보이고 있다. 측정결과 그래프는 그림 4.7에 나타내었으며 1GHz ~ 5GHz 주파수대역에서 약 -15dB의 차단특성을 보이고 있다.

제 5 장 고조파 억제 결합기를 이용한 평형증폭기

5.1 평형증폭기의 기본구조

평형증폭기란 양쪽으로 평형으로 증폭기를 묶은 경우, 즉 병렬로 연결한 것을 말한다. 그리고 평형이란 말은 양쪽이 같은 전력을 이루고 있다는 의미이다. 두 개의 증폭기를 병렬로 앞뒤를 연결할 때는 보통 3dB 결합기를 사용하는데, 구조가 큰 경우는 하이브리드 결합기를 사용하고, MMIC와 같이 미세한 경우에는 lange 결합기를 이용하는 경우가 많다. 증폭기를 병렬로 나누어 증폭하는 것은 최종단에서 두배의 전력을 내보낼 수 있고, 입출력단에 결합기를 사용함으로써 입출력 매칭이 쉬워지기 때문이다. 시스템적으로는 한쪽 증폭기가 파손되더라도 나머지 증폭기가 반전력으로 동작되므로 위성등의 고신뢰도 시스템에서 신뢰성 향상의 장점도 가지고 있다. LNA류의 경우는 큰 전력을 다루지 않고, 오히려 잡음(Noise)도 늘어날 수 있기 때문에 평형 구조로는 거의 사용되지 않는다. 평형증폭기는 대부분의 전력증폭기에서 전력증강과 매칭을 위해 사용된다.

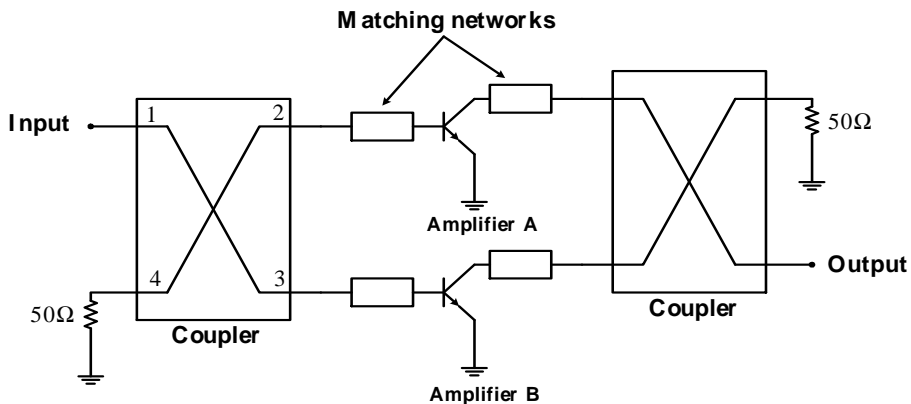


그림 5.1 일반적인 평형 증폭기의 구조.

Fig. 5.1 Normal balanced amplifier

그림 5.1에 하이브리드 결합기를 사용한 일반적인 평형증폭기의 구조도를 나타내었다. 증폭기의 입력단에 3dB 결합기를 사용하여 전력을 반으로 나눈후 병

렬로 연결된 2개의 증폭기를 지난 전력이 출력단에서 다시 3dB 결합기를 사용하여 더해지는 구조를 가진다. 본 논문에서는 이 구조에서 3dB 결합기를 일반적인 브랜치라인 결합기 대신에 고조파 억제 결합기를 삽입하여 그 특성을 비교 분석한다.

5.2. 제작 및 측정결과

전력증폭기의 기본적인 구조는 3장에서 제작되었던 전력증폭기를 기본으로 하고 있다. 제작된 일반 평형증폭기와 고조파 억제 결합기를 사용한 평형증폭기는 그림 5.2에 나타내었다. 증폭기의 성능은 출력 전력 및 전력 부가 효율, 고조파 성분의 비교를 통해 이루어졌으며, 측정은 20-dB 감쇄기, 스펙트럼 분석기를 이용하였다.

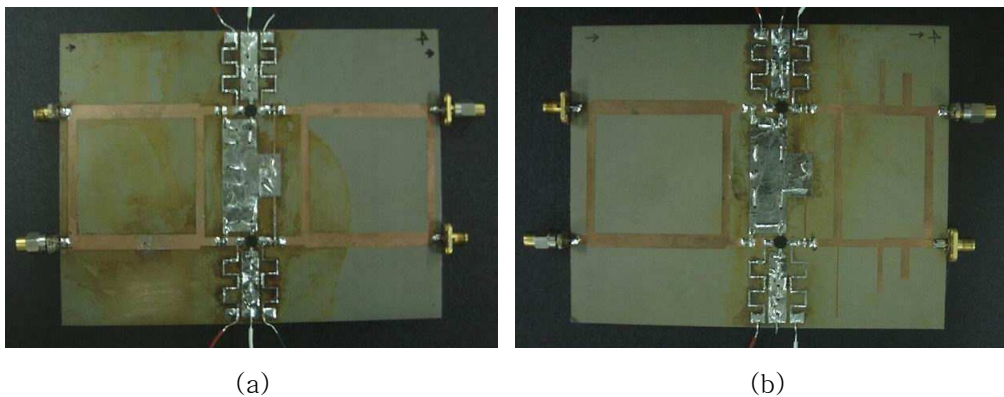


그림 5.2 제작된 평형증폭기
(a) 일반 평형증폭기 (b) 고조파 억제 평형증폭기

Fig. 5.2 Fabricated balanced amplifier
(a)normal amplifier (b) harmonic suppression amplifier

그림 5.3와 그림 5.4는 중심 주파수 880MHz에서 입력 전력에 따른 출력 전력과 부가 효율을 나타낸다. 측정결과, 고조파 억제 결합기를 이용한 평형증폭기는 일반적인 평형증폭기에 비해 출력이 0.98 dBm ~ 1.64 dBm 정도 크다. 전력 부가 효율은 고조파 억제 결합기를 이용한 평형증폭기가 일반적인 평형증

폭기보다 더 높으며, 측정결과에서는 최대 11% 더 높은 것을 알 수 있다.

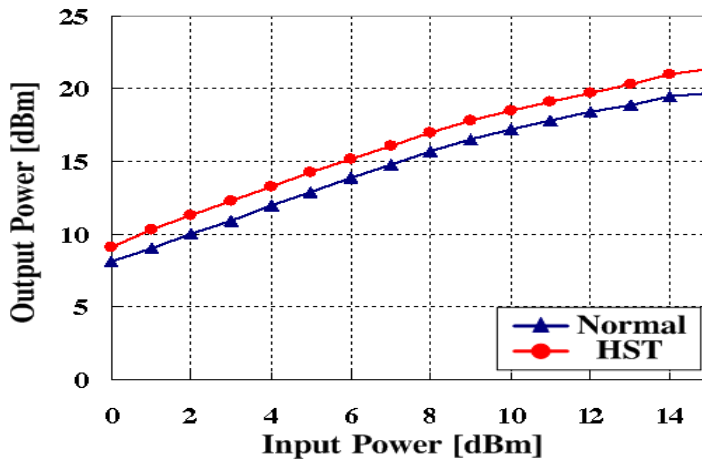


그림 5.3 입력전력에 따른 출력전력

Fig. 5.3 Output power versus Input power

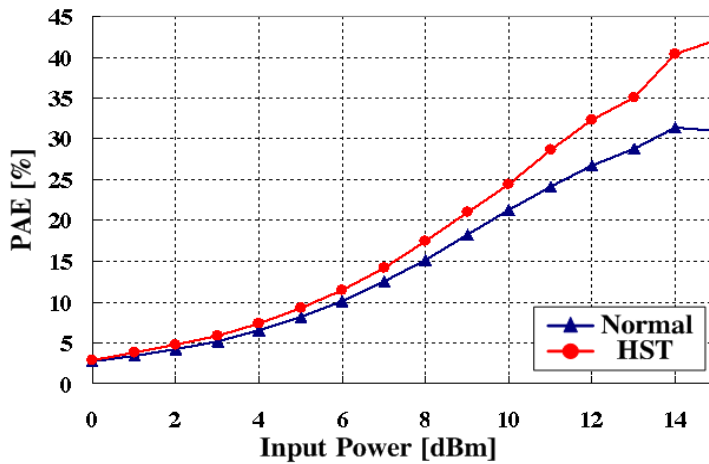


그림 5.4 입력 전력에 따른 전력 부가 효율

Fig. 5.4 PAE versus Input power

그림 5.5과 그림 5.6은 동작 주파수에 따른 증폭기의 출력 전력과 전력 부가 효율을 나타낸다. 입력 전력을 10dBm으로 고정한 후, 주파수를 800MHz ~ 960MHz로 변화시키면서 출력을 측정하였다. 일반 평형증폭기와 고조파 억제 결합기를 이용한 평형증폭기를 비교하였을 때, 고조파 억제 결합기에 의한 출력 전력과 전력 부가 효율의 증가는 측정 주파수 대역 내에서 각각 0.04 dBm~3.3 dBm, 최대 9% 정도이다. 이 결과에서 알 수 있는 것은 4장에서 제작했던 고조파 억제 결합기의 중심주파수 특성이 약 15MHz 이동함으로 인해 주파수에 따른 출력전력 및 전력 부가 효율도 같이 이동되어 특성이 나타난다는 점이다. 중심주파수가 정확할 경우를 예측하면 약 1.5dBm정도의 이득을 보일 것으로 예상된다.

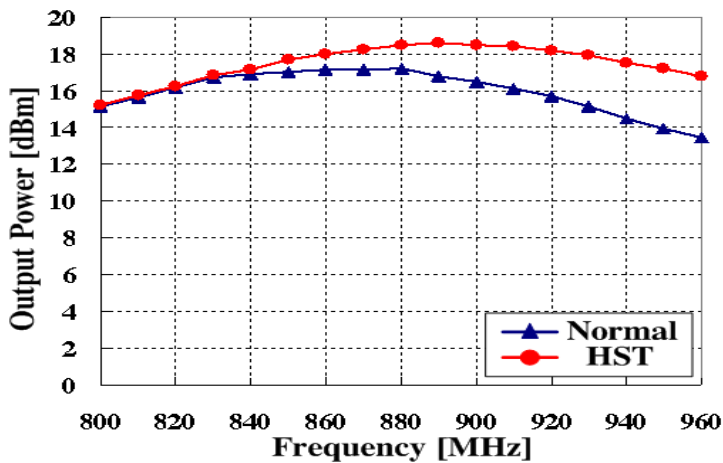


그림 5.5 주파수에 따른 출력 전력

Fig 5.5 Output power versus Frequency

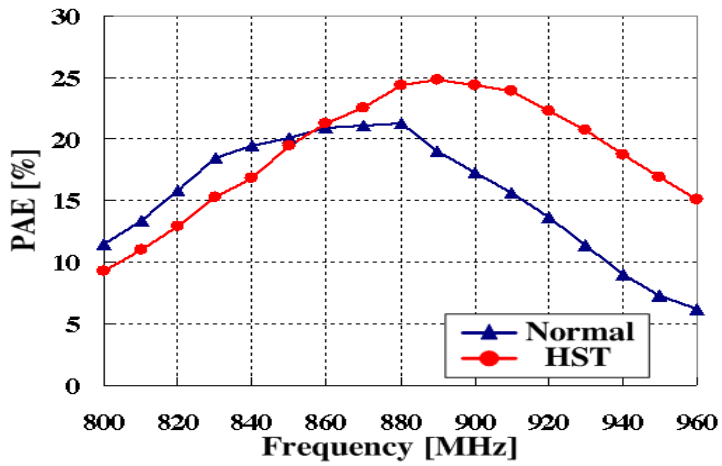


그림 5.6 주파수에 따른 전력 부가 효율

Fig. 5.6 PAE versus Frequency

그림 5.7은 증폭기의 출력 신호를 스펙트럼 분석기를 통해서 확인한 결과이며, 표 5.1은 각 증폭기의 고조파 성분을 비교한 것이다.

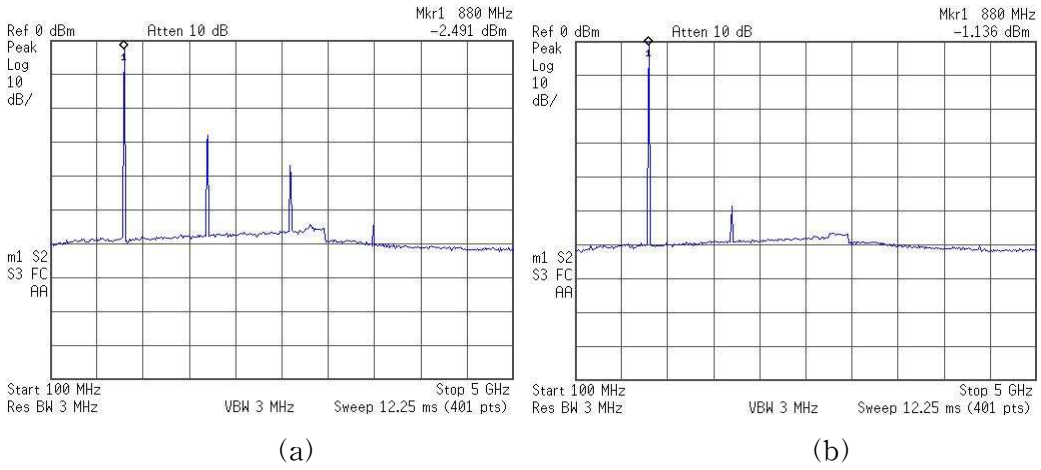


그림 5.7 평형증폭기의 고조파 성분

(a) 일반 평형증폭기 (b) 고조파 억제 평형 증폭기

Fig 5.7 Harmonics of balanced Amplifier

(a) Normal Amplifier (b) Harmonic suppression Amplifier

표 5.1 출력 신호의 고조파 성분

Table 5.1 Harmonic of output signal

	주파수 [MHz]	Normal	HST
1st.	880	-2.491 dBm	-1.136dBm
2nd	1760	-27.93 dBc	-44.45 dBc
3rd.	2640	-34.49 dBc	-52.69 dBc
4th.	3520	-53.51 dBc	-57.17 dBc

출력단에 추가된 고조파 억제 결합기에 의해 감쇄되었기 때문에 일반 평형증폭기의 출력에서 나타나던 고조파들이 고조파 억제 결합기를 이용한 평형증폭기에서는 관찰되지 않는다. 입력전력을 10dBm으로 하였을 때 고조파 성분의 감쇄량은 표 5.1에 나타내었다. 고조파 억제 결합기를 이용한 평형증폭기에서는 2차 고조파로부터 약 -50 dBc 의 감쇄특성을 보인다.

제 6 장 결 론

무선 통신의 회로중에서 전력이 가장 크게 소모되는 부분은 출력단의 증폭 회로이며, 전력 증폭기는 출력 회로의 주요 부분이다. 그리고 전력 증폭기의 구동 전력은 제한되어 있으므로 증폭기 설계 시 가장 중요한 요소는 출력 전력과 전력 부가 효율(PAE)이다.

본 논문에서는 고조파를 억제하는 장점을 가진 고조파 억제 전송선로 구조를 출력단에 형성하여 증폭기의 효율과 출력을 개선시키는 방법을 제시하고 실험적으로 증명하였다. 고조파 억제 전송선로는 임의의 길이를 가지는 일반 전송선로에 T-형 전송선로 등가회로와 π -형 전송선로 등가회로를 적용하여 전송선로 자체에 고조파 억제 특성을 부여할 수 있는 장점이 있다.

실험은 먼저 고조파 억제 전송선로를 제작, 측정하여 특성을 파악하였다. 그 후 일반 전력 증폭기와 고조파 억제 전송선로를 부가한 전력 증폭기를 설계 제작하여 그 특성을 비교 분석하였다. 여기에 추가하여 고조파 억제 전송선로를 이용한 고조파 억제 결합기를 설계 제작하여 그 특성을 파악하였으며 고조파 억제 결합기를 이용한 고조파 억제 평형증폭기를 제작하여 일반 평형증폭기와 의 효율도 비교하였다.

실험을 위해서 모토로라사의 MRF581을 전력 증폭기에 사용하였으며, 측정에는 20-dB 감쇄기와 스펙트럼 분석기를 이용하였다.

실험결과는 고조파 억제 전송선로를 이용한 전력증폭기와 평형증폭기는 일반적인 증폭기에 비해 출력이 0.2 dB ~ 1.6 dB 정도 크며, 전력 부가 효율은 최대 17% 더 높아 졌다. 주파수를 800MHz ~ 960MHz로 변화시키면서 출력을 측정하였을 때, 출력 전력과 전력 부가 효율의 증가는 측정 주파수 대역 내에서 각각 0.1 dB ~ 1.6 dB, 최대 9.7% 개선되었다. 이는 고조파 억제 전송선로가 가지는 저지특성에 의해 고조파 성분이 효과적으로 제거되었기 때문이다. 고조파 억제 전송선와 고조파 억제 결합기가 부가된 증폭기들의 고조파 성분은 2차 고조파로부터 약 -50 dBc 의 감쇄 특성을 보인다.

본 논문의 실험은 제작여건상 두꺼운 기판과 낮은 주파수를 사용하였으나 향후 RFIC기법을 사용한다면 더 높은 주파수에서 더욱 소형화된 제작이 가능할 것으로 생각된다.

참 고 문 헌

- [1] Steve. C. Cripps, *RF Power Amplifiers for Wireless Communications*, Artech House, pp. 179–190, 1999.
- [2] J. R. Lane, R. G. Freitag, H. K. Hahn, J. E. Degenford, M. Cohn, "High-Efficiency 1-, 2-, and 4-W Class-B FET Power Amplifier", *IEEE Trans. MTT.*, vol. 34, no. 12, pp. 1318–1326, Dec. 1986.
- [3] Vesna Radisic, Yongxi Qian, Tatsuo Itoh, "Broad-Band Power Amplifier Using Dielectric Photonic Bandgap Structure", *IEEE MGWL.*, vol. 8, no. 1, pp. 13–14, Jan. 1998.
- [4] Jong-Sik Lim, Ho-sup Kim, Jun-Seok Park, Dal Ahn, and Sangwook Nam, "A Power Amplifier with Efficiency Improved Using Defected Ground Structure", *IEEE Microwave and Wireless Components Letters*, vol. 11, no. 4, pp. 170–172, April 2001.
- [5] 김정훈, 강인호, "9개의 하모닉을 억제하는 윌킨슨 전력 분배기", *2003년 한국 전자과학회 종합학술 발표회 논문집*, vol. 13, no. 1, pp. 273–277, 2003.
- [6] T. Hirota, A. Minakawa, M. Muraguchi, "Reduced size branch-line and rat-race hybrids for uniplanar MMIC's", *IEEE Trans. Microwave Theory Tech*, vol.38, No.3, pp.270–275, March 1990.
- [7] RF Power Transistor Manual, *General Considerations for Power Transistor*, RCA.
- [8] RF Power Transistor Manual, *Special Features of High-Frequency Power Transistor*, RCA.
- [9] R.Soares, *GaAs MESFET Circuit Design*, Norwood, Artech House, pp.287–289, 1988.
- [10] David M. Pozar, *Macrowave and RF Design of Wireless Systems*, Jhon Wiley & Sons, pp. 194~214, 2001.
- [11] David M. Pozar, *Macrowave Engineering*, Jhon Wiley & Sons, pp. 429~459, 1990.

- [12] Guillermo Gonzalez, *Microwave Transistor Amplifier Analysis and Design*, 2nd Edition, Prentice Hall, 1997
- [13] Mihai Albulet, *RF Power Amplifiers*, Noble Publishing Corporation, Atlanta, GA, 2002.

감사의 글

연구실에 들어온지 4년이나 흘렀습니다. 그동안 많은 선배들 동기들 후배들이 졸업하는 것을 보면서 저는 언제쯤이면 졸업할 수 있을까 하고 생각했었는데 벌써 졸업이 다가왔습니다. 열심히 공부하려고 마음먹고 들어온 대학원인데 결심했던 것만큼 공부를 열심히 하지 못했던 것이 제일 후회로 남습니다. 그러나 실험실에서 보낸 4년은 많은 사람들과 만나고 생활하고 즐겁게 보냈던 기간이었습니다. 앞으로의 제 삶에도 많은 도움이 될 것이라 생각합니다.

졸업논문을 쓰면서 여러 가지 많은 도움을 주신 강인호 교수님과 모자란 논문 읽어보시고 수정해 주시고 격려 해주신 김기만 교수님, 박동국 교수님께 감사드립니다. 학부시절부터 많은 가르침을 주신 김동일 교수님, 조형래 교수님, 민경식 교수님, 정지원 교수님께도 감사드립니다. 졸업논문 발표 때 많은 도움을 주신 윤영 교수님께도 감사드립니다.

연구실에 들어오게 된 계기를 마련해주고 언제나 신경써주는 주연이형, 술 같이 마셔주느라 몸이 상하고 졸업해서도 전화로 도움을 많이 준 병구형, 학부시절의 정신적 지주가 되어준 승수형, 언제나 즐거운 대학원 생활이 되게 해준 외형이형, 조용하게 웃어주는 윤준이형, 어리광을 잘 받아주었던 철성이형, 열심히 뛰어다니며 대학원생들을 보살피는 성준이형, 인생의 조언자가 되어주신 동환이형, 학문적으로 도움을 많이 주신 지원이형, 연구실에 가면 귀여워 해주시던 준영이형, 듄직한 몸으로 즐겁게 웃어주던 동우형, 밤에 더 바쁜 정원이형, 학부졸업논문 쓸 때부터 힘든 일 좋은 일 모두 함께 나누었던 재교, 썰렁한 개그의 동반자 현이형, 정훈이형, 대학원 생활을 함께한 도연이, 태길이, 은정이, 순영이, 보영이, 승민이, 진생이, 철근이, 경우, 동생같은 후배 상진이, 언제나 바쁜 영근이, 좋은 친구가 되어주었던 인용이와 동식이, 이름은 적지 않았지만 전과공학과 대학원의 모든 분들에게 감사의 마음을 전합니다. 저의 따뜻한 휴식이 되어준 친구들 상수, 동기, 낙진, 성식, 성호에게도 감사의 마음을 전합니다. 낱아주시고 키워주시고 대학원 공부를 마칠 때까지 지원해주신 부모님, 모자란 형덕에 고생한 동생에게도 감사의 마음을 전합니다.

사회에 나가서도 웃음을 잃지 않고 언제나 노력하는 사람이 되도록 노력하겠습니다.