



저작자표시-동일조건변경허락 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.
- 이차적 저작물을 작성할 수 있습니다.
- 이 저작물을 영리 목적으로 이용할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



동일조건변경허락. 귀하가 이 저작물을 개작, 변형 또는 가공했을 경우에는, 이 저작물과 동일한 이용허락조건하에서만 배포할 수 있습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

工學碩士 學位論文

Si RFIC상에서 주기적 스트립 구조를 가지는
초소형 윌킨슨 전력분배기 개발에 관한 연구

A Study of Highly Miniaturized Wilkinson Power
Divider Employing Periodic Strip Structure on
Silicon RFIC

指導教授 양대호 尹 榮

2012 年 2 月

韓國海洋大學校 大學院

電波工學科

朱 正 甲

本 論 文 을 朱 正 甲 의
工 學 碩 士 學 位 論 文 으 로 認 准 함 .

委 員 長 : 姜 仁 鎬 (印)

委 員 : 姜 錫 燁 (印)

委 員 : 尹 榮 (印)



2012 年 2 月

韓 國 海 洋 大 學 教 大 學 院

電 波 工 學 科

朱 正 甲

목 차

Nomenclature	
Abstract	1
제 1 장 연구 배경 및 목적	2
제 2 장 PSS 선로의 기본 구조 및 특성	4
2.1 주기적 스트립 구조의 단파장 특성	7
2.2 주기적 스트립 구조의 저 임피던스 특성	8
제 3 장 다양한 PSS 구조를 가지는 선로의 RF 특성 고찰	11
제 4 장 주기적 스트립 구조를 이용한 RFIC 초소형 온칩용 월킨슨 전력 분배기의 개발	14
4.1 일반적인 월킨슨 전력 분배기의 RF 특성	16
4.2 PSS 구조를 이용한 월킨슨 전력 분배기의 RF 특성	18
제 5 장 결 론	23
참고문헌	24

그림 목 차

그림 2.1.1 Conventional CPW structure	4
그림 2.1.2 (a) Structure of CPW employing PSS	5
그림 2.1.2 (b) A cross-sectional view according to X-X direction	6
그림 2.1.2 (c) A cross-sectional view according to Y-Y direction	6
그림 2.1.3 Wavelength of CPW employing PSS and conventional one	7
그림 2.2.1 Characteristic impedance of CPW employing PSS	9
그림 3.1 (a) Structure of PSS without contact (case 1)	11
그림 3.1 (b) Structure of PSS with contact (case 2)	11
그림 3.1 (c) Structure of PSS with contact and slot (case 3)	12
그림 3.2 Wavelength according to various structures	13
그림 3.3 Insertion loss according to various structures	13
.....	13
그림 4.1.1 Wilkinson power divider	14

그림 4.1.2 A photograph of Wilkinson power divider employing PSS on silicon RFIC	15
그림 4.1.3 (a) Power division characteristic of Wilkinson power divider	17
그림 4.1.3 (b) Power coupling characteristic of Wilkinson power divider	17
그림 4.2.1 Power division characteristic of Wilkinson power divider employing PSS	19
그림 4.2.2 Phase division characteristic of Wilkinson power divider employing PSS	20
그림 4.2.3 Isolation characteristic of Wilkinson power divider employing PSS	21
그림 4.2.4 Return loss of Wilkinson power divider employing PSS	21

표 목 차

표 2-1 The characteristic impedance of the CPW employing PSS	10
표 4-1 Size of conventional CPW and PSS	16
표 4-2 RF characteristics of on-chip Wilkinson power divider	22

Nomenclature

- C_a : Capacitance between the line and GND
 Z_0 : Characteristic Impedance
 λ_g : Guided-wavelength
 L : Inductance
 f : Frequency
 C_b : Additional capacitance between the line and PSS
 T : Strip width of PSS structure
 β : Phase Constant
 L : Spacing between strip construction



Abstract

A Study of Highly Miniaturized Wilkinson Power Divider Employing Periodic Strip Structure on Silicon RFIC

In this study, using a coplanar waveguide employing Periodic Strip Structure (PSS), highly miniaturized on-chip Wilkinson power divider was realized on silicon radio frequency integrated circuit (RFIC). For a size reduction and low loss of the Wilkinson power divider, RF characteristics of coplanar waveguides employing various types of PSS structure were investigated, and an optimal structure of PSS was extracted. The Wilkinson power divider employing the optimal PSS structure exhibited good RF performances from 25 to 50 GHz, and its size was 0.044 mm^2 , which was 4.8% of conventional one. Above results indicate that coplanar employing PSS are very useful for application to development of highly miniaturized broadband on-chip passive components on silicon RFIC.

제 1 장 연구 배경 및 목적

최근, 실리콘 반도체 공정기술의 발달에 의해 CMOS의 고주파 성능이 향상됨에 따라, 마이크로파 및 밀리미터파 영역에까지 CMOS의 응용이 가능하게 되었고[1,2], 이에 따라 고주파용 RFIC (Radio Frequency Integrated Circuit) 와 베이스 밴드부의 chip set이 하나의 실리콘 기판상에 집적된 SoC (System on Chip) 용 단말기의 개발이 가능하게 되었다. 하지만 이러한 실리콘 반도체 기술의 발전에도 불구하고, 아직까지도 결합기, 분배기, 필터 등의 대부분의 RF 수동소자들은 큰 점유면적으로 인해 실리콘 IC 내부에 집적되지 못하고, 외부의 프린트 기판 상에 설계 제작되고 있다[3]. 결과적으로 이러한 문제점은 현재 전자부품 산업의 최대과제이다.

무선통신 시스템을 구성하는 전력증폭기, 믹서 등의 RFIC 전자소자에는 전력 결합/분배기가 필요하며, 일반적으로 윌킨슨 전력 분배기(Wilkinson Power Divider) 가 사용되고 있으며, 이 윌킨슨 전력 분배기는 1960년에 최초로 그 특성과 구조가 소개된 이래로 각종 무선통신용 회로 및 시스템을 구성함에 있어, 신호의 분배 및 결합을 위해 널리 사용되는 초고주파 회로중의 하나이다[4]. 앞서 설명한바와 같이 기존의 RF 수동소자들은 큰 점유면적으로 외부에서 설계, 조작되고 있어, 진정한 의미의 SoC용 실리콘 반도체 소자가 실현되지 못하고 있다. 이러한 문제점을 해결하기 위해서는, RFIC 내부에 집적 가능한 초소형 수동소자의 개발이 필요하다.

본 논문에서는 이러한 문제점을 해결하기 위하여, 단과장 특성을 가지는 주기적 스트립 구조의 최적화를 위해 여러 구조의 특성 분석을 수행하였으며, 최적 특성을 가지는 스트립 구조를 이용하여 초소형의 월킨슨 전력 분배기를 개발하였다.



제 2 장 PSS 선로의 기본 구조 및 특성

본 장에서는 주기적 스트립 구조 (PSS) 에 관해 설명하도록 한다. 그림 2.1.1은 기존의 코플레너 (Coplanar waveguide : CPW) 선로의 단면을 보여준다.

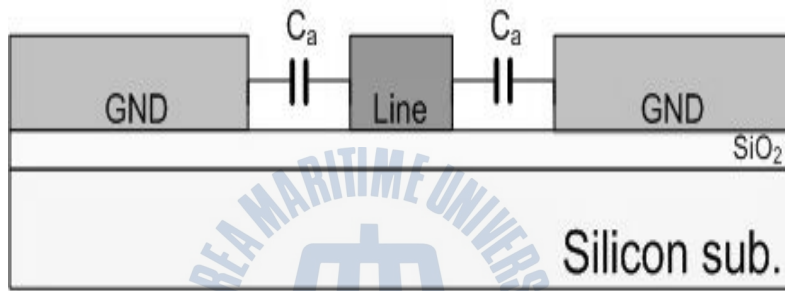


그림 2.1.1 Conventional CPW structure.

그림 2.1.1에서 선로와 상부 접지면 사이의 용량 C_a 는 단위 길이 당 용량에 해당한다. 식 (2.1)로부터 이러한 코플레너 선로를 포함한 모든 전송선로의 선로파장 λ_g 는 식 (2.2)로 표현된다[5,6].

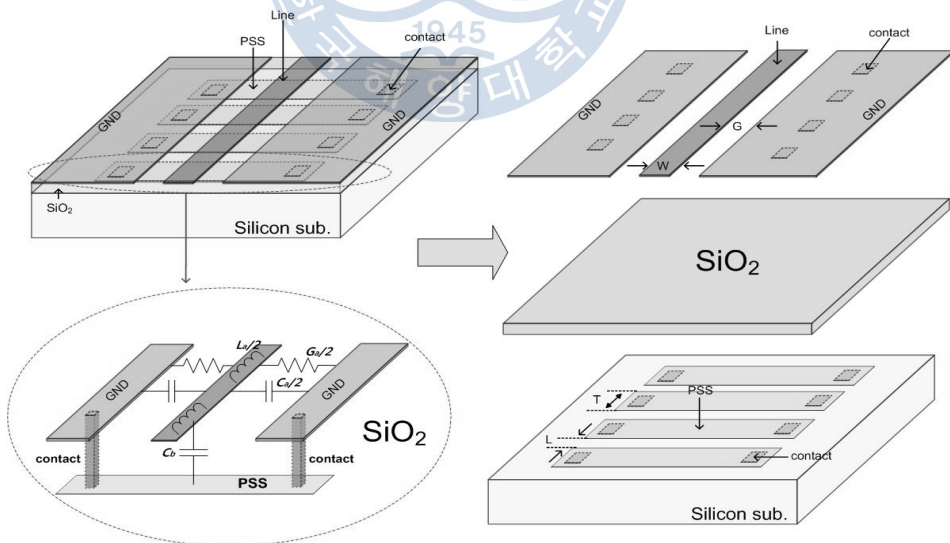
$$\lambda = \frac{2\pi}{\beta} \quad (2.1)$$

$$\lambda_g = \frac{2\pi}{\beta} = \frac{2\pi}{\omega \sqrt{LC}} = \frac{1}{f \sqrt{LC}} \quad (2.2)$$

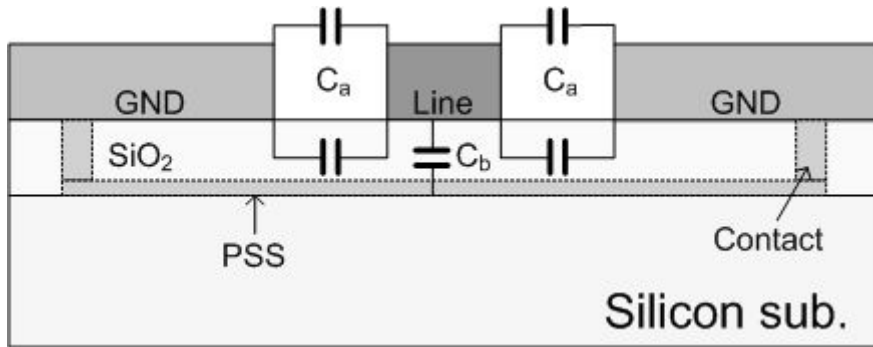
상기 식 (2.2)에서 용량 C 는 그림 2.1.1의 기존의 선로구조에서의

C_a 에 해당하는 선로와 상부 접지면의 단위 길이 당 용량에 해당한다. 인덕턴스 L 은 선로의 단위 길이 당 인덕턴스 값에 해당하며, 그리고 f 는 동작주파수이다. 상기 식 (2.2)에서 알 수 있듯이, 선로와 상부 접지면 사이의 용량 C 가 증가하게 되면 선로파장 λ_g 는 용량 C 와 반비례 관계에 있으므로 감소하게 된다. PSS 구조는 이러한 선로파장 λ_g 와 용량 C 의 반비례 관계를 응용하여, 상부 금속면과 실리콘 기판사이에 사다리형의 PSS 구조를 삽입하여 선로의 용량성분 C 를 증가시킨 형태의 전송선로가 제안되었다[5].

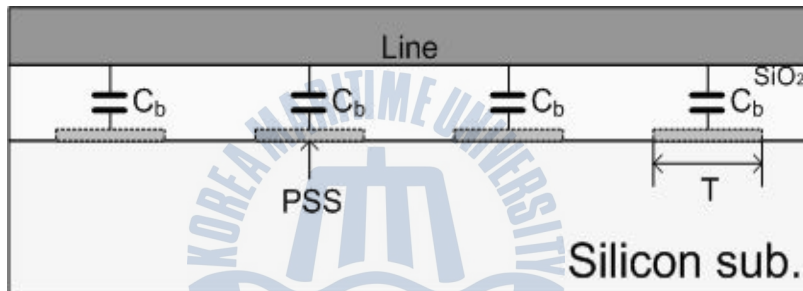
그림 2.1.2 (a)는 PSS 구조를 보여준다. 그림 2.1.2 (a)에서 보는 바와 같이 선로(GND 포함)와 실리콘 기판사이에 주기적 스트립구조인 PSS를 삽입 하였으며, PSS와 선로 사이에는 SiO_2 유전체 박막이 존재한다. 그리고 PSS 구조는 Contact를 통하여 그림 2.1.2 (a)의 상단의 접지면에 연결되므로 PSS 구조도 접지가 된다.



(a)



(b)



(c)

그림 2.1.2 (a) Structure of CPW employing PSS.

(b) A cross-sectional view according to X-X direction.

(c) A cross-sectional view according to Y-Y direction.

그림 2.1.2 (b-c)는 그림 2.1.2 (a)의 X-X 방향, Y-Y방향의 단면을 보여주고 있으며, 기존의 코프레너 전송선로는 선로의 상부 접지면 사이의 용량성분 C 는 C_a 만 존재하지만 PSS 구조는 용량 C_a 뿐만 아니라 PSS 구조로 인한 추가적인 용량 성분 C_b 가 존재하게 된다. 즉, PSS 구조가 존재 하지 않는 기존의 코프레너 전송선로는 전체 용량 성분이 $C = C_a$ 가 되지만, PSS 구조가 존재하는 코프레너 전송선로의

경우 전체 용량성분은 $C = C_a + C_b$ 가 된다. 이러한 용량성분의 증가는 선로의 파장과 임피던스에 많은 영향을 끼치는데 이는 다음 절에서 설명하기로 한다.

2.1 주기적 스트립 구조의 단파장 특성

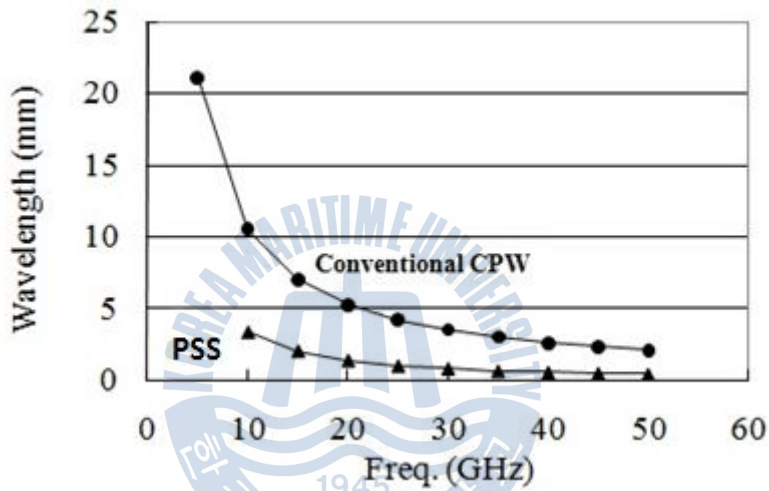


그림 2.1.3 Wavelength of CPW employing PSS and conventional one.

그림 2.1.3은 기존의 코프레너 선로와 PSS 구조를 이용한 코프레너 선로의 파장을 측정값을 비교한 그래프이다.

이들 선로는 두께 $600 \mu\text{m}$ 의 실리콘 반도체 기판상에 제작되었으며, PSS와 선로사이에는 유전율 3.9, 두께 $1 \mu\text{m}$ 인 SiO_2 박막이 존재한다. 그리고, 그림 1과 2의 PSS 구조의 기본 셀 사이의 간격 L 과 선로 폭 W 는 모두 $20 \mu\text{m}$ 이며, 그림 2.1.3의 원은 기존의 일반적인 코프레너 선로의 파장에 해당하며, 삼각형은 PSS 구조의 기본 셀 두

계 $T = 20 \mu\text{m}$ 의 파장에 해당한다. 그림에서 보는 바와 같이, PSS를 사용하는 경우의 선로파장은 기존의 코프레너 선로의 60 ~ 65 %로 축소됨을 볼 수 있다. 예를 들어, 주파수 20 GHz에서 종래의 전송선로의 경우, 선로파장 λ_g 는 5.9 mm이며, PGS 구조의 경우, $T = 20 \mu\text{m}$ 일 때의 선로파장 λ_g 는 3.7 mm이다. 이것은 선로파장 λ_g 는 식 (2.3)과 같이 용량성분(C)에 반비례하므로[6] 선로와 상부 접지면 사이의 용량성분이 증가할수록 선로파장은 감소하기 때문이다.

$$\lambda_g = \frac{2\pi}{\beta} = \frac{2\pi}{\omega \sqrt{LC}} = \frac{1}{f \sqrt{L(C_a + C_b)}} \quad (2.3)$$

그림 2.1.2의 PSS 두께 T , PSS 구조의 셀 사이 간격 L , SiO_2 두께를 조절하면 추가적으로 발생하는 용량성분 C_b 를 쉽게 변화시킬 수 있으며, 그 결과 λ 의 크기를 조절할 수 있다. 따라서 PSS 구조를 삽입한 선로구조를 이용하면, 선로 파장의 감소에 의해 RFIC 외부의 프린트 기판 상에 설계 및 제작되고 있는 결합기 및 분배기, 필터 등의 대부분의 수동소자의 사이즈를 대폭 축소할 수 있음을 알 수 있다.

2.2 주기적 스트립 구조의 저 임피던스 특성

그림 2.2.1은 PSS 선로에 대한 특성 임피던스 Z_0 의 측정결과이다. 여기서 T 는 그림 2.1.2에서 보는 바와 같이 PSS의 기본 셀 두께이며, T 가 커질수록 선로와 PSS 구조 선로사이에서 추가적으로 발생하는 용량성분 C_b 가 증가하게 되며, 그 결과 식 (2.4)[6]로부터 특성 임피던스 Z_0 값은 줄어들게 됨을 알 수 있다. 즉, T 의 조절만으로 선로

의 특성 임피던스를 쉽게 조절할 수 있음을 보여준다. 예를 들어, 선로 폭 $W = 20 \mu\text{m}$ 인 경우 단지 T 를 $0 \sim 50 \mu\text{m}$ 범위에서 조절함으로써 특성 임피던스가 $30 \sim 70 \Omega$ 이 되도록 조절 가능하다. 상기 T 의 변화에 따른 특성 임피던스의 변화는 표 2-1에 요약되어 있다.

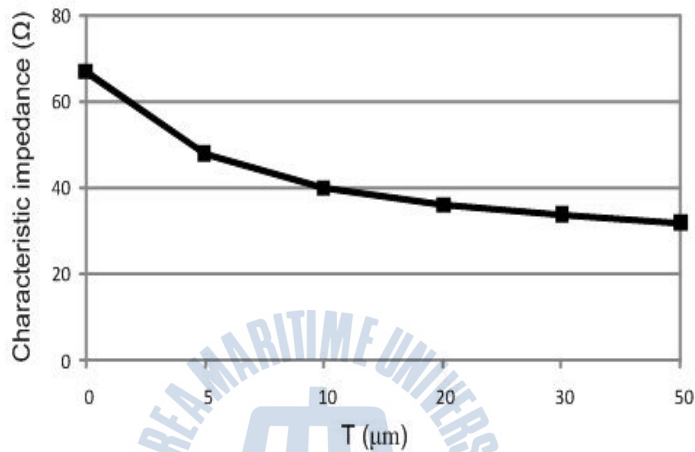


그림 2.2.1 Characteristic impedance of CPW employing PSS.

그러므로, PSS 구조를 이용하면 임피던스를 쉽게 조절 가능하며, 이는 RFIC용 수동소자 개발에 있어서 사이즈 축소의 측면에서 매우 유리한 점이다. 왜냐하면, 일반적으로 RF용 트랜지스터는 고주파에서 보통 50Ω 보다 매우 낮은 입출력 임피던스를 가지기 때문이다[7]. 이들에 대한 임피던스 정합을 위해서는 저 임피던스 특성을 가지는 전송선로가 필요하므로, PSS 구조를 이용하면 기존의 코프레너 선로 구조에 비해 적은 선로 폭으로 저 임피던스 선로를 구현할 수 있다. 구체적으로, 35Ω 의 특성임피던스를 가지는 선로를 구현하는 경우, T 가 $20 \mu\text{m}$ 인 PSS 구조를 이용하면 선로 폭 W 가 $20 \mu\text{m}$ 이 되지만, 선로와 접지사이의 거리 G 가 $30 \mu\text{m}$ 인 기존의 코프레너 선로구조[6]

를 사용하면 선로 폭 W 는 $130 \mu\text{m}$ 가 된다.

$$\begin{aligned} Z_0 &= \sqrt{\frac{L}{C}} \\ &= \sqrt{\frac{L}{C_a + C_b}} \end{aligned} \quad (2.4)$$

또한, 최근 선로자체의 파장이 축소된 형태의 단파장 전송선로의 연구가 이루어지고 있으며, 그 중 대표적인 구조로 PBG (photonic bandgap)와 DGS (Defected Ground Structure)가 있다. 하지만, 이러한 PBG나 DGS 구조의 경우는 축소된 선로파장으로 인해 소형화를 위한 전송선로로 사용가능하나, 10 GHz 이하의 낮은 공진주파수 특성으로 인해 그 이상대역에서는 필터로써 이용되어지는 문제점이 있으며, 공진구조에 의한 삽입손실이 증가하는 문제점도 존재한다[8,9].

또한, PBG 나 DGS 구조의 경우 축소된 선로파장으로 인해 높은 특성임피던스를 가지므로 저 임피던스 정합소자 및 수동소자로는 적합하지 않다는 단점을 가진다. 따라서, PSS 구조를 사용함으로써 저 임피던스와 고주파 광대역을 가지는 새로운 구조의 소형화된 전송선로를 이용하여 RFIC 상의 수동소자를 제작할 수 있게 되었다.

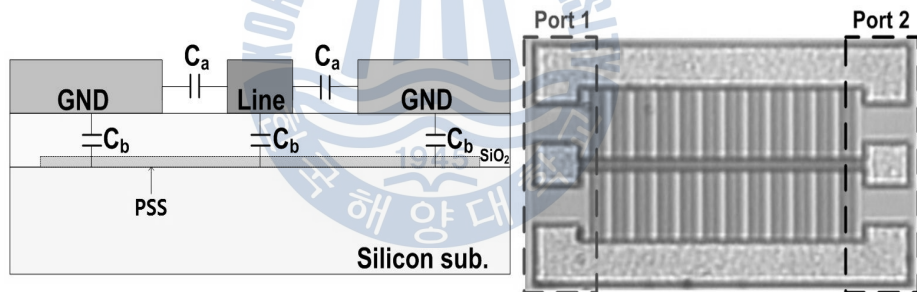
표 2-1 The characteristic impedance of the CPW employing PSS.

$T (\mu\text{m})$	$Z_0 (\Omega)$
0	67
10	40
20	36
30	34
40	27
50	21

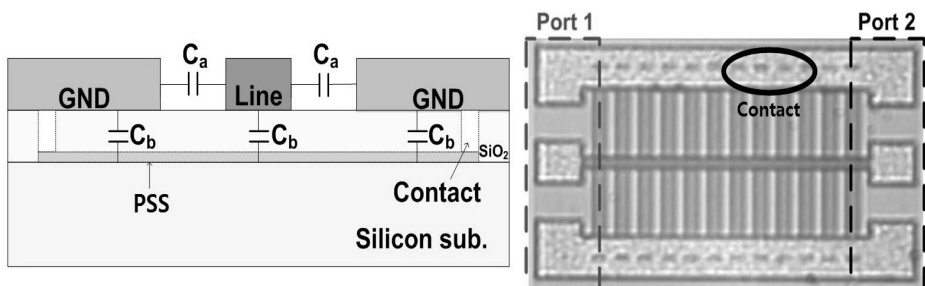
제 3 장 다양한 PSS 구조를 가지는 선로의 RF 특성 고찰

본 장에서는 주기적 스트립 구조에 Contact의 존재 유/무와 슬롯이 추가됨으로 인한 영향에 대하여 설명하도록 한다.

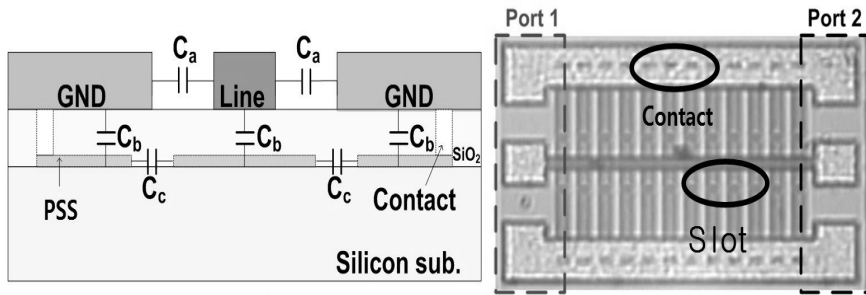
그림 3.1의 (a)는 Contact가 존재하지 않는 경우의 PSS의 구조 (case 1)이며, (b)는 본 논문에서 사용된 Contact가 존재하는 경우 (case 2)의 PSS 구조이다. 마지막으로 (c)는 Contact가 존재하고 PSS에 슬롯을 삽입한 구조(case 3)로 스트립 사이에 용량성분 C_c 가 추가적으로 발생함을 알 수 있다.



(a)



(b)



(c)

그림 3.1 (a) Structure of PSS without contact. (case 1)

(b) Structure of PSS with contact. (case 2)

(c) Structure of PSS with contact and slot. (case 3)

그림 3.2는 그림 3.1의 모든 case의 과장을 비교한 그래프이다. 이들 선로는 두께 $600\ \mu\text{m}$ 의 실리콘 반도체 기판상에 제작되었으며, 그림 2.1.2의 PSS 구조의 기본 셀 사이의 간격 L , 선로 폭 W , 두께 T 는 모두 $20\ \mu\text{m}$ 이다. 그림 3.2에서는 보이는 바와 같이 Contact가 존재하는 경우(case 2)의 선로과장이 $10 \sim 50\ \text{GHz}$ 범위에서 가장 짧은 것을 확인 할 수 있다. 그 이유는 Contact가 존재하지 않는 경우(case 1)는 PSS 구조가 상부의 GND면과 격리되어 완전 접지가 되지 않기 때문이며, 슬롯이 존재하는 경우(case 3)에도 슬롯에 의해 PSS 구조가 서로 격리되어 완전한 접지면을 이루지 못하기 때문이라고 판단된다.

그림 3.3은 모든 case의 삽입손실을 비교한 그래프이며, Contact가 존재하지 않는 경우(case 1)가 $0 \sim 35\ \text{GHz}$ 범위에서 $-1 \pm 0.5\ \text{dB}$ 로, Contact가 존재하는 경우(case 2)의 $-1.2 \pm 0.5\ \text{dB}$ 보다 다소 양호한 성능을 보이지만, 큰 차이는 관찰 할 수 없었다. 소형의 수동

소자를 제작하는 경우, 파장축소 효과를 우선적으로 고려하는 것이 유리하며, 손실의 보정은 전후단의 증폭기의 이득을 조절함으로써 쉽게 보상이 가능하므로, 본 논문에서는 Contact가 존재하는 PSS 구조 (case 2)를 이용하여 실리콘 RFIC상에 월킨슨 전력분배기를 제작하였다.

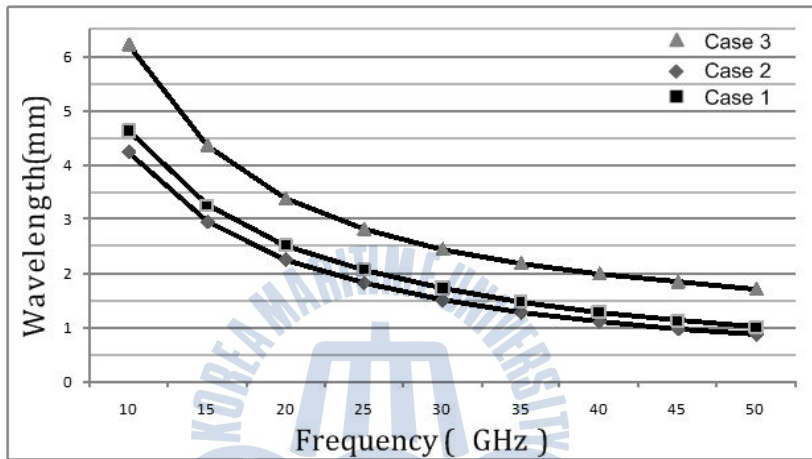


그림 3.2 Wavelength according to various structures.

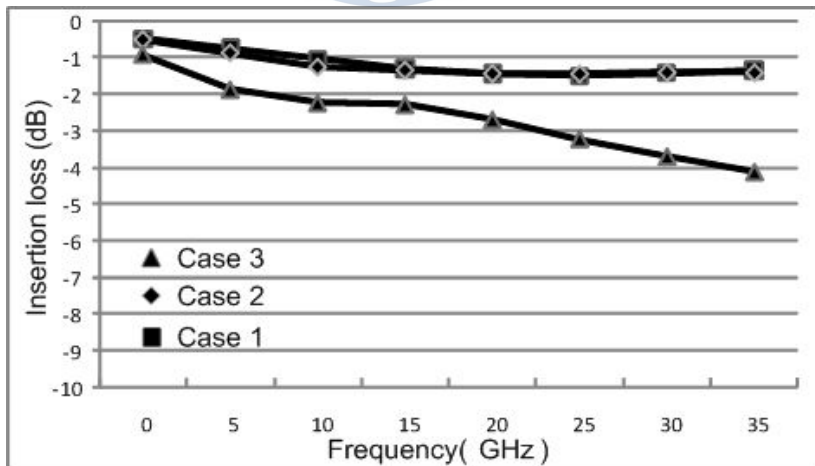


그림 3.3 Insertion loss according to various structures.

제 4 장 주기적 스트립 구조를 이용한 RFIC 초소형 온칩용 윌킨슨 전력 분배기의 개발

본 논문에서는 실험적으로 파장 축소 효과를 입증하기 위하여 PSS 구조를 이용하여 윌킨슨 전력 분배기를 실리콘 RFIC상에 제작하였으며, 제작된 윌킨슨 분배기의 포트 임피던스는 27 Ω 이므로, 선로들의 특성 임피던스(Z_1, Z_2), 포트 2와 포트 3 사이의 저항(R)은 그림 4.1.1에 나타나 있는 수식[10]을 이용하여 각각 38, 38, 54 Ω 으로 구해지며, 선로 폭 W 는 20 μm 로 고정되었다.

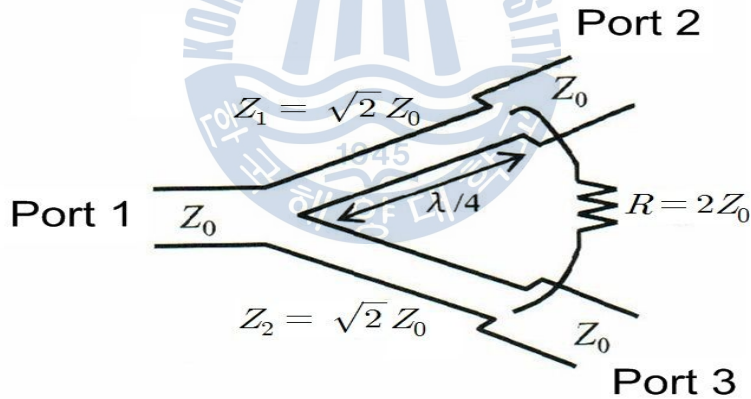


그림 4.1.1 Wilkinson power divider.

RFIC상에 제작된 윌킨슨 전력 분배기는 그림 4.1.2에 보여지며, 온웨이퍼 측정을 위해 GSG (Ground-Signal-Ground) 패드가 접속되었으며, 실제 윌킨슨 분배기는 점선내부의 부분에 해당된다. 3포트 윌킨

순 분배기를 측정하기 위해서는 3개의 레이아웃 패턴, 즉, 포트 1-2, 1-3, 2-3의 측정용 패턴이 필요하며, 각 패턴에 있어서 측정에 필요한 2개의 포트는 GSG 프로브에 연결되었으며, 측정에 사용하지 않는 1개의 포트는 포트 임피던스 Z_0 와 동일한 저항치를 가지며 실리콘 RFIC상에 제작된 박막저항에 의해 종단되었다.

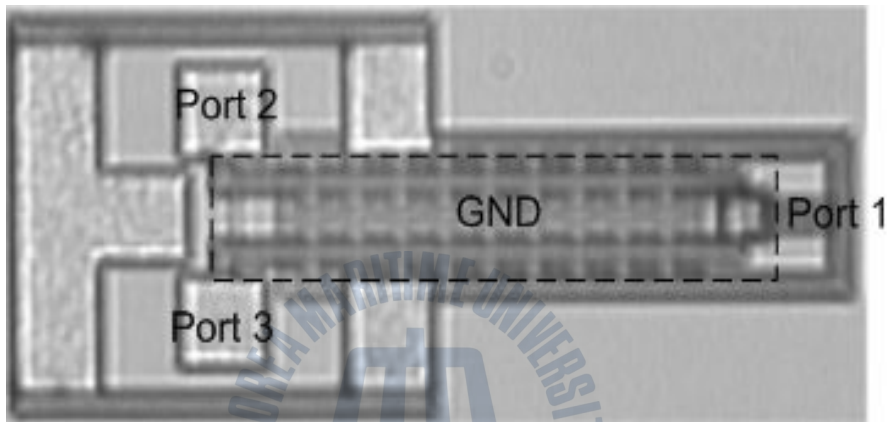


그림 4.1.2 A photograph of Wilkinson power divider employing PSS on Silicon RFIC.

제작된 윌킨슨 전력분배기를 구성하는 $\lambda/4$ 선로길이는 그림 2.1.3의 파장측정 결과로부터 결정되었으며, 제작된 윌킨슨 전력분배기의 사이즈는 포트와 GSG 패드를 제외한 유효면적이 $0.44 \times 0.1 \text{ mm}^2$ 로, 기존 일반적 코프레너 선로를 이용하여 제작한 윌킨슨 전력분배기의 4.8%의 축소율을 보인다. 즉, PSS를 사용하지 않는 기존의 코프레너 선로구조를 이용하여 두께 600 μm 인 실리콘 반도체 기판상에 중심 주파수가 40 GHz인 윌킨슨 전력분배기를 제작하는 경우, 선로와 접지사이의 거리 G 가 30 μm 인 선로구조를 사용하면, $\lambda/4$ 선로의 길이

는 0.751 mm이며, 27 Ω 의 특성 임피던스를 가지는 선로 폭 W 는 각각 580 μm 가 되어 면적은 0.916 mm^2 가 된다. 기존의 코프레너형 선로를 이용한 월킨슨 전력 분배기와 PSS 구조를 이용한 월킨슨 전력 분배기에 대한 점유면적 비교는 표 4.1에 요약되어 있다.

표 4-1 Size of conventional CPW and PSS.

Distribution	$W(\mu\text{m})$	$\lambda_g/(\text{mm})$	Size(mm^2)
Conventional CPW	580	0.751	0.916
PSS	20	0.44	0.044

4.1 일반적인 월킨슨 전력 분배기의 RF 특성

그림 4.1.1의 월킨슨 전력 분배기의 기본구조와 같이 월킨슨 전력 분배기는 동위상 전력분배 특성과 전력결합 특성을 가진다. 예를 들어 포트 1에 입력 신호를 가하는 경우, 포트 2와 포트 3에서 출력되는 신호는 서로 동위상, 동전력 특성을 가진다. 그리고 포트 2와 3에 동위상의 입력신호를 가하는 경우, 포트 1에서 2배의 전력이 출력된다. 반면, 포트 2와 3은 서로 격리되어 있다. 이를 S 파라미터 관계식으로 표현하면 아래 식 (4.1)과 같이 표현 할 수 있다.

$$\text{Mag}(S_{21}) = \text{Mag}(S_{31}) \quad (4.1, a)$$

$$\text{Phase}(S_{21}) = \text{Phase}(S_{31}) \quad (4.1, b)$$

$$\text{Mag}(S_{23}) = 0 \quad (4.1, c)$$

식 (4.1)의 S 파라미터 관계식과 무손실 수동소자에 관한 S 파라미터 기본 성질로부터 일컫는 전력분배기의 S 파라미터를 구하면 아래 식 (4.2)와 같이 나타낼 수 있다.

$$[S] = \begin{bmatrix} S_{11} & S_{12} & S_{13} \\ S_{21} & S_{22} & S_{23} \\ S_{31} & S_{32} & S_{33} \end{bmatrix} = -\frac{j}{\sqrt{2}} \begin{bmatrix} 0 & 1 & 1 \\ 1 & 0 & 0 \\ 1 & 0 & 0 \end{bmatrix} \quad (4.2)$$

식 (4.1)과 (4.2)로부터 일컫는 전력 분배기의 입출력 신호의 전력과 위상에 관한 분배 및 결합 특성은 그림 4.1.3과 같이 설명된다.

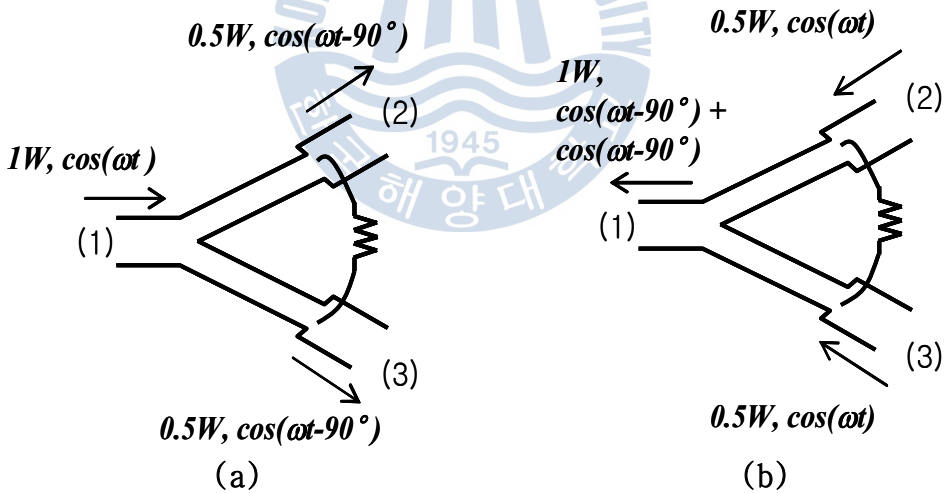


그림 4.1.3 (a) Power division characteristic of Wilkinson power divider.

(b) Power coupling characteristic of Wilkinson power divider.

그림 4.1.3 (a)와 같이, 포트 1에 1W의 전력을 가지는 신호 $\cos(\omega t)$ 를 입력하면, 0.5 W의 전력을 가지며 동위상인 두 개의 신호 $\cos(\omega t - 90^\circ)$ 가 포트 2와 3에서 출력되고, 그림 4.1.3 (b)와 같이, 0.5 W의 전력을 가지며 동위상인 두개의 신호 $\cos(\omega t)$ 를 포트 2와 3에 입력시키면, 포트 1에서는 동위상 결합되어 1 W의 전력을 가지는 신호 $\cos(\omega t - 90^\circ)$ 가 출력된다. 이와 같은 기능을 가지는 윌킨슨 전력 분배기는 여러 개의 증폭기를 병렬 접속한 고풍력 전력증폭기에서 증폭기간 전력결합 및 분배소자로서 널리 사용된다[10].

4.2 PSS 구조를 이용한 윌킨슨 전력 분배기의 RF 특성

그림 4.2.1, 4.2.2, 4.2.3, 4.2.4는 각각 실리콘 RFIC상의 PSS 구조를 이용한 온칩 윌킨슨 전력분배기의 분배, 위상, 격리 특성 및 반사손실을 보여준다. 반사손실은 포트 1에서 입사되는 신호가 포트 1로 되돌아오는 신호의 전력비, 즉, S_{11} 의 측정치이며, 전력분배 특성은 포트 1에서 입사되는 신호에 대한 포트 2와 3에서 출력되는 신호 전력비, 즉, S_{21} 과 S_{31} 의 측정치이고, 위상특성은 분배특성과 같이 포트 1에서 입사되는 신호에 대한 포트 2와 3에서의 위상특성, 즉, S_{21} 과 S_{31} 의 위상의 측정치이다. 그리고, 격리특성 S_{23} 는 포트 2와 포트 3간의 신호 전력비이다.

그림 4.2.1에서 보는 바와 같이, 분배특성 S_{21} 과 S_{31} 의 값은 모두 25 ~ 50 GHz의 범위에서 -4.5 ± 1.5 dB로, 양호한 전력분배 특성이 관찰되며, 실제로, 테프론 기판상에 제작되는 off-chip 윌킨슨 전력 분배기의 전력 분배 값은 대략 -4 dB 정도이다[10]. 따라서, 중심

주파수 40 GHz에서, 본 논문의 결합기는 0.5 dB정도 더 높은 손실특성을 보인다. 이러한 결과는 실리콘 기판 자체의 낮은 절연성에 의한 높은 손실에 기인한다[11,12]. 이러한 손실에도 불구하고 사이즈의 축소는 송수신 모듈의 저가격화에 있어서 더 중요하여, 일반적으로 이러한 손실은 전후단의 증폭기의 이득을 조절함으로써 쉽게 보상이 가능하다.

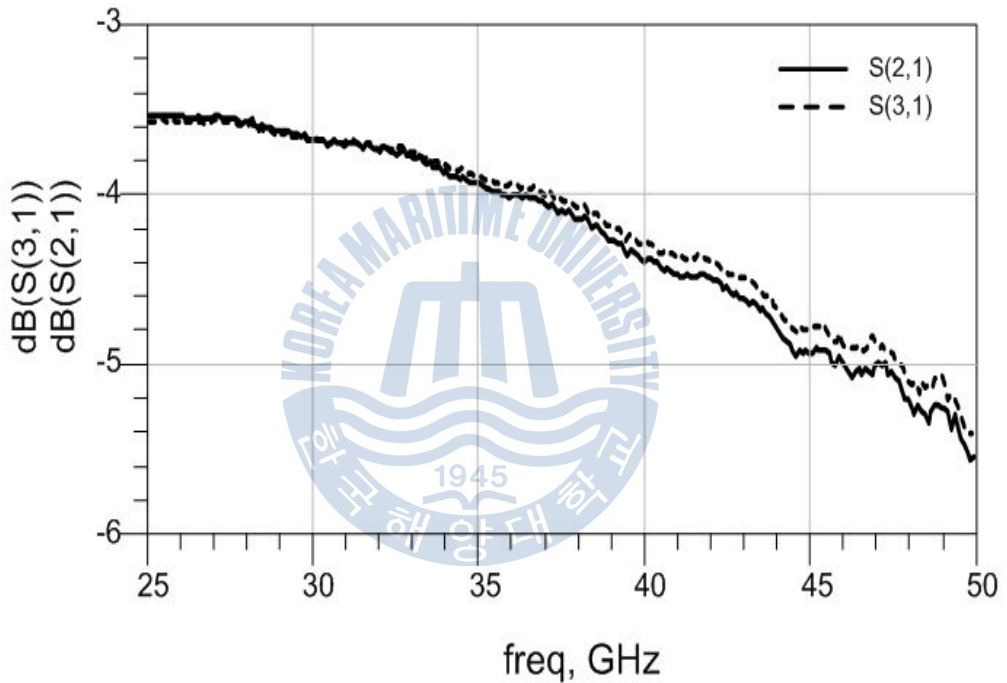


그림 4.2.1 Power division characteristic of Wilkinson power divider employing PSS.

그림 4.2.2는 윌킨슨 전력 분배기의 위상 특성을 보여준다. 위상 특성은 포트 1에서 입사되는 신호에 대한 포트 2와 3에서 출력되는 신호의 위상, 즉, phase (S_{21}) 과 phase (S_{31})에 대한 측정치로서, 보는

바와 같이 포트 1에 신호가 가해졌을 때 포트 2와 3에서의 위상의 차이가 $0 \pm 0.3^\circ$ 로 25 ~ 50 GHz의 범위에서 앞서 설명한 식 (4.1, b)와 같이 동위상의 특성을 보여 준다.

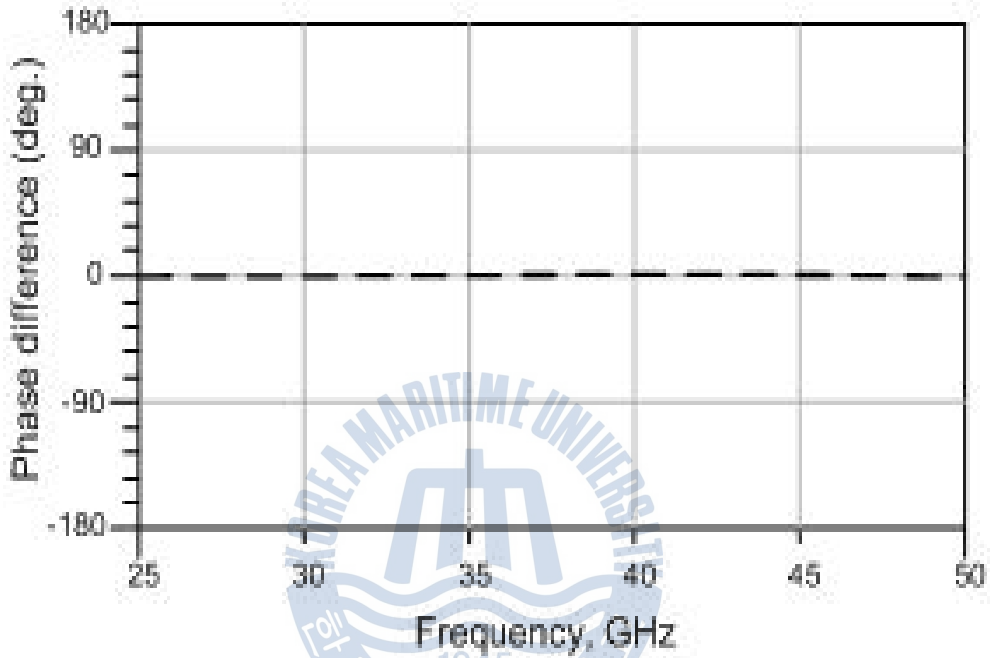


그림 4.2.2 Phase division characteristic of Wilkinson power divider employing PSS.

격리특성 S_{23} 은 그림 4.2.3에서 볼 수 있듯이, 중심주파수 40 GHz에서 -16.2 dB이며, 25 ~ 50 GHz의 범위에서 -10 dB이하의 양호한 특성을 보여주며, 그림 4.2.4의 반사손실 S_{11} 또한 25 ~ 50 GHz의 범위에서 -10 dB이하의 양호한 특성을 보여 주고 있다. 상기 윌킨슨 전력분배기의 RF 특성은 표 4-2에 요약되어 있다.

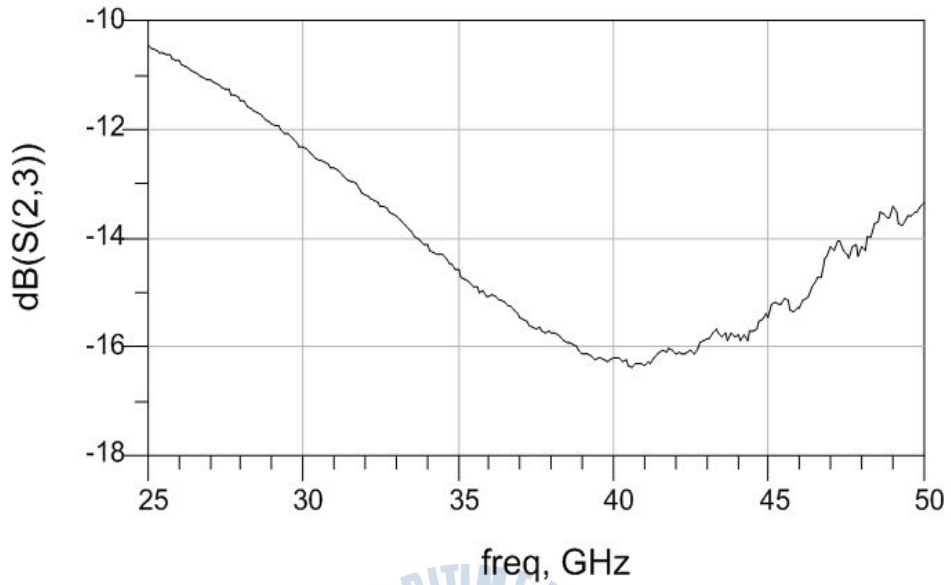


그림 4.2.3 Isolation characteristic of Wilkinson power divider employing PSS.

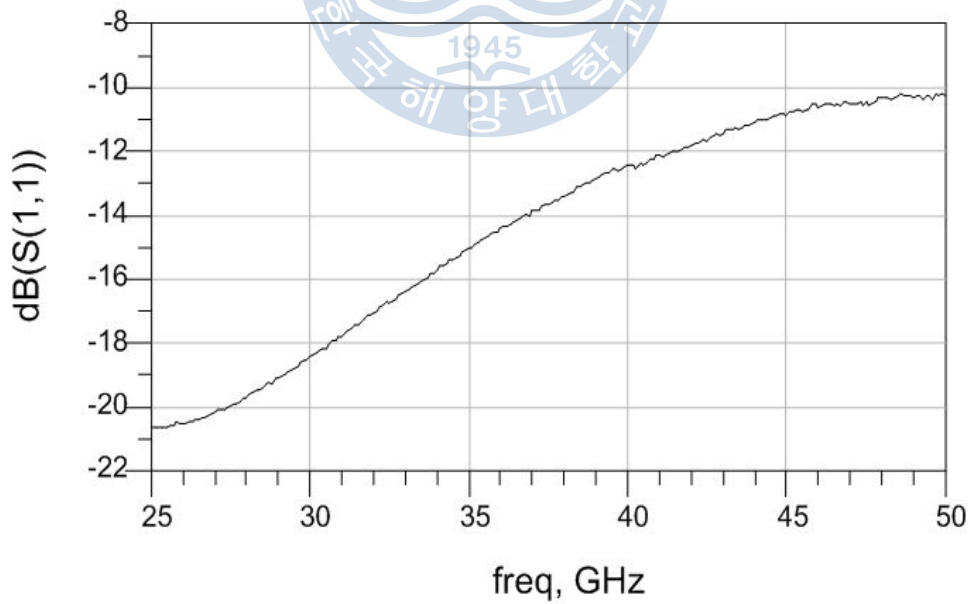


그림 4.2.4 Return loss of Wilkinson power divider employing PSS.

ㄨ 4-2 RF characteristics of the on-chip Wilkinson power divider.

Distribution	At center frequency (40 GHz)	In operation frequencies (25 ~ 50 GHz)
Power division characteristic	$S_{21} = -4.5 \text{ dB}$	$S_{21} = -4.5 \pm 1.5 \text{ dB}$
	$S_{31} = -4.4 \text{ dB}$	$S_{31} = -4.5 \pm 1.5 \text{ dB}$
phase characteristic, phase (S_{21}) phase (S_{31})	The same phase	
Isolation characteristic, S_{23}	-16.2 dB	$S_{32} < -10.0 \text{ dB}$
Return loss, S_{11}	-12.5 dB	$S_{11} < -10.0 \text{ dB}$
Size	0.44 x 0.1 mm ² (4.8 % of conventional one.)	

제 5 장 결 론

최근 무선통신의 이동성이 강조되고 있으며, 이동성의 편의를 위하여 무선통신기기의 소형화가 요구되고 있다. 하지만 무선통신기기를 구성하는 수동소자들은 점유면적이 매우 크기 때문에 수동소자의 크기 축소는 현재 전자부품산업의 최대의 과제이다. 또한 고주파 반도체 소자 제조 및 설계 기술의 발달과 더불어 광대역 및 고집적성을 가지는 낮은 가격의 RFIC가 무선통신 시장에서 요구되어지고 있다. 이러한 RFIC의 고집적화를 이용한 무선통신 단말기를 실현하기 위해서는 수동소자의 집적화기술의 연구는 필수적이다.

본 논문에서는 다양한 형태의 주기적 스트립 구조(PSS)의 특성 고찰을 통하여 최적의 스트립 구조를 도출하여 실리콘 RFIC상에 집적 가능한 초소형 월킨슨 전력 분배기를 제작 평가 하였다.

구체적으로, Contact가 존재하며, 슬롯이 없는 구조가 최적의 파장 축소 효과를 보여주었으며, 주기적 구조를 이용하면 특성 임피던스의 조절이 용이해져 임피던스 매칭에 있어 이점을 얻을 수 있다. 또한, 삽입손실, 분배 및 위상특성, 격리특성 모두 25 ~ 50 GHz의 주파수 범위에서 양호한 RF 특성을 보여주었다. 그리고 파장 축소 효과로부터 상기 월킨슨 전력 분배기의 면적은 $0.44 \times 0.1 \text{ mm}^2$ 로 기존의 코플레너 선로에 제작되는 월킨슨 전력 분배기의 약 4.8%의 축소를 효과를 보여준다. 이러한 결과로부터, 주기적 스트립 구조를 이용하면 실리콘 RFIC용 초소형 수동소자 개발에 있어 매우 유용함을 알 수 있다.

참 고 문 헌

- [1] H. J. Wei, C. Meng, P. Y. Wu, and K. C. Tsung, "K-Band CMOS Sub-Harmonic Resistive Mixer with a Miniature Merchand Balun on Lossy Silicon Substrate", IEEE Microw. Wireless Compon. Lett., Vol.18, No.1, pp.40-42, Jan. 2008.
- [2] T. P. Wang, and H. Wang, "A 71-80GHz Amplifier Using 0.13 μ m CMOS Technology", IEEE Microw. Wireless Compon. Lett., Vol.17, No.9, pp.685-687, Sept. 2007.
- [3] B. Liu, W., Hong, Y. Zhang, H. J. Tang, X. Yin, and K. Wu, "Half Mode Substrate Integrated Waveguide 180° 3-dB Directional Couplers," IEEE Trans. Microwave Theory Tech., vol. 55, No. 12, pp. 2586-2592, Dec. 2007.
- [4] E. J. Wilkinson, "An N-way hybrid power divider", IRE trans, Microwave Theory Tech., vol. 8, pp. 116-118, Jun 1960.
- [5] Y. Yun, K. S. Lee, C. R. Kim, K. M. Kim, and J. W. Jung, "Basic RF characteristics of the microstrip line employing periodically perforated ground metal and its application to highly miniaturized on-chip passive components on GaAs MMIC", IEEE Trans. Microw. Theory Tech., Vol. 54, No. 10, pp. 3805-3817, Oct. 2006.
- [6] Pozar. D.M, "Microwave engineering", Addison-Wesley, 2005 3rd edn. Chapter [3],[8]

- [7] Y. Yun, M. Nishijima, M. Katsuno, H. Ishida, K. Minagawa, T. Nobusada, and T. Tanaka, "A Fully-Integrated Broadband Amplifier MMIC Employing a Novel Chip Size Package," IEEE Trans. Microwave Theory Tech., vol. 50, pp. 2930-2937, Dec. 2002.
- [8] 김철수, 김정현, 길준범, 김상혁, 김호섭, 박준석, 안달, "Defected Ground Structure를 갖는 전송선로의 특성과 집중소자에 의한 특성" 한국전자과학회논문지, 제 11권, 제 6호, pp. 946-951, 2000년 9월
- [9] 김성일, "마이크로스트립 PBG 링 구조를 기초로 한 저지대역 여파기의 설계 및 구현", 아주대학교, 2003년 6월
- [10] 윤영 저, "RF 능동회로 설계이론 및 실무" 홍릉과학 출판사, Chapter [5], 2005
- [11] K. Masu, K. Okada, and H. Itoh, "RF Pssive Components Using Metal Line on Si CMOS", IEICE Trans. Electron., Vol. E89-C, No. 6, pp. 681-691, Jun., 2006.
- [12] Y. S. Lin, C. C. Chen, H. B. Liang, T. Wang, and S. S. Lu, "Characterization and Modeling of Pattern Ground Shield and Silicon-Substrate Effects on Radio-Frequency Monolithic Bifilar Transformers for Ultra-Wide Band Radio-Frequency Integrated Circuit Applications", Jpn. J. Appl. Phys., Vol. 46, No. 1, pp. 65-70, 2007.