

광대역 S밴드용 π -Junction 어레이 급전도파관의 설계

민 경 식* · 김 광 욱* · 박 세 현* · 김 동 철* · 임 학 규*

Design for π -Junction Array Feeder Waveguide for Broad S-band

Kyeong-Sik Min, Kwang-Wook Kim, Se-Hyun Park, Dong-Chul Kim, Hag-Gyu Lim

ABSTRACT

This paper presents a feeder waveguide array using π -Junction with an inductive wall for the element of a multiple-way power divider in a single-layered slotted waveguide array. The feed structure consists of a single waveguide placed on the same layer as radiating waveguide and is characterized by the unit divider, called a π -Junction. This π -Junction with an inductive wall splits part of the power into two branch waveguide through one coupling window, and can excite densely arrayed waveguide at equal phase and amplitude. The power dividing characteristics of a cascade of π -Junctions are analyzed by Galerkin's method of moments. From the optimum simulation results based on the feeder waveguide using π -Junction, we obtained the scattering matrices of the feeder divided power at 3.95GHz.

1. 서 론

이동통신서비스의 시작과 함께 소비자의 다양한 욕구 충족의 서비스를 만족하기 위하여 핵심부품인 안테나 역시 경박·단소하면서도 경제적이고 고성능을 가지는 통신 장비의 개발이 강하게 요구되고 있는 실정이다. 이러한 통신분야는 앞으로도 많은 발전을 할 것으로 기대되며, 이에 따른 경박·단소하면서도 경제적이고 고성능을 가지는

* 한국해양대학교 공과대학 전파공학과

통신장비의 개발이 강하게 요구되고 있는 실정이다. 따라서 본 연구에서는 이동체 탑재형 도파관 어레이 평면 안테나 시스템 등에 적용하기 위한 유도성벽을 가지는 π 분기형 어레이 급전도파관을 제안한다. 그런데, 종래의 도파관 평면 안테나에서는 급전도파관을 복사도파관 어레이 안테나의 하부에 별도로 부착함으로써 구조가 복잡해지고 제작비용이 비싼 단점이 있었다. 이러한 문제점을 해결하기 위해 일본의 N.Goto 교수 연구팀은 그림 1과 같은 급전도파관을 복사도파관과 같은 평면 위에 배치시키는 일층 구조 평면 도파관 어레이 안테나를 제안하였다[1]-[5].

본 논문에서는 그림 1에서 보는 바와 같이 RF회로로부터 받은 신호를 손실 없이 전파할 수 있도록 동일한 구조의 π 형 분배기를 다단으로 접합하여 각각의 복사도파관으로 분배하는 전력을 같게 하고, 반사계수를 최소가 되도록 분배해 주는 급전부에 유도성벽을 가지는 π 분기형 일층구조 급전도파관의 어레이 설계에 관하여 기술한다. 그림 2에서 보는 바와 같이, 포스트대신에 유도성벽을 이용하여 종단벽과 종단벽 이외의 π 형 분기 한 단을 설계한 값을 토대로 다단으로 접합하여 어레이 급전구조를 설계한다. 각각의 파라미터들이 안테나 특성에 어떠한 영향을 미치는지에 대하여 시뮬레이션을 통하여 계산하고, 이로부터 얻은 최적 설계값으로부터, 사용 주파수 대역에 걸쳐 일층구조 어레이 급전부의 반사계수를 최소화시키고, 복사 도파관으로 분배되는 8-port에 진폭과 위상을 같게 할 수 있는 유도성벽을 가지는 π 분기 급전도파관의 구조를 설계하였다. 슬롯 어레이 도파관 안테나의 급전을 위해 사용하게 될 π 분기 급전도파관의 구조는 그림 3와 같다.

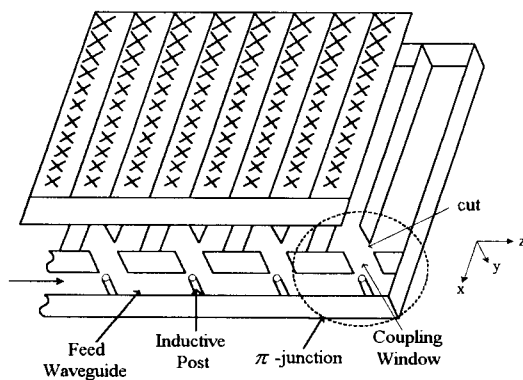


그림 1. 유도성 핀을 이용한 도파관 평면 안테나

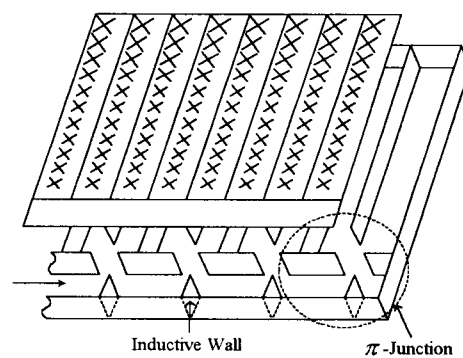


그림 2. 유도성벽을 가지는 도파관 평면 안테나

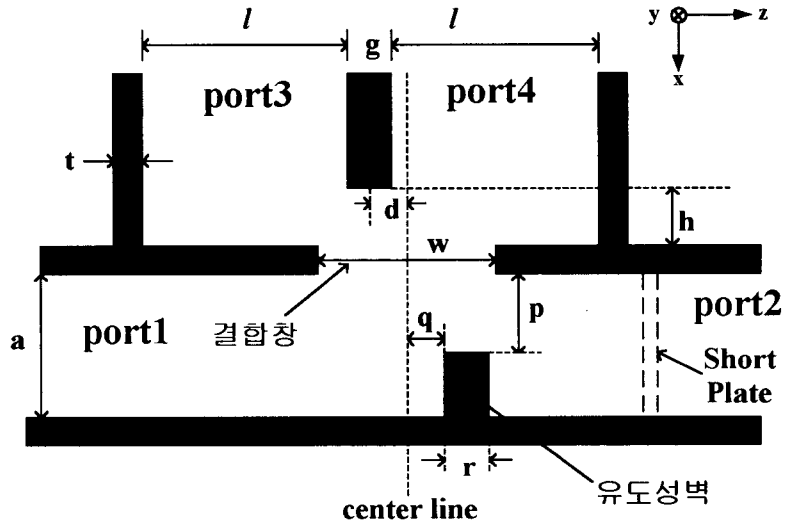


그림 3. 유도성벽을 가진 급전도파관의 단면도

2. 종단벽을 가지는 π 분기 급전도파관

2-1. 종단벽을 가지는 π -Junction의 구조

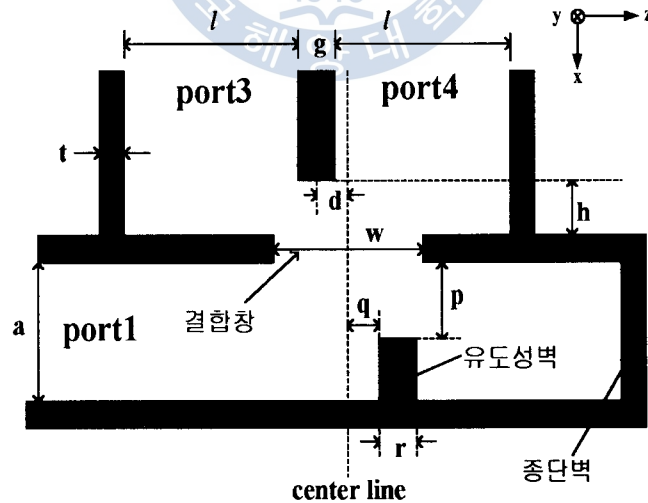


그림 4. 종단벽을 가진 π 분기 급전도파관

그림 4은 종단벽을 가지는 π -Junction 부분을 위에서 바라본 단면도로 설계에 사용

용한다. 그러나, 그림 6으로 알 수 있는 것처럼 d 의 위치가 $\pm 2\text{mm}$ 이내에서 변화한다 하더라도 진폭의 변화량은 1dB 이내로 설계의 자유도를 다소 가짐을 알 수 있다.

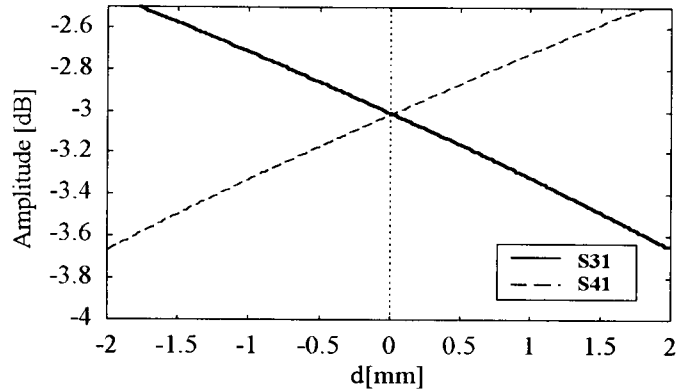


그림 6(b). 도파관 offset 변화에 따른 S31과 S41

2-2-3 종단벽의 거리(s) 변화

그림 7(a)과 그림 7(b)는 종단벽의 위치의 변화에 의한 급전부의 주파수 특성을 나타낸다. s 를 20mm 에서 25mm 까지의 변화시켜 얻은 결과로 그림 7(b)에서 보여 준 것처럼 $s=21.69\text{mm}$ 에서 S31과 S41의 진폭값이 일치하고 그 지점에서의 진폭은 약 -3.02 였다.

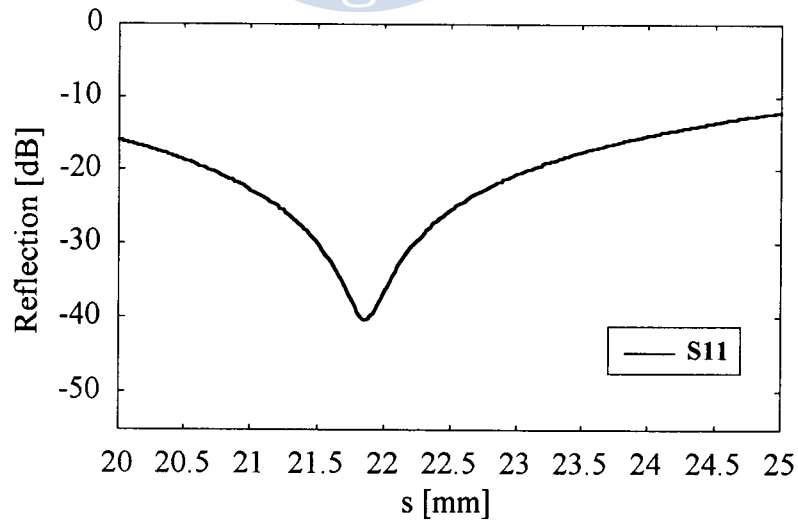


그림 7(a). 종단벽 위치의 변화에 따른 S11

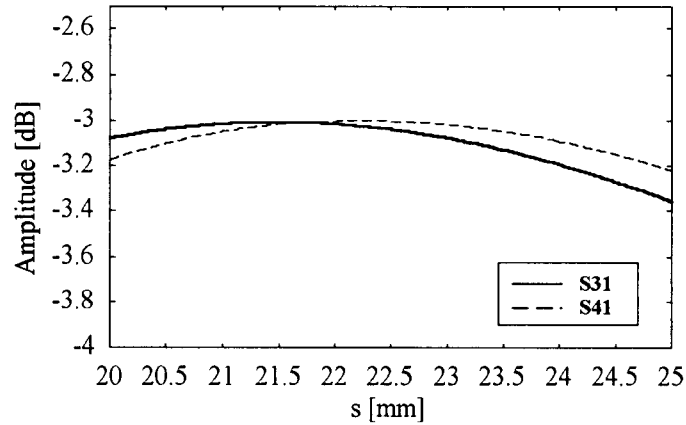


그림 7(b). 종단벽 위치의 변화에 따른 S31과 S41

2-2-4 x축에 대한 유도성벽의 위치(p) 변화

그림 8(a)와 8(b)는 유도성벽 길이의 변화에 의한 급전부의 주파수특성을 나타낸다. 그림 8(b)는 유도성벽의 두께를 $r=4\text{mm}$ 로 고정하고 p 를 24mm에서 46mm까지 변화시켜 얻은 결과로 $p=36.65\text{mm}$ 에서 S31과 S41의 진폭값이 일치하고 그 지점에서의 진폭은 약 -3.01dB 였다.

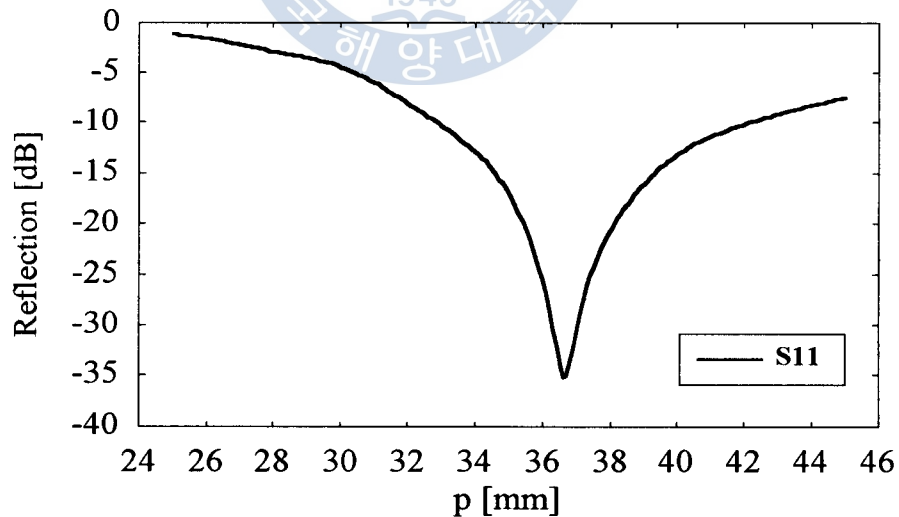


그림 8(a). 유도성벽 위치의 변화에 따른 S11

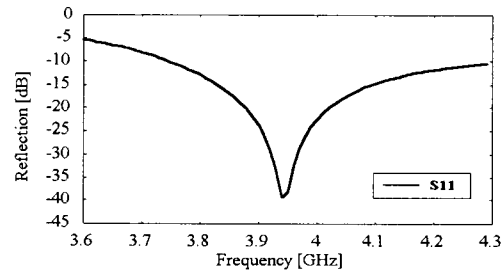


그림 10(a). 주파수 변화에 따른 S11

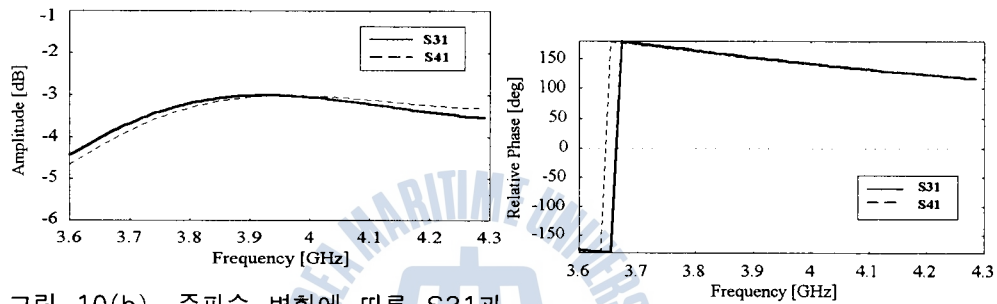


그림 10(b). 주파수 변화에 따른 S31과 S41

그림 10(c). S31과 S41의 위상차

3. 종단부 이외의 π 분기 급전도파관

3-1. 종단부 이외의 π -Junction의 구조

그림 11은 종단부 이외의 유도성벽을 가지는 π -Junction 부분을 위에서 바라본 단면도로 설계에 사용될 각 파라미터들을 도시하였다. 종단부에서 구한 설계 방법과 같은 방법으로 종단부 이외의 π 분기 한 단만을 고려하여 유도성벽의 길이와 위치, 도파관창 폭의 길이와 위치 및 유도성벽의 offset 등의 각 파라미터들의 최적 설계값을 결정하였다. 최종적으로 설계하고자 하는 급전포트의 수를 8개로 고려하고 설계를 행하였기 때문에 포트 2에 대한 S_{21} 의 최적값은 -1.25dB (총전력의 3/4), 포트 3과 포트 4에 대한 S_{31} 과 S_{41} 의 값은 각각 -9dB (총전력의 1/4)를 기준으로 설계하였다.

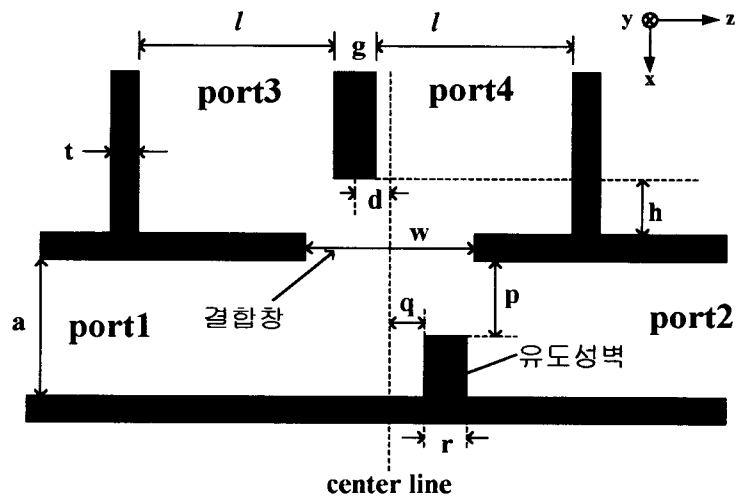


그림 11. 유도성벽을 가진 π 분기 급전도파관

3-2. 최적 설계에 따른 주파수 특성

표 2. 유도성벽을 가지는 π -Junction의 최적 설계 파라미터

급전도파관의 폭	a	58.100 mm
복사도파관의 폭	l	58.100 mm
도파관의 두께	t	1.600 mm
복사도파관 공용벽의 두께	g	3.200 mm
도파관의 높이	b	29.100 mm
도파관창의 offset	d	-0.575 mm
도파관창	w	29.980 mm
Cut의 길이	h	33.705 mm
유도성벽의 위치[x]	p	41.275 mm
유도성벽의 offset[z]	q	4.980 mm
유도성벽의 두께	r	4.000 mm
설계한 주파수	3.95 GHz	

것처럼 N이 증가할수록 p의 위치는 많은 변화를 보이고 있는데, 특히 N이 커질수록 p의 위치가 증가할수록 파의 입사단에서 종단부로 갈수록 유도성벽의 길이가 작아짐을 알 수 있다.



그림 16은 급전창의 폭 w 는 Junction의 번호가 감소할수록 그 폭은 증가됨을 알 수 있고, cut의 길이 h 는 작아진다. 다시 말하면 w 의 경우, 입력단에서는 신호의 동분배를 위해 크기가 작고 종단(#1)으로 갈수록 커져서 반사의 손실을 최소화함을 알 수 있다. 또한 h 의 길이가 종단으로 갈수록 작아지는 것은 당연한 결과라 할 수 있다. 재미있는 것은 w 와 h 가 서로 반비례의 관계를 가진다는 점이다.

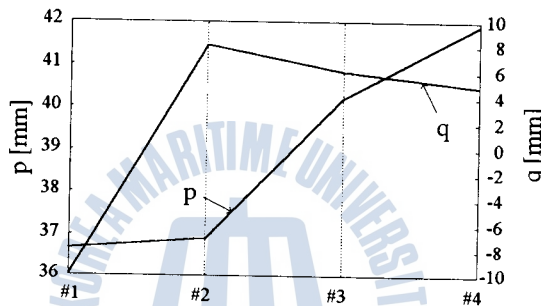


그림 15. 각 Junction에 따른 유도성벽의 위치(p , q)

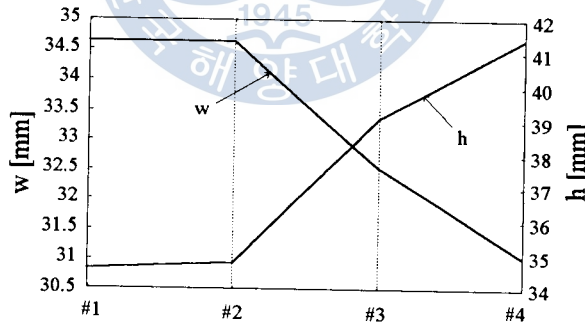


그림 16. 각 Junction에 따른 급전창의 폭 w 와 cut의 길이 h

설계과정에서 사용된 그림 3의 파라미터는 표 3과 같다. 이 설계는 4의 배수가 되는 급전포트수를 가지는 전력분배기에 적용할 수 있다. 복사도파관으로 분배되는 각 포트의 전력과 주파수의 변화에 따른 급전점으로 되돌아오는 반사계수를 계산한 결과는 그림 17, 18과 같다. 그림 17에서 보는 바와 같이 각 포트에 나오는 진폭은 0.75dB의 오차를 보이며, 위상은 약 3.4[deg]의 차로 매우 양호한 특성을 보이고 있다.

그림 18은 주파수 3.5GHz에서 4.4GHz까지의 변화에 따른 급전점으로 되돌아오는 반사계수를 나타내는 것으로 설계주파수 3.95GHz에서 반사계수는 -47.5dB이고, 대역폭은 반사계수 -25dB이하에서 약 400MHz로 양호한 특성을 보여주고 있다.

표 3. π -Junctions의 기본 설계 파라미터

급전도파관의 폭	a	58.100 mm
복사도파관의 폭	l	58.100 mm
도파관의 두께	t	1.600 mm
복사도파관 공용벽의 두께	g	3.200 mm
도파관의 높이	b	29.100 mm
도파관장의 offset	d	-0.575 mm
유도성벽의 두께	r	4.000 mm
설계한 주파수		3.95 GHz

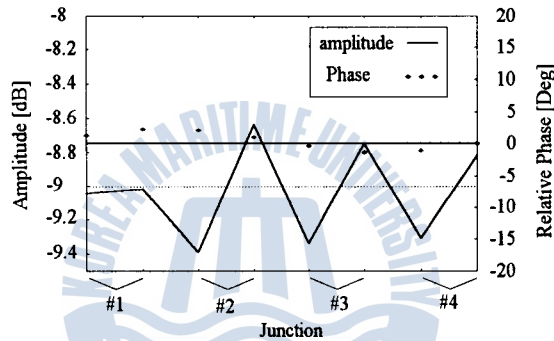


그림 17. 복사도파관으로의 전력과 위상차

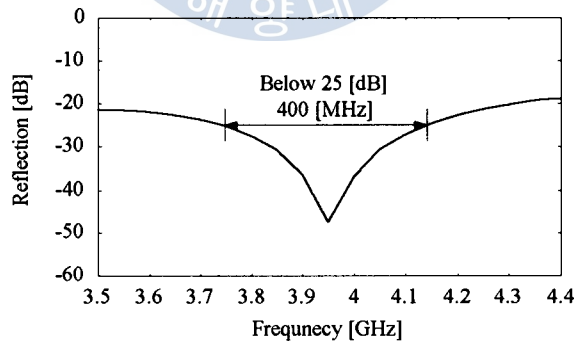


그림 18. 8-port 급전도파관 어레이의 주파수 변화에 따른 급전점에서의 반사계수

5. 결론

본 논문에서는 Galerkin's 모멘트법을 이용하여 반사량을 결정하는 유도성벽과 동 위상·동진폭을 가지는 π 형 분배기를 이용하여 슬롯 어레이 도파관 안테나의 급전부에 이용될 π 분기형 어레이 급전부 설계를 행하였다. 설계 주파수는 3.95GHz로 하였

고, 반복 계산에 의한 각 Junction에 대한 설계 파라미터 스터디를 통하여 최적치를 제시하였다. 8-port π 분기에 전력을 동위상·동진폭으로 분배하고 급전점에서의 반사량에 대한 산란 특성과 주파수 변화에 동반한 이득의 감소량 등을 계산하여 π 분기형 8-port 신호분배회로의 특성을 알아보았다. 향후의 과제로써는 지금까지 행한 시뮬레이션 결과를 토대로 급전부를 제작하여 실험을 통한 설계 파라미터의 타당성을 입증하는 일이다.

참 고 문 헌

- [1] J.Hirokawa, M.Ando, and N.Goto, "A single-layer multiple-way power divider for a planar slotted waveguide array," *IEICE Trans. Commun.*, vol. E75-B, no.8, pp. 781-787, Aug. 1992.
- [2] N.Goto, "A planar waveguide slot antenna of single layer structure," *IEICE Technical Report*, AP88-39, July 1988.
- [3] T.Takahashi, J.Hirokawa, M.Ando, N.Goto, "A single-layer power divider for a slotted-waveguide array using π -junctions with an Inductive wall," *IEICE Trans. Commun.*, vol. E79-B, no. 1, Jan. 1992.
- [4] J.Hirokawa, M.Ando, and N.Goto, "A waveguide π -junction with an inductive post," *IEICE Trans. Electronics*, vol.E75-C, no.3, pp. 348-351, March 1992.
- [5] J.Hirokawa, K.Sakakibara, M.Ando and N.Goto, "An analysis of a waveguide T junction with an inductive wall," *IEICE Trans. Microwave Theory Tech.*, vol MTT-39, pp. 563-566, March. 1991.
- [6] 민경식, 김광욱, 김동철, 임학규 "동상 급전용 π 분기를 이용한 일층구조 급전도파관의 설계" 1999년 춘계 마이크로파 및 전파학술대회 논문집, vol.22, no.1, pp. 146-150, 고려대, 1999. 5.
- [7] 민경식, 김광욱, 김동철, 임학규 "일층구조 도파관 어레이 안테나용 동상 급전 회로의 종단부 해석과 설계에 관한 연구" 1999년 춘계 마이크로파 및 전파학술대회 논문집, vol.22, no.1, pp. 151-155, 고려대, 1999. 5.