

# 고속영상처리용 고성능 케이블 커넥터의 특성 개선에 관한 연구

배 대 환<sup>1)</sup>, 金 東 一<sup>2)</sup>

## A Study on the Improvement of Characteristics in the High-Speed Video Signal Cable Connector

Dae-Hwan Bae<sup>1)</sup>, Dong Il Kim<sup>2)</sup>

### Abstract

*Since electronic appliances give convenience to everyday life, it seems that they will be used more frequently in the future. Developed countries already enacted laws and regulations related to the protection of electromagnetic environment from EMI and are farther strengthening the regulations related to the protection for suppressing unwanted electromagnetic wave emission. the aim of this paper is to propose solutions electromagnetic compatibility(EMC) problems in high performance personal computer which has high speed VGA card used for general purpose.*

*For this purpose an ideal filter has been designed which is composed of small ferrite beads attached to the connector in order to meet the EMC requirements for a wide-band video signal up to 500MHz of PC Video output. An equivalent circuit is proposed, a static and dynamic characteristics for insertion loss are measured. And structure of ferrite beads calculated the load effect of ferrite beads. Thus ideal parameters have been obtained to suppress emission from DC up to 1GHz frequency band under the condition that color image is not degraded. The video cable proposed here maybe applicable for IEC1000-4-2 and may even lower the price of high speed commercial products.*

---

1) 한국해양대학교 전자통신과 석사과정 전파·통신 전공

2) 한국해양대학교 전파공학과 교수

## 제 1 장 서 론

산업이 발전되면서 전기·전자 장치 및 정밀제어 시스템들의 안전한 동작과 정밀한 제어에 대한 요구조건이 강화되고 있으며 이를 만족시키기 위한 연구도 활발히 진행되고 있다. 특히 정밀 전기·전자기기들이 외부의 전원장해와 정전기 방전에 의하여 오동작 되거나 부품이 파괴되고 컴퓨터의 기억장치가 지워지는 등 그 피해가 늘고 있어 이에 대한 보호대책이 요구되고 있다[1]. 디지털기기의 오동작 문제는 제어 장치의 다양화와 함께 최근 수년간 관심의 초점이 되어 왔다. 전기·전자부품 또는 집적화된 소자(IC, LSI 등)를 사용하게 되었고, 마이크로 컴퓨터 등이 급속도로 보급되었다. 그리고 플라스틱 류의 증가와 생활수준의 향상 및 카페트사용으로 인한 정전기대전이 발생하기 쉬운 생활 환경으로 변화되어, 정전기에 의한 장해가 증대되고 있다. 따라서 정전기 방전은 어느 곳에서나 발생하고 있고, 이것을 방지한다는 것은 쉬운 일이 아니다. 전자기차폐가 효과적일 수 있으나 기기의 구조, 형태, 재질의 문제 등이 대두되기 때문에 실제로 적용하여 사용하기는 간단하지 않다[1].

따라서 이러한 정전기는 대상 기기에 직접적인 피해 및 잠정적인 피해를 주고 있으며, 직접적인 피해는 IC가 파괴될 정도의 높은 정전압이 직접 가해져 물리적 손상을 발생시키는 경우이고, 잠정적인 피해는 시간을 두고 서서히 소자의 성능을 저하시켜 파괴되는 것을 말한다. 보통 반도체 소자의 ESD (Electrostatic Discharge : 정전기 방전) 민감전압의 범위는 MOSFET의 경우 100-200[V]이며, OP-AMP는 190-2500[V]이다. 또, TTL의 경우 1000-2500[V], CMOS는 250-3000[V]로 매우 민감하다[2]. 그래서 기존의 정전기 대책방법으로 기존에 알려진 접지법을 사용하며, 방사에 의한 ESD는 차폐로 대책하고 있다. 그러나 전도성에 의한 ESD는 필터를 사용하여 대책하고 있으나, 300[MHz]이상의 주파수 대역에서 큰 효과를 거두지 못하고 있다. 그리고 컴퓨터 내부에 있는 PCB(Printed Circuit Board)상호간 공통접지에 의해 발생하는 Common Mode(CM) 노이즈도 고속의 데이터를 전송하는 선로에서는 심각한 문제가 되고 있다[1]-[3].

EMI(Electromagnetic Interference : 전자과장해) 및 EMC(Electromagnetic Compatibility : 전자과양립성)에 대한 심각성은 날로 대두되고 있으며, 그 적용범위도 점차 확대되어가고 있다. CISPR(국제무선장해특별위원회)의 Pub.22에 따르면, 30MHz~1,000MHz의 주파수범위에서 전자기기로 부터의 불요전자파를 규제

하고 있으며, 그 범위 또한 확대될 예정이다[1]. 이러한 불요전자파가 존재하는 지역에서 오동작 및 대상기기들이 물리적인 손상을 받지 않기 위해서는 정확하고 정밀한 노이즈의 분석과 발생장소에 대해서 적절하게 대책해야 한다[4]. 그러나 그 작업이 쉽지 않다. 기존의 대책방법으로는 전도성 노이즈의 모드에 따라 분석하여 대책하고 있으며, ①전원선에 트로이덜형 페라이트를 장착한 필터로 대책하여 사용하고 있으나 300MHz이상 ②회로에서는 수동소자 L, C들이 갖는 고유 공진점이 소자특성을 저하시켜 정상 동작 및 광대역화가 어려운 문제점으로 대두되고 있다[2]. 광대역 대책방법으로 공진점이 없는 소자를 사용하여 전도성 노이즈를 대책 하고자 하는데 그 좋은 예가 김동일 교수연구실과 (주)한국기술연구소에서 개발한 EMC대책용 케이블이다[5]. 이 케이블의 특징은 300MHz~1.5GHz의 광대역에 걸쳐 높은 감쇠 특성을 나타냈고, 공진점이 없는 소자 즉, 관통형 커패시터 및 페라이트 비드를 사용하였다. 여기서 관통형 커패시터의 용량값은 생산시 정해져 알 수 있으나, 페라이트 비드가 갖는 인덕터 값이 불분명하고, 부하효과의 수치해석이 아직 규명되어 있지 않아 체계적이고, 경제적인 대책이 어렵다[4],[5].

따라서 페라이트 비드를 케이블에 장착시 부하효과를 수치 해석하여 시뮬레이션 및 실험을 통해서 확인해 보고자 한다. 또 일반 PCB기판상에서 접지선의 이중접지로 루프에 의한 CM 노이즈를 유발시켜 회로에 치명적인 장애원이 된다. 그래서 본 연구는 이러한 문제를 해결하기 위해 컴퓨터 내부에 내장된 VGA 카드를 EMC 모델화함으로써 CM노이즈의 억제 방법을 제시여, 경제적이고 체계적인 대책법 및 가정용이나, 산업용 고속영상 전송케이블 및 일반케이블에 널리 활용될 수 있게 하고자 한다.

## 제2장 Video신호 전송계통의 EMC 모델화 및 해석

### 2.1 전도성 노이즈

#### 2.1.1 노멀모드 노이즈

Fig. 1(a)와 같이 2개의 회로가 겹치고, 사선 부분의 공유 면적을 갖는 경우 ㉠ 회로 전류에 의하여 발생하는 자속이 ㉡회로 쪽으로 쇄교하여 유도 기전력이 발생한다. 이 유도 기전력은 전압에 가산되어 서로 다른 회로의 잡음분으로 된다

[8]-[10].

Fig. 1(b)에서는 전류의 귀로가 a-b선간을 공용하고 있기 때문에 미소한 저항이 a-b선간에 있으므로 두 회로의 전류 합에 비례한 전위차가 생기고, 한쪽의 회로 전압강하분이 다른 쪽 회로에 가산된다.

또 Fig. 1(c)는, (a)와 같은 공유 면적을 갖지 않아도 전선 내부에 두 회로의 배선을 병행하면 한쪽의 전류에 의한 자속이 다른쪽으로 유기되어 잡음 기전력분이 가산된 결과로 나타난다. 요컨대 정상 잡음이란 Fig. 1(d)에 나타난 대로 신호전압  $V_s$ 에 다른 외부 신호원의 유기로 잡음성분  $V_n$ 이 가산된 잡음성분을 말하며, 종방향 잡음이라 부르기도 하고, 성질상 평형 잡음이라고도 부르지만 일반적으로는 NM노이즈(Normal Mode Noise)라 부르고 있다[4],[10],[11].

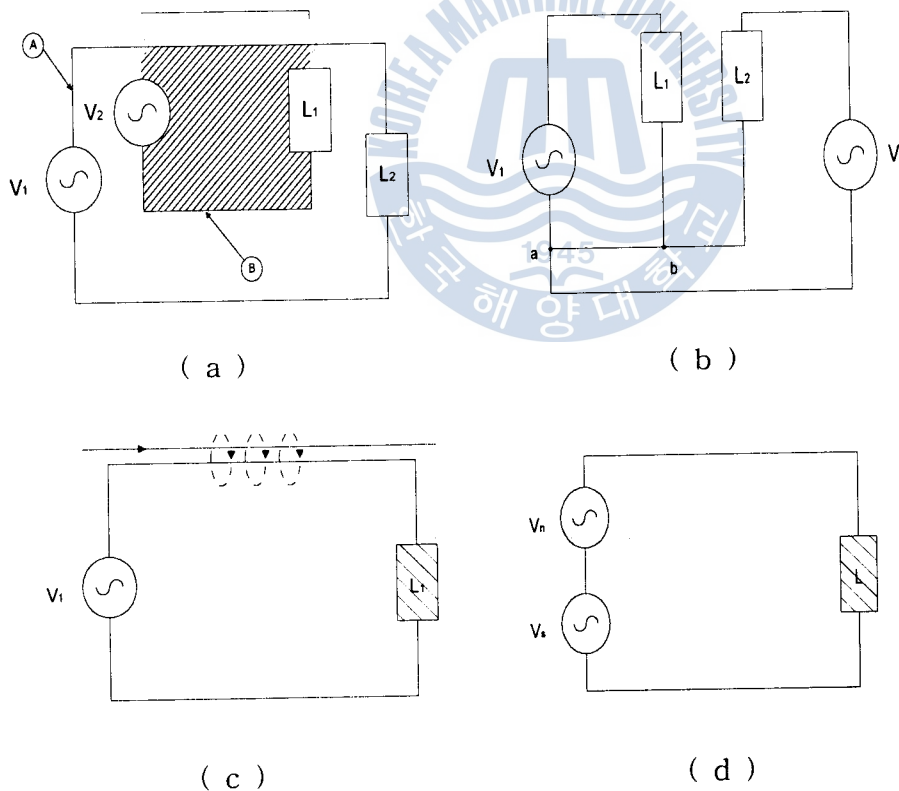


Fig. 1. Transmission path of Normal Mode Noise.

2.1.2 컨먼모드 노이즈

Fig. 2(a)과 같이 어스점  $E_1$   $E_2$  선간의 다른 회로로부터 전류가 통하는 회로 구성을 하면  $E_1$   $E_2$  간의 비록 적은 저항성분에 의해서도 그 사이에 전위차가 발생하고  $V_1$ 이 인가되는 회로 전체의 어스에 대한 전위가 변동한다. 또 Fig. 2(b)과 같이 변압기 1차쪽에  $V_1$ 의 전압이 걸렸을 때 어스에 대하여  $V_2$ 전압이 있다고 하면 변압기 2차쪽에는  $V_1$ 에 변압비  $a$ 를 곱한 전압이 나타난다. 그러나 변압기 권선 간의 기생 커패시터를 통하여 어스간의 사이에 2차쪽도  $V_1$ 전압이 나타날 때도 있다. 바꾸어 말하면 2차쪽 회로 전체가 어스에 대하여  $V_2$ 인 전압으로 변동하게 하고, 어스 전위에 대하여 신호 이외에 발생하는 전압변화분을 동상 잡음이라 부른다. 또 이와 같은 의미에서 대지 잡음, 불평형 잡음이라고도 부르지만 일반적으로는 CM노이즈(Common Mode Noise)라 부르고 Fig. 2(c)의 신호 잡음  $V_n$ 에 대하여  $V_n$ 같은 모양에 가산하는 잡음 성분을 가리킨다[4],[10],[11].

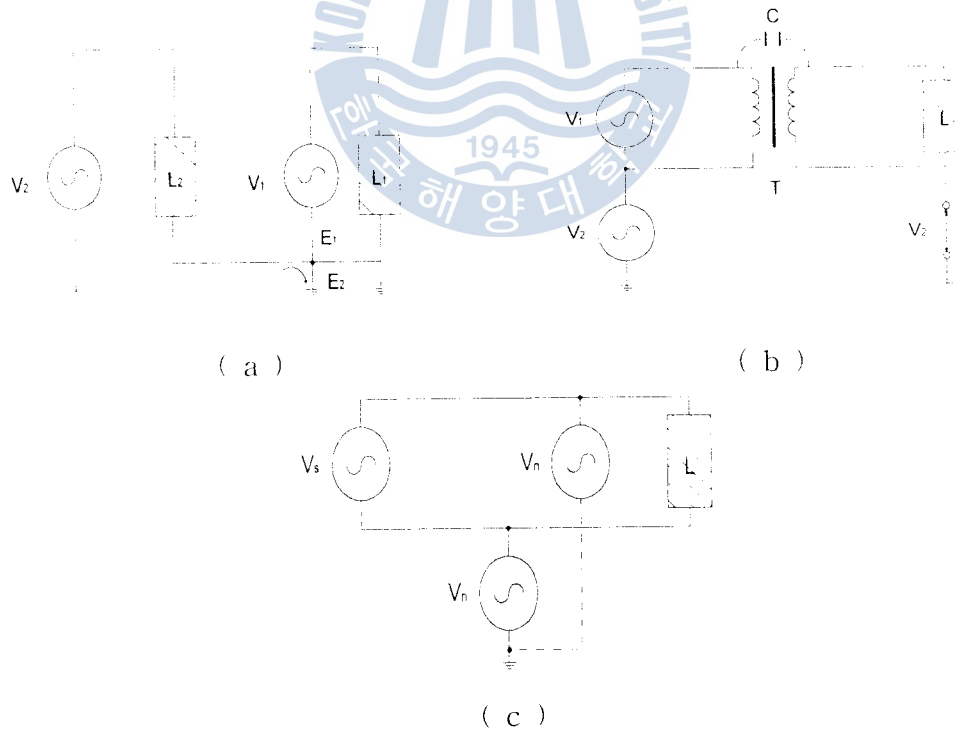


Fig. 2. Transmission path of Common Mode Noise.

## 2. 2 Video 신호전송계통의 EMC 모델화에 의한 해석

Fig. 3에서  $i_{cm}$ 은 영상 출력회로에서 공급되는 CM성분의 전류,  $V_{cm}$ 은 전압,  $i_{cm1}$ 은 컴퓨터 본체의 합체에서 접지로 바이패스되는 전류성분,  $i_{cm2}$ 는 영상신호 케이블 측에 공급되는 전류성분,  $V_{esa}$ 는 정전기 발생기로 인가하는 전압(IEC 1000-4-2의 각 Level),  $i_{esd1}$ 은 커넥터의 임피던스를 통해 접지 측으로 바이패스되는 전류,  $i_{esd2}$ 는 정전기 방전전류의 회로측 유입전류로 기기 내부회로에 직접적인 영향을 주는 전류성분,  $Z_{cb}$ 는 영상제어회로 출력 단에서 커넥터까지의 임피던스 성분,  $Z_{con}$ 은 케이블 커넥터의 임피던스,  $Z_{cc}$ 는 기기 본체로부터 접지 측에 이르는 임피던스,  $Z_{ca}$ 는 영상신호 케이블의 임피던스이다[12]-[16].

### 2.2.1 EMC 모델화 분석에 의한 정전기 대책

정전기 방전시험은 신호선의 커넥터측에 인가시키므로 이에 대한 대책이 고려되어야 한다. Fig. 7에서 방전전류  $i_{esa}$ 는 커넥터의 임피던스  $Z_{con}$ ,  $Z_{cb}$ ,  $Z_{cc}$ 에 따라  $i_{esd1}$ 과,  $i_{esd2}$ 가 되어 다음과 같이 흐른다.

$$i_{esd} = i_{esd1} + i_{esd2}$$

또는 
$$i_{esd} = V_{esa} / Z_{cc} \quad (1)$$

단, 회로의 출력임피던스  $Z_{cb}$ 가 매우 큰 경우  $i_{esd2}$ 는 무시할 수 있으며,  $Z_{con}$ 은 매우 낮은 것을 가정한다.

따라서, 정전기 방전에 대한 내성을 높이기 위해서는  $Z_{cb}$ 를 극대화 해서  $i_{esd2}$ 의 전류를 최소화시켜야 한다.  $Z_{cc}$ 의 경우 커넥터를 통해 접지 측의 전류를 최대화 해야 하므로 케이블의 실드선 즉, 편조선을 커넥터의 금속부와 360° 돌려, 접속저항이 최소화 되도록 하는 것이 중요하다. 이때 편조선을 1곳에 묶어 접속하는 것은 Pig tail effect 때문에 금기시 되고 있는데, 이유는 Pig tail로 극간 용량을

줄일 수 있지만, 전송선의 불연속으로 선간 임피던스가 정합 되지 않아 신호가 반사되기 때문이다. 결론적으로 커넥터 측에 인가되는 정전기 대책은 ①비디오 출력 임피던스를 높게 하고, ②모니터의 입력 임피던스를 높은 소자로 사용하는 것이 유리하다. 이 경우 임피던스 부정합에 의한 영향 즉, 반사는 어느 정도 감수해야 한다[12] [15].

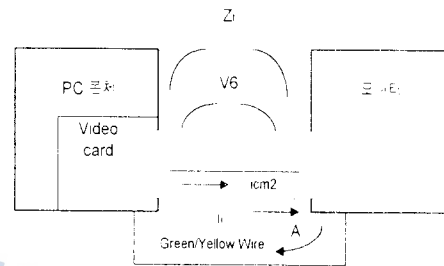
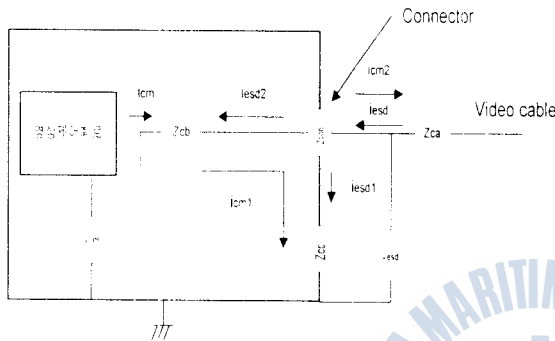


Fig. 3. EMC Modeling look at the inner part of PC.

Fig. 4. Image current through transfer impedance  $Z_t$  and a flow of ground of  $I_{cm}$ .

### 2.2.2 CM 노이즈의 최소화

본 연구의 목표인 CM성분의 노이즈 방사를 최소화하기 위해서는 아날로그 신호케환선과 컴퓨터 케이스와의 전위차  $Z_{cm}$ 에 의한 전류  $i_{cm}$ 은 식 (2)으로 표현된다.

$$i_{cm} = i_{cm1} + i_{cm2} \tag{2}$$

$i_{cm2}$ 가 많을수록 방사 노이즈량이 커지므로  $i_{cm1}/i_{cm2}$ 의 비에 따라 방사 노이즈량을 최소화시킬 수 있다.

방사 노이즈량을 최소화하기 위해서는 Fig. 3에서  $Z_{con}$ 과  $Z_{cc}$ 를 최소화하면 접

지 측으로 바이패스 되는 전류  $i_{cm1}$ 이 증가된다. 이는  $Z_{ca}$ 와 모니터의 입력 임피던스와 깊은 상관관계를 갖는다. 그러나  $Z_{cc}$ 측 임피던스에 의한 전압강하가 증가하면 스펙트럼 전송의 영향으로 영상품질을 저하시킬 수 있다[14].

따라서  $Z_{con}$ 의 결정은 사용 케이블의 특성임피던스로 정해지나 커넥터부에 필터 삽입시 영상신호 스펙트럼을 측정하여 필터의 차단 주파수를 결정해야 한다. 이때 필터의 재정수 결정은 영상신호의 품질과 필터 차단 주파수가 상관관계가 있으므로 컴퓨터 영상출력단에 삽입된 콘텐츠 용량을 고려하여 결정하였다[15].

### 2.2.3 커넥터와 케이블

일반적으로 커넥터의 경우 15pin을 사용하는데 이중 칼라의 경우 RGB 각 3선, 수직·수평 동기주파수가 2선 총 5개의 신호선과 각각의 접지선을 사용하고 있다. 접지선의 경우 회로 측으로 모아 1곳에 묶어 접지를 1선만 사용하도록 했으며 1중 편조를 사용하였다. Fig. 5는 본체와 모니터가 연결되었을 때의 회로망 구조를 나타낸다[14],[15].

영상신호 변환전류  $i_i$ 가 유한 전달임피던스  $Z_l$ 를 통해 케이블과 회로내부의 부하나 임의의 루프를 거쳐 접지에 바이패스 되면 큰 루프가 형성되어 방사 노이즈화 된다. 따라서, Fig. 4과 같이 컴퓨터와 모니터 사이에 케이블이 연결될 때 이상적인 구조가 되는데, 일 예로 모니터의 전원은 컴퓨터의 본체에서 공급받는 것이 CM성분을 최소화시키는데 도움이 된다.

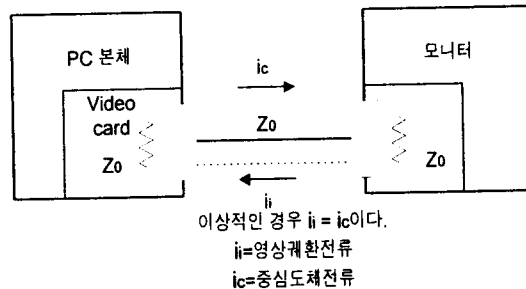


Fig. 5. Ideal connection structure of cable.



### 제 3 장 페라이트 장착 케이블의 부하 임피던스해석 및 개선된 케이블의 특성 실험

#### 3.1 페라이트 투자율의 주파수 분산 특성

페라이트 응용 소자의 특성과 그 특성 한계를 알기 위해서, 페라이트의 투자율 분산 특성을 아는 것이 필요하다. 자성의 이론적 연구결과에서 투자율  $\mu$ (비투자율을  $\dot{\mu}_r (= \mu_r - j\mu'')$ )로 표시)는 스핀운동에 의한  $\mu_1$ 과 자벽운동에 의한  $\mu_2$ 의 합으로 표현된다는 것을 알고 있고, 또한  $\mu_1, \mu_2$ 의 주파수 분산도 정식화되어 있지만,  $\dot{\mu}$ 중의 몇 %가  $\mu_1$ 인지, 몇 %가  $\mu_2$ 인가는 전혀 알고 있지 않다. 따라서 합계의  $\dot{\mu}$ 자신에 대해서는 논리적으로 그 주파수 분산의 검토를 할 수 없는 상태에 있다. 지금까지 행해져 왔던 연구는 ①상술한  $\mu_2$ , 즉 자벽운동에 의한 기여를 무시할 수 있는 높은 주파수대에 있어서의  $\mu = (\mu_1)$ 을 이론적으로 구하는 연구와, ②측정에서 얻어진  $\dot{\mu}$ 분산의 데이터를 가능한 한 잘 표현할 수 있는 수식을 만들어 내는 연구로 대별할 수 있다.

전파함수체의 복소투자율  $\dot{\mu}_r = \mu_r - j\mu''$ 의 관계에 있어서 실수부  $\mu_r$ 는 물론 허수부  $\mu''$ 도 함수체의 특성을 결정하기 때문에  $\dot{\mu}$ 뿐만 아니라  $\mu''$ 도 고려해야 한다.

여기에서 페라이트의 비투자율을 자벽의 이동에 의한 공명항과 자화의 회전에 의한 완화항으로 분리하면 식(3)와 같다[18].

$$\dot{\mu}_r = 1 + \chi_1 + \chi_2 \tag{3}$$

$$\chi_1 = \frac{f_m^2 \mu_{rm}}{f_m^2 - f^2 + j\gamma f} \tag{4}$$

$$\chi_2 = \frac{f_s \mu_{rs}}{f_s + jf} \tag{5}$$

$\mu_{rs}$  : 비초기 투자율(  $\chi_2$ 항 관련)

$\mu_{rm}$  : 비초기 투자율(  $\chi_1$  항 관련)

$f_s$  : 완화주파수

$f_m$  : 공명주파수

$\gamma$  : 감쇠정수

EMI 대책용으로 사용하고 있는 스펀날형 페라이트 코어의 투자율 주파수 분산 식은 식(6)로 표현할 수 있다.

$$\dot{\mu}_r = 1 + \frac{\mu_{rs}}{1 + j(f/f_s)} + \frac{\mu_{rm}}{1 - (f/f_m)^2 + j(\gamma f/f_m^2)} \quad (6)$$

로 표현된다. 여기서,  $\mu_r$ 은 복소투자율,  $\mu_{rs}$ ,  $\mu_{rm}$ 은 페라이트 코어의 초기 투자율,  $f_s$ 는 스펀 공명주파수,  $f_m$ 은 자벽 공명주파수,  $\gamma$ 는 damping계수이다.

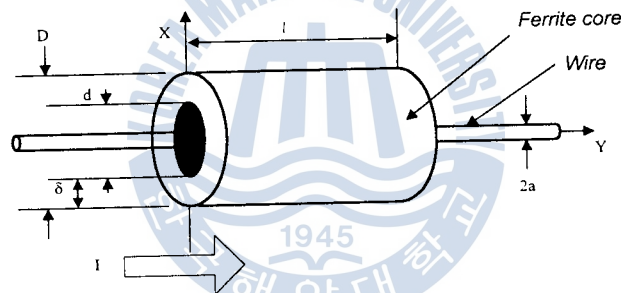


Fig. 6. External appearance of ferrite bead inserted in the cable and analysis of coordinates.

### 3.2 부하효과의 수치 해석

페라이트 코어를 장착한 도선의 고주파 임피던스를 구한다. 단, 여기서 도선의 표피저항보다도 외부 임피던스에 의한 리액턴스쪽이 충분히 큰 주파수를 대상으로 한다. 도선에 장착한 페라이트 코어의 외관과 임피던스해석을 위한 좌표계를 Fig. 6에 나타낸다.  $\mu_0$ 는 진공중의 투자율이다. 도선에 각주파수  $\omega$ 의 정현파 전류  $I$ 를 흘릴 경우, 페라이트 코어 장착에서 임피던스  $Z$ 는 장착 장소의 전위차를 전류에 의해서 구할 수 있다. 전위차는 도선 주위의 공간을 관통하는 자속  $\Phi$ 의 시간변화로 주어질 수 있으므로  $Z$ 를 구할 경우 식 (7)과 같이 된다.

$$\begin{aligned}
 Z &= j\omega\Phi/I \\
 &= \left\{ j\omega \int_0^l \int_a^{d/2} \mu_0 H(x, y) dx dy + j\omega \int_0^l \int_{d/2}^{D/2} \mu H(x, y) dx dy \right. \\
 &\quad \left. + j\omega \int_0^l \int_{D/2}^{\infty} \mu_1 H(x, y) dx dy \right\} / I
 \end{aligned} \tag{7}$$

여기서 유한장 직선 전류에 의한 자계  $H(x, y)$ 는 길이  $l$ 의 도선에 흐르는 전류  $I$ 에 의한 좌표  $(x, y)$ 에 발생하는 자계이고, Fig. 6의 좌표계에 놓일 때 비오 사바르 법칙에 의하여 다음 식으로 주어질 수 있다[19],[20].

이때 유한길이를 가진 케이블  $y$ 에서 페라이트 코어 속에 있는 케이블  $l$ 에서 형성되는 자계는 식 (7)에서

$$H = \int_{-\alpha_2}^{\alpha_1} \frac{I \cos \alpha}{4\pi x} dx = \frac{I}{4\pi x} [\sin \alpha_1 + \sin \alpha_2] \tag{8}$$

$\alpha_1, \alpha_2$ 는 도선의 양단과 점P가 맺는 선이 직선을 이루는 각이다.

$$\sin \alpha_1 = \frac{y}{\sqrt{x^2 + y^2}}, \quad \sin \alpha_2 = \frac{(l-y)}{\sqrt{x^2 + (l-y)^2}} \tag{9}$$

식(8)에 식(9)을 대입하면 식(10)을 구할 수 있다.

$$H = \frac{I}{4\pi x} \left\{ \frac{y}{\sqrt{x^2 + y^2}} + \frac{l-y}{\sqrt{x^2 + (l-y)^2}} \right\} \tag{10}$$

따라서, 위의 식(7)을 식(10)에 대입하여, 적분을 하면

$$Z = j\omega\mu_0 l \cdot \frac{1}{2\pi} \left[ \ln \left\{ \frac{d}{2a} \cdot \frac{1 + \sqrt{1 + (\frac{a}{l})^2}}{1 + \sqrt{1 + (\frac{d}{2l})^2}} \right\} + \sqrt{1 + (\frac{d}{2l})^2} \right]$$

$$\begin{aligned}
& -\sqrt{1+\left(\frac{a}{l}\right)^2}-\left(\frac{d}{2l}-\frac{a}{l}\right)] + j\omega\mu l \cdot \frac{1}{2\pi} \left[ \ln \left\{ \frac{D}{d} \cdot \frac{1+\sqrt{1+\left(\frac{d}{2l}\right)^2}}{1+\sqrt{1+\left(\frac{D}{2l}\right)^2}} \right\} \right. \\
& + \sqrt{1+\left(\frac{D}{2l}\right)^2}-\sqrt{1+\left(\frac{d}{2l}\right)^2}-\left(\frac{D}{2l}-\frac{d}{2l}\right) \Big] \\
& + j\omega\mu_0 l \cdot \frac{1}{2\pi} \left[ \ln \left\{ \frac{2l}{D} \cdot \left(1+\sqrt{1+\left(\frac{D}{2l}\right)^2}\right) \right\} - \sqrt{1+\left(\frac{D}{2l}\right)^2} + \frac{D}{2l} \right] \\
& = j\omega L_e + j\omega\mu l K \tag{11}
\end{aligned}$$

과 같이 된다. 여기서,  $L_e$ 는 페라이트 비드 장착 부분의 도선의 외부 인덕턴스이고,  $K$ 는 비드의 형상에 의해 정해지는 상수이다. 식(11)은 페라이트 비드 장착시 도선의 임피던스가 도선 자신의 외부 인덕턴스에 의한 리액턴스와 페라이트 비드 장착에 의해 발생하는 부하 효과가 직렬로 되는 것을 나타내고 있다. 다음으로, 주파수 분산에 의한 임피던스의 등가회로식은 식(7)을 식(11)에 대입하여 구하면 식(12)으로 표현된다.

$$\begin{aligned}
Z &= j\omega L_e \left\{ 1 + \frac{\mu_{rs}}{1+j(f/f_s)} + \frac{\mu_{rm}}{1-(f/f_m)^2 + j(\gamma f/f_m^2)} \right\} \\
&= j\omega L_e + \frac{j\omega l K \mu_{rs} f_s \mu_0}{f_s + jf} + \frac{j\omega l K \mu_{rm} f_m^2 \mu_0}{f_m^2 - f^2 + j\gamma f} \\
&= j\omega L_e + \frac{1}{\frac{f_s + jf}{j\omega l K \mu_{rs} f_s \mu_0}} + \frac{1}{\frac{f_m^2 - f^2 + j\gamma f}{j\omega l K \mu_{rm} f_m^2 \mu_0}} \\
&= j\omega L_e + \frac{1}{\frac{1}{R} + \frac{1}{j\omega L_s}} + \frac{1}{\frac{1}{j\omega L_m} + \frac{1}{C_m} + \frac{1}{R_m}} \\
Z &= j\omega L_e + \left( \frac{1}{R_s} + \frac{1}{j\omega L_s} \right)^{-1} + \left( \frac{1}{R_m} + j\omega C_m + \frac{1}{j\omega L_m} \right)^{-1} \tag{12}
\end{aligned}$$

$$\begin{cases} L_s = \mu_{rs} \mu_0 lK \\ R_s = 2\pi f_s \mu_{rs} \mu_0 lK \end{cases} \quad \begin{cases} L_m = \mu_{rm} \mu_0 lK \\ C_m = \left(\frac{1}{2\pi f_m}\right)^2 / \mu_{rm} \mu_0 lK \\ R_m = 2\pi f_m^2 \mu_{rm} \mu_0 lK / \gamma \end{cases}$$

로 표현된다. 식(13)의 우변 제 1항은 도선의 인덕턴스에 의한 리액턴스, 제 2항은 스펀의 회전 운동에 의한 부하효과이며, 제 3항은 자벽의 운동에서 발생하는 부하효과이고, 식(13)을 등가회로로 표현하면 Fig. 7과 같이 된다. 결국 페라이트 비드 장착에서 발생하는 도선의 부하효과는 , 도선의 외부 인덕턴스, 저항과 인덕턴스와의 병렬회로, 저항과 인덕턴스 및 커패시턴스로부터 병렬회로와 직렬회로로 페라이트 비드 장착시 부하효과를 식(13)과 같이 구할 수 있으며 시뮬레이션 및 실험을 통해 타당성을 입증해 보았다.

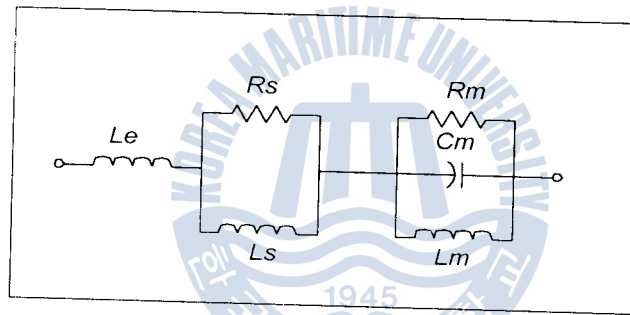


Fig. 7. Ferrite bead has been inserted in the cable break out equivalent circuit of load effect.

### 3.3 실험 및 고찰

앞서 페라이트 비드 부하 효과에 대한 수치해석을 한 결과 식(13)과 같이 나타낼 수가 있었고, 시뮬레이션 및 실험을 통하여 식(13)의 타당성을 알아보았다. 실험에 사용한 페라이트 비드는 현재 시판중인 (주)삼화의 것으로 각 변수의 값들은  $l=28.7[\text{mm}]$ ,  $D=14[\text{mm}]$ ,  $d=6.3[\text{mm}]$ 이고, 케이블은 임피던스가 50Ω인 RG/58u를 사용하였다. 특성 실험은 HP사의 회로망 분석기(Network Analyzer)를 사용하여 30kHz~1.2GHz까지의 주파수에 따른 임피던스를 측정해 보았다. Fig. 8 와 같이 실측치와 계산치에서 거의 일치하였으나 400~600MHz대역에서 임피던스가 이론치와 차

이가 낮다. 그리고 IEC 1000-4-2규격에서 ESD 발생기의 방사를 국제적으로 적용하여 시험하는 Level 2와 앞으로 규제 강화시 적용될 Level 4를 인가해서 감쇠 특성을 EMC 스펙트럼 분석기와 전류 프로브로 조사해 보았다.

측정결과 기존의 케이블 보다 300MHz~3GHz까지의 광대역에 걸쳐 10~20dB의 높은 감쇠특성을 나타내었다. 이것은 앞서 개발된 EMC 대책 케이블보다 더 우수한 특성을 보여주었다. Fig. 9과 Fig. 10는 Level 2 인가시 정전기 억제 특성을 나타냈고, Fig. 11와 Fig. 12은 Level 4 인가시 정전기 억제 특성을 나타냈다.

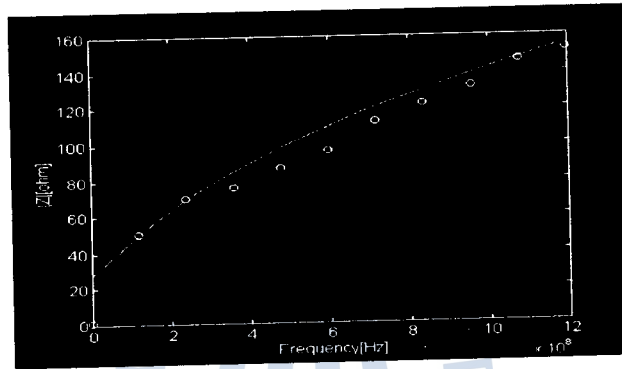


Fig. 8. Impedance of ferrite bead inserted in the cable.

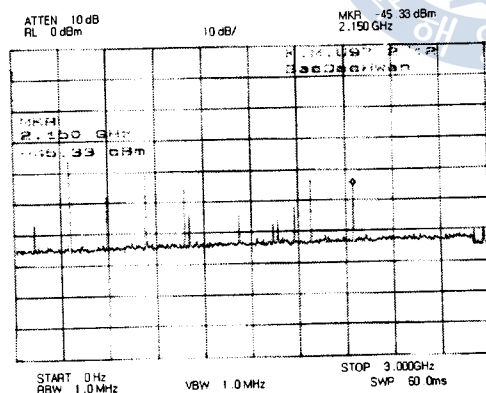


Fig. 9. Decrease characteristic approved IEC 1000-4-2 Level 2 of general cable.

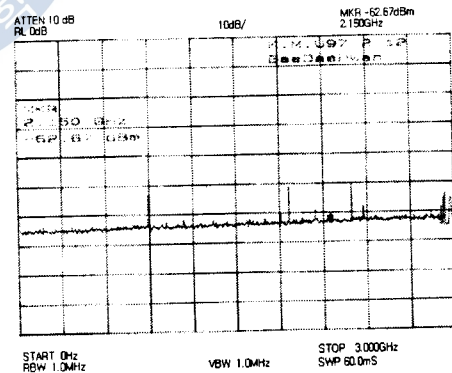


Fig. 10. Decrease characteristic approved IEC1000-4-2 Level 2 of ferrite bead inserted a countermeasure cable.

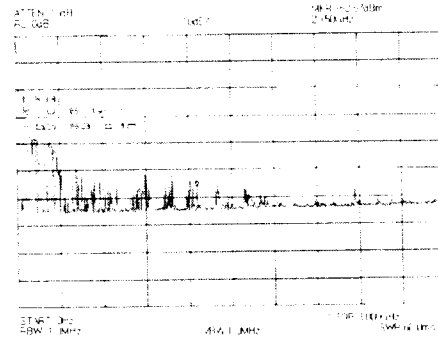
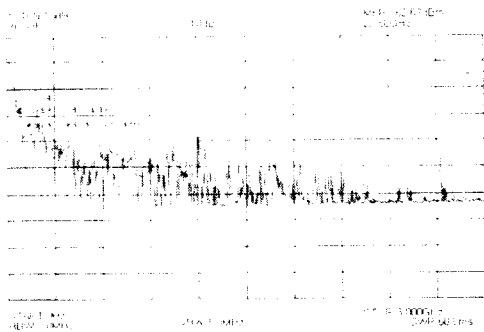


Fig. 11. Decrease characteristic approved IEC 1000 4 2 Level 4 of general cable.

Fig. 12. Decrease characteristic approved IEC1000 4 2 Level 2 of ferrite bead inserted a countermeasure cable.



제 4 장 결 론

커넥터를 통한 신호의 전달은 커넥터 자체의 전기적 특성과 접촉 시마다 발생하는 접촉면의 개별적인 특성의 변화가 고르지 않을 수 있기 때문에 어려운 문제를 던져주고 있다. 커넥터에서 고속신호의 전달과 관련된 문제는 커넥터 핀간의 상호임피던스와 자체 인덕턴스, 그리고 기생 커패시턴스가 그것이다. 커넥터 핀의 상호 인덕턴스는 핀간의 누화(crosstalk)의 요인이 된다[4],[10].

요즘 정보화 기기에서 장애를 일으키는 단발성 노이즈인 ESD는 컴퓨터에서 전달경로가 방사 및 전도성에 의해 내부에서 하드웨어적으로 장애를 일으키고, 소프트웨어적인 장애도 발생시킨다. 그래서, 그 대책 방법으로 페라이트 비드를 장착해 사용하고 있으나 체계적인 방법이 아닌 경험에 의한 대략적인 방법에 의해 대책해 왔고, 부하효과에 대한 특성 및 국제규격을 적용한 특성 평가에 대한 분석도 이루어지지 않았다. 그래서 컴퓨터 내부의 VGA카드주변을 EMC 모델링으로 연결선간에 발생하는 CM노이즈의 억제방법을 제안하였고, 가장 일반적인 대책방법인 페라이트 비드를 장착인데, 장착했을 때의 부하효과를 수치해석하여 시뮬레

이선 및 IEC 1000-4-2를 적용하여 특성을 알아 보았다.

따라서 다음과 같은 결과를 얻을 수 있었다.

- ① 페라이트 비드 적용시 기존의 케이블에 비해 300MHz~3GHz까지 넓은 범위에서 10~20dB의 감쇠 효과를 얻었다.
- ② 모니터의 입력임피던스를 포함한 케이블 임피던스가 전자파에 대한 장애에 밀접한 관계가 있음을 알았다.
- ③ 페라이트 비드 장착시 부하효과에 대한 수치해석을 시뮬레이션 및 실험에 의해서 타당성을 확인할 수 있었다.

차후 과제로 케이블 페라이트 비드를 장착시 부하효과의 수치해석에 의해 비드의 단위 길이당 발생하는 부하효과를 가능한 한 작은 수치에서 효과적으로 높이기 위한 설계법도 도출해 낼 수가 있을 것으로 사료되며, 페라이트 비드 장착 위치에 따른 부하효과와 최적화 설계법이 요망된다.

### 참고문헌

- [1] 한국표준과학연구원, 전자파장해 측정 및 극복기술개발, 과학기술처, pp.1~4, 1996.
- [2] 이덕출외 5명, 정전기의 기초와 재해 방지, 웅보출판사, pp.117~154, 1996.
- [3] 한국전자통신연구소, 전자파장해 측정 및 방지대책연구, 한국전자통신공사, pp.49~50, 1991.
- [4] 민 경찬, 노이즈 종합대책, 성안당, pp.144~153, 1990.
- [5] 김형근, 배대환, 민경찬, 김동일, "EFT IEC801-4대책 전원케이블의 개발에 관한 연구", 한국향해학회, pp.107~114, 1995.
- [6] 광화무역 EMC 사업부, IEC 801 Ser., 광화무역, pp.1~30, 1993.
- [7] 정연춘, "EMI/EMC 개념과 규제 동향", 한국전자공학회지, Vol. 23, No. 5, pp.551~564, 1996.
- [8] 전파진흥 편집부, "EU집행위원회의 전자파장해 규제에 관한 지령", 전파진흥, Vol. 5, No. 2, pp.107~115, 1995.
- [9] 조광윤, "GTEM cell를 이용한 EMC 측정기술", 전파진흥, Vol. 5, No. 5, pp.84~93, 1995.
- [10] 北大路强, 전자회로를 위한 잡음 대책 백과, 기전연구사, pp.2~10, 1991.



- [11] Henry W. Ott, *Noise Reduction Techniques in Electronic systems*, John.Wilzy & Sons, pp.322~350, 1988.
- [12] Yukio HOTTA, Yoshiro SATO, "EFFECT OF LINE IMPEDANCE ON RADIATED EMISSION", *IEEE EMC Symposium, Beijing China*, pp.110~114, 1992.
- [13] Sun Yuxuan, Fan Changxin, "ANALYSIS OF EMI SPECTRUM AT D/A INTERFACE OF PERSONAL COMPUTERS", *IEEE EMC Symposium, Beijing China*, pp.496~499, 1992.
- [14] R. Lee Hill, Alex Metsler, "Video Subsystem Design for EMI control" *IEEE EMC Symposium, Cherry Hill*, pp.134~141, 1991.
- [15] R. Lee Hill, "Video Signal Analysis for EMI control", *IEEE EMC Symposium, Cherry Hill*, pp.407~413, 1991.
- [16] 세운 편집부, 기초부터의 영상기초처리, 도서출판 세운, pp.9~47, 1996.
- [17] Michel Mardignian, *Electrostatic Discharge (understand, Simulate and Fix ESD Problems)*, Interference Control Technologies Ins, Vol5, pp.46~62, 1986.
- [18] 内藤喜之, "スピネル形フェライトの透磁率の周波数分散について", *信學論*, 56 C, 2, pp.113~120, 1973. 2
- [19] Takeshi ICHIKAWA, Osamu FUJIWARA, "An Analysis of Load Effect produced by EMI Ferrite Core Attachment", *TECHNICAL Report of IEICE*, EMCJ95-39, pp.7~12, 1995.
- [20] Herbert R. Neff. Jr., *INTRODUCTORY ELECTROMAGNETICS*, JOHN WILEY & SONS, pp.72~80, 1995.



- [11] Henry W. Ott, *Noise Reduction Techniques in Electronic systems*, John.Wilzy & Sons, pp.322~350, 1988.
- [12] Yukio HOTTA, Yoshiro SATO, "EFFECT OF LINE IMPEDANCE ON RADIATED EMISSION", *IEEE EMC Symposium, Beijing China*, pp.110~114, 1992.
- [13] Sun Yuxuan, Fan Changxin, "ANALYSIS OF EMI SPECTRUM AT D/A INTERFACE OF PERSONAL COMPUTERS", *IEEE EMC Symposium, Beijing China*, pp.496~499, 1992.
- [14] R. Lee Hill, Alex Metsler, "Video Subsystem Design for EMI control" *IEEE EMC Symposium, Cherry Hill*, pp.134~141, 1991.
- [15] R. Lee Hill, "Video Signal Analysis for EMI control", *IEEE EMC Symposium, Cherry Hill*, pp.407~413, 1991.
- [16] 세운 편집부, 기초부터의 영상기초처리, 도서출판 세운, pp.9~47, 1996.
- [17] Michel Mardignian, *Electrostatic Discharge (understand, Simulate and Fix ESD Problems)*, Interference Control Technologies Ins, Vol5, pp.46~62, 1986.
- [18] 内藤喜之, "スピネル形フェライトの透磁率の周波数分散について", *信學論*, 56 C, 2, pp.113~120, 1973. 2
- [19] Takeshi ICHIKAWA, Osamu FUJIWARA, "An Analysis of Load Effect produced by EMI Ferrite Core Attachment", *TECHNICAL, Report of IEICE*, EMCJ95 39, pp.7~12, 1995.
- [20] Herbert R. Neff. Jr., *INTRODUCTORY ELECTROMAGNETICS*, JOHN WILEY & SONS, pp.72~80, 1995.

