

GaN 후막의 구조적 결함이 전기적 특성에 미치는 영향

박승환*, 정미나*, 이정운*, 양민*, 김홍승*, 오동철**, 김정진**, 장지호*

* 한국해양대학교 반도체 물리전공, ** 동북대학교 금속재료연구소

Effect of structural disorder to the electrical properties of thick GaN film

S. H. Park*, M. N. Jung*, J. Y. Yi*, M. Yang*, H. S. Kim*, D. C. Oh**,
J. J. Kim**, J. H. Chang*

* Major of Semiconductor Physics, Korea Maritime University, Korea

** Institute for Materials Research, Tohoku University, Japan

요 약 : Al₂O₃ (0001) 기판 위에 AlN 버퍼 층을 metal organic hydride vapor phase epitaxy (MO-HVPE) 법으로 성장시키고, GaN 후막을 hydride vapor phase epitaxy (HVPE) 법을 사용해서 성장시켰다. 성장된 GaN 후막의 전기적인 특성과 구조적인 특성을 평가하기 위해서, 온도 변화에 따른 Hall 효과 측정과 high resolution X-ray diffraction (HRXRD) 측정을 실시하였다. HRXRD 에서 측정된 높은 전위 밀도와 온도 변화에 따른 Hall 효과 측정에서 얻어진 높은 전하농도 및 낮은 이동도로부터 결함 및 전위 등의 구조적 불균일성이 전자의 이동에 많은 제한을 준다는 사실을 확인하였다. 또한 GaN 내의 결함 구조가 전기적인 특성에 미치는 영향을 포텐셜 장벽 모델 (potential barrier model) 을 이용해 설명하였다.

핵심용어 : GaN, HRXRD, Hall 효과 측정, 포텐셜장벽 모델

ABSTRACT : GaN thick films (250 nm) were grown on (0001) sapphire substrate using a thin AlN buffer layer (80 nm), which was deposited by metal organic hydride vapor phase epitaxy (MO-HVPE). Structural and electrical properties were investigated by high resolution X-ray diffraction (HRXRD) and temperature dependence Hall effect measurements. It was found that high-density dislocations concentrated on the grain boundaries have strong influence on the carrier transportation mechanism of a layer.

KEY WORDS : GaN, HRXRD, Hall effect measurement, potential barrier model

1. 서 론

Gallium nitride (GaN) 를 중심으로 하는 III-V족 질화물 반도체는 열적, 화학적으로 안정할 뿐만 아니라 그 응용 범위가 광범위하여 특성 연구 및 소자 개발이 활발히 이루어지고 있다[1]. 고품질 GaN 성장을 위해서는 동종결정성장(Homoepitaxy) 이 필요하지만 벌크 결정 성장이 어렵기 때문에 HVPE (Hydride Vapor Phase Epitaxy) 등의 방법으로 Al₂O₃, SiC 등의 이종 기판을 이용하여 후막을 성장한 유사기판(Pseudo substrate) 을 제작하여 사용하고 있다[2][3]. 하지만 성장 과정 중에 후막 GaN와 기판과의 열팽창계수의 차이로 인해서 성장 층에 밴딩(bending), 크래킹(cracking) 그리

고 잔류 응력(residual stress) 등과 같은 많은 문제가 발생한다. 이러한 구조적 결함을 가진 GaN 유사기판(후막)은 그 위에 성장되는 반도체 소자의 성능에 전기적, 광학적으로 커다란 영향을 미치게 되기 때문에[4], GaN의 특성에 대한 정확한 이해와 많은 연구가 필요하다. 그 중에도 특히 후막 GaN의 구조적 특성과 관련된 광학적, 전기적 특성의 변화에 대해서는 서로 많은 연관성을 가지고 있음에도 불구하고 그 연관성에 대한 상세한 연구가 부족한 실정이다.

본 논문에서는 Al₂O₃ 기판 위에 metal organic hydride vapor epitaxy (MO-HVPE) 방법을 통한 AlN 버퍼 층과 hydride vapor phase epitaxy (HVPE) 방법을 이용하여 성장한 GaN 후막의 구조적 결함이 전기적 특성의 변화에 미치는 영향을 고찰하였다. GaN의 구조적인 특성을 조사하기 위해서

* sh_park@bada.hhu.ac.kr 051)410-4783

high resolution X-Ray diffraction (HRXRD) 을 이용하였고, 전기적인 특성을 조사하기 위해서 10~300 K 의 범위에서 Hall 효과를 측정하였다. 두 가지 측정 결과를 바탕으로 그 연관성에 대해서 전위장벽 모델을 이용하여 논의 하였다.

2. 실험

본 연구에서는 Al_2O_3 (0001) 기판 위에 AlN 버퍼층을 MO-HVPE 법으로 성장시키고, 그 위에 GaN 후막을 HVPE 법을 사용하여 성장시켰다. Al_2O_3 (0001) 기판은 유기세척 후 기판 표면의 산화 막을 제거하기 위해서 HF 을 이용하여 표면 에칭을 실시하였다. AlN 버퍼층을 성장시키기 위해서 TMA (trimethylaluminum)를 Al 전구체 (precursor) 로써 사용하였고, N_2 를 운반 가스로써 공급하였다. 900 °C 의 성장온도에서 약 80 nm 두께의 AlN 버퍼 층이 성장하였다. GaN는 수소화물을 사용하여 성장시켰다. 기판이 있는 성장 영역에서 1050 °C 의 온도를 유지하면서 GaCl 과 NH_3 를 반응시켜 250 μm 두께의 GaN 을 성장시켰다. 나머지 자세한 최적 성장 조건을 찾기 위한 실험의 결과는 다른 논문에서 기술하였다[5].

성장된 GaN 후막 시료의 표면 관찰은 atomic force microscopy (AFM) 를 이용하였다. 측정 시 10 μm x 10 μm 범위에서 측정하였다. 시료의 구조적인 특성을 확인하기 위해서 HRXRD 측정을 실시하였다. (0002), (10-11) 면에 대해서 ω scan 과 $2\theta-\omega$ scan 을 실시하여 잔류 응력의 영향 및 모자이크화 (mosaicity) 의 정도를 관찰하였다. 또한, 성장된 시료의 전기적인 특성을 조사하기 위해서, 온도를 변화시키면서 Hall 측정을 하였다. Hall 측정은 Van der Pauw 법으로 실시하였고, Hall 측정에 사용되는 정류성 접합에 필요한 전극으로는 Al이 사용되었다. Hall 측정에 사용된 자기장의 세기는 3500 G 였고, 온도를 10 K 에서 300 K 까지 변화시키면서 Hall 측정을 실시하여 캐리어 농도, 이동도의 변화를 관찰하였다.

3. 결과 및 고찰

성장된 GaN 후막의 표면을 atomic force microscopy (AFM)을 이용하여 관찰하였다. 표면 거칠기 (RMS, root mean square) 는 2.3 nm 로 비교적 평탄함을 알 수 있었지만, 표면에는 크랙이 존재함이 확인되었다. 이러한 크랙들은 임계 두께 이상에서 열팽창 계수차에 의한 스트레스가 완화되는 과정에서 발생한다고 알려져 있다[4]. Hiramatsu 등은 20 μm 이상의 두께를 가진 GaN은 열적 스트레스의 완화 과정에서 거시적 크랙 (macrocrack)이 발생한다고 보고하고 있다[4].

시료의 구조적 특성을 보다 직접적으로 평가하기 위해서 HRXRD 측정을 실시하였다. Fig 1 (a) 는 (0002) 면에 대해서 $2\theta-\omega$ scan 결과를 나타내고 있다. 이때 관찰된 34.56°의 피크

는 육방정 (hexagonal) GaN 결정 구조의 (0002) 면에 의한 피크와 일치한다.

Fig. 1 (a) 의 (0002) 면에 대한 $2\theta-\omega$ scan 결과에서 저회절각 방향으로 약간의 비대칭성 (asymmetry)의 모양을 보이고 있다. 이것은 AlN 버퍼 층이 있음에도 불구하고 Al_2O_3 기판 보다 GaN의 열팽창 계수가 작기 때문에 발생한 압축성 응력 (compressive strain)이 GaN 후막에 존재하고 있음을 말해주고 있고, 이러한 응력이 존재할 때 GaN 표면은 볼록한 구조 (convex structure) 를 형성하며 결정 구조의 모자이크화가 진행 되는 것으로 알려져 있다[6]. 또한 앞서 설명한 표면의 크랙도 이러한 열팽창 계수의 차에 의해서 발생하는 것으로 알려져 있다[4]. 이러한 구조적 결함은 유사기판 응용을 저해하는 특성으로 성장조건 최적화 및 새로운 성장기술의 개발 등을 통해서 개선되어야 할 점으로 판단된다.

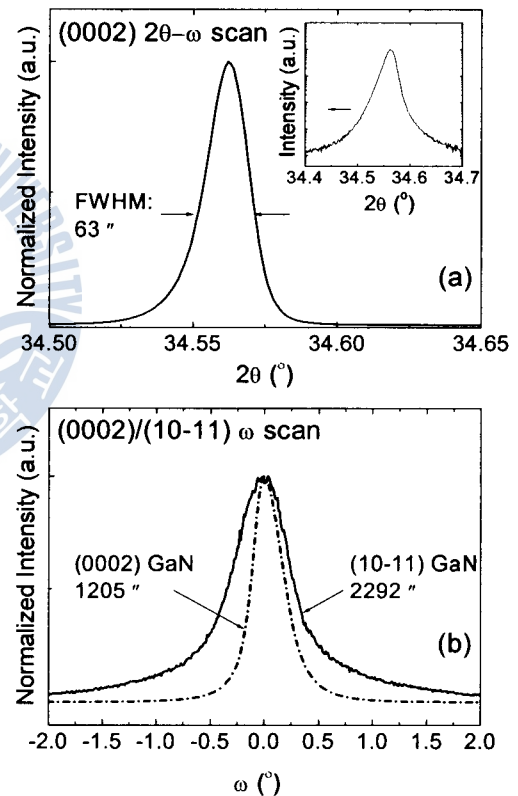


Fig. 1 (a) (0002) $2\theta-\omega$ scan. The inset shows same result in logarithmic scale. (b) (0002) and (10-11) ω scans. The solid line is for (10-11) reflection and dotted line is for (0002) reflection.

Fig. 1 (b) 는 (0002), (10-11) 면에 대해서 각각의 ω scan 의 rocking curve 를 나타내고 있다. (0002) 면에 대한 ω scan 의 반치폭은 1209 arcsec의 값이 측정되었고, (10-11) 면에 대한 ω scan 의 반치폭은 2299 arcsec의 값이 측정되었다.

XRD의 반치폭은 결정성에 민감하게 영향을 받으며 특히 2

θ - ω 값의 반치폭은 박막 내 잔류 응력의 영향으로 넓어지고, ω 값의 반치폭은 결정의 모자이크화의 정도를 반영한다 [7]. 또한 전위와 관련해서도 (0002) 면에 대한 반치폭은 끝머리 전위 (edge dislocation)에 의해서 넓어지는 반면, (10-11) 면에 대한 반치폭은 끝머리 전위, 나선형 전위 (screw dislocation) 등 모든 전위가 영향을 미치는 것으로 해석할 수 있다. 따라서 (0002) 면보다 (10-11) 면의 X선 회절 결과의 반치폭이 넓은 것은 주로 나선형 전위의 영향에 의한 것으로 보인다[8]. (0002) 면과 (10-11) 면에 대한 ω scan의 반치폭이 각각 결정 성장방향과 결정 성장면내 (in-plane) 방향의 무질서도 (lattice disordering)를 반영하는 점으로부터, 결정 내 전위 밀도를 이론적으로 결정할 수 있다.

N_S 와 N_E 가 각각 (0002), (10-11) 면에 대하여 나선형 전위와 끝머리 전위에 의한 XRD의 ω scan 반치폭을 나타내는 경우 다음 식 (1), (2)를 이용하여 GaN 후막 결정 내의 전위 밀도 (dislocation density)는 다음 식으로 주어진다 [9].

$$N_S = \frac{\beta_S^2}{4.35 b_S^2} \quad (1)$$

(N_S : 나선형 전위밀도 b_S : 나선형 전위의 버거스 벡터)

$$N_E = \frac{\beta_E^2}{4.35 b_E^2} \quad (2)$$

(N_E : 끝머리 전위밀도 b_E : 끝머리 전위의 버거스 벡터)

본 실험에서 사용한 후막 GaN로 부터 계산을 통해서 $2.9 \times 10^9 \text{ cm}^{-2}$ 의 나선형 전위 밀도와 $2.7 \times 10^{10} \text{ cm}^{-2}$ 의 끝머리 전위 밀도가 존재함을 알 수 있다. 이러한 전위는 GaN 결정을 모자이크화 시킨다. 즉 전위의 대부분이 GaN 후막 내 결정립 (grain) 과 결정립의 계면 (grain boundary) 에 위치하며 결정 내 전도 현상에도 많은 영향을 주는 것으로 알려져 있다 [10][11]. 따라서 이러한 전위의 영향을 분석하기 위해서는 구조적 특성뿐 아니라 전기적 특성의 분석도 필요함을 알 수 있다.

성장된 시료에 대한 전기적 특성을 조사하기 위해서 온도 변화에 따른 Hall 효과 측정을 실시하였다. 실온에서 Hall 효과 측정을 한 결과, n형 전도성을 가지며, 전자 농도는 $4.4 \times 10^{18} / \text{cm}^3$, 이동도는 $18 \text{ cm}^2/\text{Vs}$, 그리고 비저항은 $0.1 \Omega \cdot \text{cm}$ 로 측정되었다. Fig 2는 온도를 변화시키며 Hall 효과 측정을 하여 얻은 GaN의 이동도의 변화를 나타내고 있다. 전자 이동도는 206 K에서 약 $18 \text{ cm}^2/\text{Vs}$ 의 최대 값을 보였다. 300 K 부터 10 K 까지 온도가 변화함에 따라 이동도는 206 K 를 최대 값으로 그보다 낮은 온도와 높은 온도에서는 각각 감소하는 경향을 보였다.

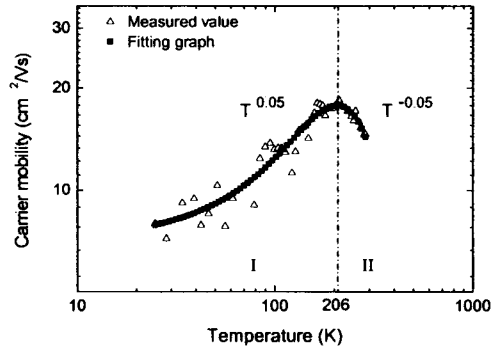


Fig. 2 Temperature dependence of carrier mobility.

일반적으로 캐리어 이동도의 온도 의존성은 특정 온도에서 격자 산란과 불순물 산란의 영향이 최소 값을 이루기 때문에 설명된다[12]. 이러한 경우 전체적인 이동도는 다음 식과 같이 두 가지 산란 작용의 영향을 결합시킴으로써 얻어낼 수 있다[12][13].

$$\frac{1}{\mu} = \frac{1}{\mu_{ion}} + \frac{1}{\mu_{lat}} \quad (3)$$

(μ_{ion} : 불순물 산란에 의한 이동도 μ_{lat} : 격자 산란에 의한 이동도)

194 만일 본 실험에서 얻어진 결과를 단순히 불순물 산란과 격자 산란으로 설명할 수 있다면 저온에서는 $T^{3/2}$, 고온에서는 $T^{-3/2}$ 해야 하지만, 206 K 이하에서는 $T^{1/20}$, 206 K 이상에서는 $T^{-1/20}$ 에 비례하고 있다. 이것으로 보아 이온화 불순물과 격자 진동에 의한 산란 이외에 이동도에 영향을 미치는 다른 요소가 있다는 것을 알 수 있다. 이러한 주요 요인으로는 앞서 XRD 결과에서도 설명한대로 결정립 계면의 전위에 의한 영향이 예상된다[14].

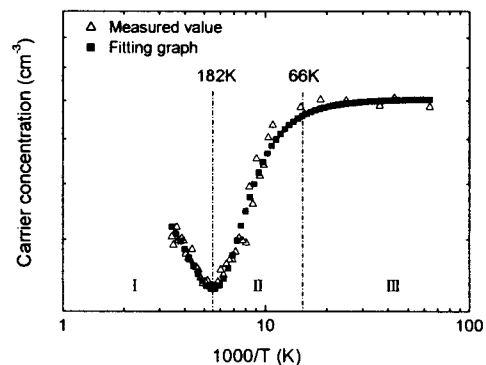


Fig. 3 The carrier concentration variation of GaN thick film.

Fig. 3은 온도 변화에 따른 전자 농도의 변화를 나타내고 있다. 성장된 GaN 후막은 n형 전도성을 나타내고 있으며, 실온에서 온도가 낮아짐에 따라 182 K 까지 전자 농도가 감소하다가 다시 작은 증가를 보이지만, 66 K 이하에서는 거의 변화가 없었다. 온도 변화에 따른 캐리어 농도의 변화는 다음과 같은 식으로 나타낼 수 있다[11].

$$n(T) = n_0 \exp\left(-\frac{E_n}{KT}\right) \quad (4)$$

위 식에서 E_n 는 캐리어의 활성화 에너지, K 는 볼츠만 상수이고, n_0 는 온도에 독립적인 전자농도를 나타낸다. 200 K에서 300 K까지의 온도 범위에서 식 (4)를 이용하여 해석하였을 때 측정된 캐리어 농도의 변화로부터 활성화 에너지는 30.8 meV로 추정되었다. 이 결과는 Si 불순물이 GaN 안에 28 meV의 활성화 에너지를 가진다는 보고 결과와 상당한 일치를 보인다[11]. 따라서 측정된 활성화 에너지의 값은 HVPE 성장 시 혼입되는 것으로 보이는 불순물 준위에 의한 것으로 판단된다[15].

반면 저온에서의 전자 농도에 대해서는 정성적으로 다음과 같은 설명이 가능하다. 66 K 이하의 저온에서는 전도대의 전자는 동결(Freeze out)되며, 이때 페르미 에너지는 결함 준위에 고정되어 결함 준위를 통한 전도가 지배적으로 일어나게 된다. 따라서 온도와 관계없이 일정한 전자 농도의 값을 보이게 된다. 그러나 온도가 증가하면 전자들이 활성화 되어 전도대의 전자 이동이 전체 결정내의 전하의 이동을 지배하게 되고, 이로 인해 온도가 증가할수록 캐리어 농도가 증가하는 모습을 보이게 된다[16]. 따라서 본 논문의 온도변화에 따른 전자 농도의 변화 결과로부터 결정립 계면에 존재하는 전위에 의하여 전기적 특성이 큰 영향을 받음을 확인할 수 있었다.

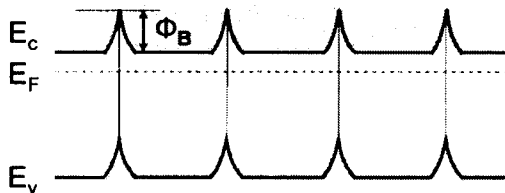


Fig. 4 Schematic drawing of band diagram for carrier transportation with mosaic structure. Φ_B represents the potential barrier.

이러한 결정립 계면을 가지는 경우의 전기전도 현상을 좀

더 구체적으로 기술하기 위해 Fig 4에 결정립 계면에서 발생하는 포텐셜 장벽과 관련된 에너지 밴드를 나타내었다. 이러한 모식도는 전위밀도가 전기적 성질의 변화에 미치는 영향을 이해하는데 유효하다. Shalish 등은 결정립 계면은 직접적으로 전자를 속박하거나 포획할 수 있으며, 또한 밴드 굽음 (band bending)을 통해 전자 이동을 방해하는 포텐셜 장벽 (potential barrier)을 만들어 낸다고 하였다[10][17]. 이러한 전위 장벽은 전하의 이동을 방해하며 특히 전위 밀도가 높을수록 전기적 특성에 큰 영향을 주게 된다고 할 수 있다. 이러한 포텐셜 장벽 모델을 사용하여 본 실험의 경우와 같이 모자이크화가 진행된 시료의 경우에는 높은 전하 농도와 낮은 비저항에도 불구하고 낮은 이동도를 갖게 된다는 것을 설명하였다.

4. 결 론

Al_2O_3 (0001) 기판 위에 성장한 후막 GaN 박막의 구조적 특성과 전기적 특성에 대해 조사하였다. 후막 GaN의 모자이크화에 의해 발생하는 결정립 계면의 전위장벽이 전기적 특성에 많은 영향을 주는 것을 알 수 있었다. 즉, 본 실험과 같이 높은 전하 농도와 낮은 비저항에도 불구하고 낮은 전기 이동도를 갖는 경우, 결정립 사이의 전위 장벽에 의해서 전하의 이동이 제한될 수 있다는 것을 알 수 있었다.

참 고 문 헌

- [1] F. Yun, M. A. Reshchikov, K. Jones, P. Visconti, H. Morkoc, S. S. Park, K. Y. Lee, *Solid State Elec.* **44**, 2225, 2000.
- [2] W. S. Wong, T. Sands, and N. W. Cheung, *Appl. Phys. Lett.* **72**, 599, 1998.
- [3] W. S. Wong, T. Sands, N. W. Cheung, M. Kneissl, D. P. Bour, P. Mei, L. T. Romano, and N. M. Johnson, *Appl. Phys. Lett.* **75**, 1360, 1999.
- [4] K. Hiramatus, T. Detchprohm and I. Akasaki, *Jpn. J. Appl. Phys. Vol.* **32**, 1528, 1993.
- [5] J. Y. Yi, K. H. Kim, H. J. Lee, M. Yang, H. S. Ahn, J. H. Chang, H. S. Kim and S. N. Yi, *Sae Mulli*, Volume 48, Numer 6, 555, 2004.
- [6] T. Kozawa, T. Kaci, H. Kano, H. Nagase, N. Koide and K. Manabe, *J. Appl. Phys.* **77**, 4389, 1995.
- [7] Q. Zhu, A. Botchkarev, *Appl. Phys. Lett.* **68**, 1141, 1996
- [8] B. Heying, X. H. Wu, S. Keller, Y. Li, D. Kapolnek, B. P. Keller, S. P. DenBaars, and J. S. Speck, *Appl. Phys. Lett.* **68**, 643, 1996.
- [9] J. C. Zhang, D. G. Zhao, J. F. Wang, Y. T. Wang, J. Chen, J. P. Liu, H. Yang, *J. Cryst. Growth* **268**, 24,

- 2004.
- [10] I. Shalish, L. Kronik, G. Segal, Y. Shapira, Phys. Rev. **B61**, 23, 2003.
- [11] M. Fehrer, S. Einfeldt, U. Birkle, T. Gollnik, D. Hommel, J. Cryst. Growth **189**, 763, 1998.
- [12] S. I. Kim, C. S. Son, M. S. Lee, Y. Kim, M. S. Kim and S. K. Min, Solid State Communications **93**, 939, 1995.
- [13] M. Sakai, H. Ishikawa, T. Egawa, T. Jimbo, M. Umeno, T. Shibata, K. Asai, S. Sumiya, Y. Kuraoka, M. Tanaka, O. Oda, J. Cryst. Growth **244**, 6, 2002.
- [14] David C. Look, 'Electrical Characterization of GaAs Materials and Devices', p74
- [15] W. Gotz, L. T. Romano, J. Walker and N. M. Johnson, Appl. Phys. Lett. **72**, 1214, 1996.
- [16] R. J. Molnar, T. Lei and T. D. Moustakas, Appl. Phys. Lett. **62**, 72, 1993.
- [17] S. D. Herzee, J. C. Ramer, K. J. Malloy, Mater. Res. Bull. **22**, 45, 1997.
-
- 원고 채택일 : 2005년 12월 21일
원고 접수일 : 2006년 1월 6일



