



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

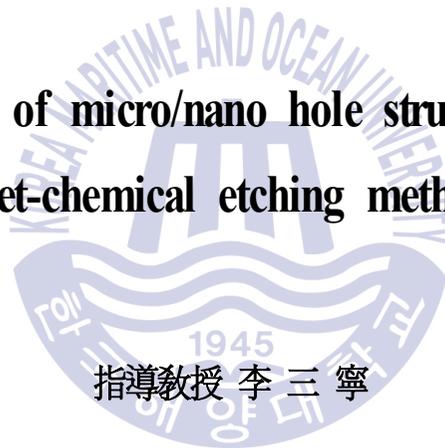
이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

工學碩士 學位論文

습식 화학적 식각 방법을 통한 마이크로/나노  
hole 구조의 제작

Fabrication of micro/nano hole structures using  
wet-chemical etching method



指導教授 李三寧

2018年 2月

韓國海洋大學校 大學院

電子素材工學科

李何榮

본 논문을 이하영의 공학석사 학위논문으로 인준함.

위원장      안 지 훈      (인)

위    원      김 홍 승      (인)

위    원      이 삼 녕      (인)



2018년 2월

1945

한국해양대학교 대학원

# 목 차

List of Tables .....	iv
List of Figures .....	v
Abstract .....	vii

## 1. 서 론

1.1 연구배경 .....	9
1.2 금속 나노 hole .....	12
1.3 나노 hole 제작의 문제점 .....	16
1.4 본 연구의 목적 .....	17

## 2. 이 론

2.1 Si의 특성 .....	18
2.2 GaAs의 특성 .....	21
2.3 습식 화학적 식각 .....	23
2.4 건식 식각 .....	26
2.5 실험 장비	
2.5.1 Sputter .....	28
2.5.2 Lapping machine .....	32
2.6 측정 장비	
2.6.1 FE-SEM .....	35

## 3. 실험 방법

3.1 Si(100)의 습식 화학적 식각 .....	38
3.2 GaAs(100)의 습식 화학적 식각 .....	44

4. 실험 결과	
4.1 Si(100)에 형성된 마이크로/나노 hole 구조	49
4.1.1 FE-SEM 측정	50
4.1.2 원자구조 분석	54
4.2 GaAs(100)에 형성된 마이크로/나노 hole 구조	57
4.2.1 FE-SEM 측정	57
4.2.2 원자구조 분석	59
5. 결론	61
참고문헌	63



## List of Tables

Table 2.1 Si의 물성 .....	19
Table 2.2 GaAs의 물성 .....	23
Table 2.3 각 물질별 식각 용액 .....	24
Table 2.4 Sputtering의 장단점 .....	28
Table 2.5 연마슬러리에 사용되는 SiO <sub>2</sub> 의 종류 및 특징 .....	34



## List of Figures

<b>Fig. 1.1</b> nanoimprint lithography 공정 방법의 (a) 모식도와 지름 $d$ 와 주기 $p$ 를 달리 하여 제작된 나노 hole (b) $d=100\text{nm}$ , $p=200\text{nm}$ ; (c) $d=200\text{ nm}$ , $p=400\text{nm}$ ; (d) $d=250\text{nm}$ , $p=500\text{nm}$ .....	10
<b>Fig. 1.2</b> x-ray lithography 방법으로 만든 (a) 2D PMMA template 구조; (b) (a)의 template에 $\text{TiO}_2$ 를 증착하였을 때의 2D 구조; (c) (d)를 $45^\circ$ 기울인 이미지; (d) (b)에서 template를 제거 했을 때의 SEM 이미지 .....	11
<b>Fig. 1.3</b> 나노 구조체가 적용된 태양전지의 모식도 .....	11
<b>Fig. 1.4</b> 나노 구조체가 적용된 OLED의 (a) 공정 순서 모식도; (b), (c) 제작된 NHA-OLEDs의 SEM 사진 .....	12
<b>Fig. 1.5</b> (a) 단일 금속 나노 섬 구조에 테라헤르츠파가 집속되는 이미지, (b) 집속된 테라헤르츠파가 주변의 탄소를 이온화 시키는 이미지, (c) 단일 금속 나노 섬 구조에 테라헤르츠파가 집속되는 상황 .....	13
<b>Fig. 1.6</b> 반데르발스 틈에 테라헤르츠파가 강하게 집속되는 이미지 .....	14
<b>Fig. 1.7</b> TFT 용액으로 식각을 한 나노 hole 배열 이미지 .....	15
<b>Fig. 1.8</b> 나노 hole array를 통한 컬러 필터 .....	15
<b>Fig. 1.9</b> soft lithography방법으로 형성한 (a) 나노 hole이 형성된 기판의 이미지, (b) 공정 모식도, (c) 유리 위에 대면적으로 형성된 $100\text{nm}$ hole .....	17
<b>Fig. 2.1</b> Si의 결정구조 .....	19
<b>Fig. 2.2</b> (a) (100) Si 웨이퍼 식각 패턴, (b) (110) Si 웨이퍼 식각 패턴 ...	20
<b>Fig. 2.3</b> GaAs의 결정구조 .....	22
<b>Fig. 2.4</b> 이방성 식각과 등방성 식각의 모식도 .....	24
<b>Fig. 2.5</b> 습식 식각의 과정 .....	26
<b>Fig. 2.6</b> 3가지 기본적인 플라즈마 식각 방법 (a) 스퍼터링, (b) 반응성 이온 식각, (c) 강화된 보호 이온 식각 .....	27
<b>Fig. 2.7</b> Sputter의 (a) 구조도, (b) 사진 .....	29
<b>Fig. 2.8</b> Sputter의 기본 증착 과정 .....	31

<b>Fig. 2.9</b> 래핑 장비 사진 .....	32
<b>Fig. 2.10</b> 주사전자현미경의 모식도 .....	36
<b>Fig. 2.11</b> 시편에 전자빔이 입사할 경우 발생하는 신호와 분석검출기 .....	37
<b>Fig. 3.1</b> Si 습식 식각 공정 순서 모식도 .....	38
<b>Fig. 3.2</b> H <sub>3</sub> PO <sub>4</sub> 식각까지 완료한 단면과 양면 polishing 샘플 (a) 모식도, (b) 뒷면 사진 .....	40
<b>Fig. 3.3</b> Si 식각용 패턴 이미지 .....	42
<b>Fig. 3.4</b> GaAs 습식 식각 공정 순서 모식도 .....	44
<b>Fig. 3.5</b> GaAs 식각용 패턴 이미지 .....	47
<b>Fig. 4.1</b> Si(100) 기판의 식각 모식도 .....	49
<b>Fig. 4.2</b> 온도별, 시간별 Si(100) 식각의 FE-SEM 이미지. 70°C 에서 (a) 2h, (b) 4h, (c) 6h 식각 및 80°C 에서 (d) 2h, (e) 4h, (f) 6h 식각 그리고 90°C 에서 (g) 2h, (h) 4h, (i) 6h 식각한 이미지 .....	50
<b>Fig. 4.3</b> Si(100) 기판의 용액 온도와 시간에 따른 식각 모식도 (a) 70°C, (b) 80°C, (c) 90°C .....	51
<b>Fig. 4.4</b> Si(100)기판의 온도별 시간에 따른 식각깊이와 hole의 크기 .....	52
<b>Fig. 4.5</b> 패턴 크기와 모양에 따른 Si(100) 기판 식각 SEM 이미지 (a) 380nm, (b) 400nm, (c) 434nm, (d) 8각형 400nm 및 (e) 모식도 .....	53
<b>Fig. 4.6</b> Si 결정구조와 {100}, {111} 면에 따른 dangling bond .....	55
<b>Fig. 4.7</b> (a) 70°C, 4시간 식각한 Si의 FE-SEM 윗면 이미지; (b) Si의 3차원 모식도; (c) Si(100)의 단면 원자 모식도 및 {100}, {111}면의 dangling bond .....	56
<b>Fig. 4.8</b> 시간에 따른 GaAs(100) 식각의 FE-SEM 단면 (a) 1h, (b) 2h, (c) 3h, (d) 4h, (e) 5h 식각한 이미지, (f) 다수의 마이크로/나노 hole 이미지 .....	57
<b>Fig. 4.9</b> GaAs(100) 기판의 시간에 따른 식각 모식도 .....	58
<b>Fig. 4.10</b> GaAs(100) 기판의 시간에 따른 식각 깊이와 넓이 .....	58
<b>Fig. 4.11</b> H <sub>2</sub> SO <sub>4</sub> :H <sub>2</sub> O <sub>2</sub> :H <sub>2</sub> O = 1:5:5의 비율로 섞은 용액에 3.5h 동안 식각한 GaAs의 FE-SEM 단면 (a) (100) 단면, (b) (011) 단면, (c) (01 $\bar{1}$ ) 이미지, (d) (011), (e) (01 $\bar{1}$ ) 원자 모식도 .....	60

## <국문초록>

# 습식 화학적 식각 방법을 통한 마이크로/나노 hole 구조의 제작

이하영

한국해양대학교 대학원 전자소재공학과

## 초록

마이크로/나노 hole은 빛 또는 다른 요소와의 조합을 통하면 독특한 물리적 특성을 가질 수 있다. 이러한 특성은 LED, OLED, 태양 전지와 같은 소자의 효율을 높이기 위해 널리 사용되거나 금속 표면위에 플라즈몬 형성을 이용하여 다양한 방법으로 적용될 수 있다. 본 실험에서는 습식 화학적 식각 방법을 통해 저렴하게 많은 수의 마이크로/나노 hole을 형성 하였다.

Si(100)와 GaAs(100) 기판에 나노 hole을 형성하였고 이때, KOH 용액과  $H_2SO_4$ ,  $H_2O_2$ ,  $H_2O$ 의 혼합 용액을 etchant로 사용하였다. Etchant 용액 및 재료는 온도와 농도의 영향을 받는데 Si과 KOH 용액(20%)은  $90^\circ C$ 에서 반응하였고 GaAs와 혼합 용액은  $H_2SO_4$ ,  $H_2O_2$ ,  $H_2O$ 와 1:5:5의 비율에서 가장 안정적인 반응을 하였다.

본 논문에서는 etchant 용액이 기판에 작용하여 hole을 만들어가는 과정을 분석하였고, 전계 방출 SEM 사진을 분석하여 용액의 온도와 농도에 따른 에칭율을 조사했다.

완성된 마이크로/나노 hole은 Au, Pt, Ag, Cu 등의 금속을 증착할 때 미세하게 hole의 크기를 조절함으로써 응용을 다양하게 해 나갈 수 있다.

**KEY WORDS:** 실리콘; 갈륨 비소; 습식 화학적 식각; 마이크로/나노 hole.

<영문초록>

## Fabrication of micro/nano hole structures using wet-chemical etching method

Lee, Ha Young

Department of Electronic Materials Engineering  
Graduate School, Korea Maritime and Ocean University

### Abstract

Micro/nano holes have unique physical properties through the combination of light or other elements. In particular, it can be widely used for increasing the efficiency of devices such as LED, OLED and solar cell. Also it can be applied to various aspects using plasmon formation on the metal surface. In the present experiments, we formed a large amount of micro/nano holes through the wet-chemical etching method inexpensively.

We used Si(100) and GaAs(100) materials as substrates and KOH solution and mixed solution of  $H_2SO_4$ ,  $H_2O_2$  and  $H_2O$  as etchant. Etchant solution and materials were affected by temperature and concentration. Si reacted with KOH solution(20%) at 90°C. And GaAs reacted most property under mixed solution of  $H_2SO_4$ ,  $H_2O_2$  and  $H_2O$  having a ratio of 1:5:5 at room temperature.

We analysed the principle of the etching of solution and materials, and investigated the etching rate according to temperature and concentration of solution by field-emission SEM.

The completed micro/nano holes can be finely adjusted by depositing metal such as Au, Pt, Ag and Cu on the holes, and it could be applied in various devices.

**KEY WORDS:** Si; GaAs; wet-chemical etching; micro/nano hole.

# 제 1 장 서 론

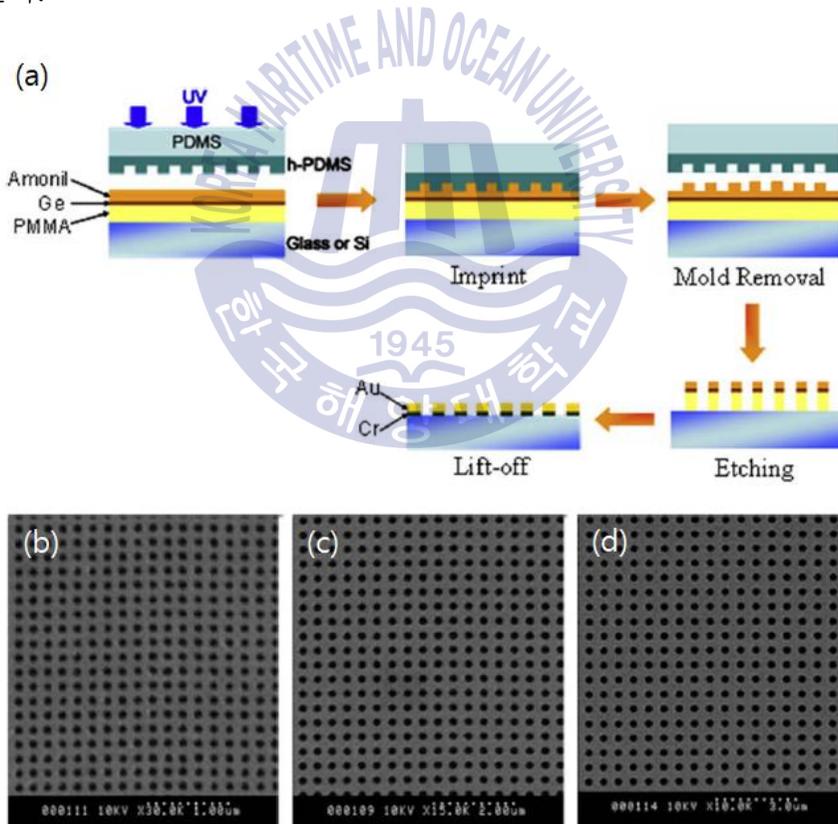
## 1.1 연구배경

현재의 나노기술은 본격적인 나노 기술 제품 시장이 성숙되기 이전의 단계에 있지만, 주요한 응용품과 혁신적 기술은 지금부터 나타나고 있으며, 앞으로도 나노기술이 적용된 제품과 산업의 규모가 급속하게 성장할 것이라는 기대를 갖고 있다[1]. 나노과학과 나노기술이 빠른 발전을 이루고 있는데 이를 위해서는 나노크기의 구조를 신속하고 경제적으로 제조할 수 있는 기술이 필수적이다. 따라서 나노 패터닝과 관련된 폭넓은 기술이 개발되고 있는 단계이다[2]. 현재 많은 발전이 있는 기술로는 Deep UV와 Extreme UV를 이용한 photolithography, nanoimprint lithography[3], focused ion beam, x-ray lithography[4] 등이 있다. Fig. 1.1은 nanoimprint lithography방법으로 나노 hole을 제작할 때의 공정 모식도와 SEM 이미지이다. 이는 Si 기판에 PMMA(polymethylmethacrylate)와 Ge, UV-NIL 용 레진인 Amonil 물질을 증착하고 UV를 조사하면서 패턴이 형성된 h-PDMS(hard-polydimethylsiloxane) 물질로 압력을 가해주어 Amonil에 패턴을 형성하였다. 그 뒤 에칭을 통하여 hole을 형성한 후 Cr, Au를 차례로 증착하여 위와 같은 패턴을 형성하였다[3]. Fig. 1.2는 x-ray lithography방법으로 나노 구조체를 제작한 SEM 이미지이다[4]. Fig. 1.2 (a)는 PMMA template를 deep x-ray lithography방법으로 제작한 SEM 사진이고 (b)는 (a)의 template를 이용하여 TiO<sub>2</sub>를 제작한 이미지이다. (d)는 (b)에서 PMMA template를 제거 했을 때의 SEM 이미지이고 (c)는 (d)를 45 ° 기울인 이미지이다.

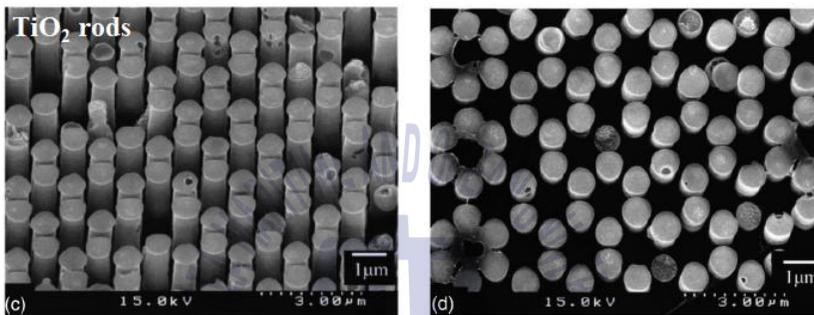
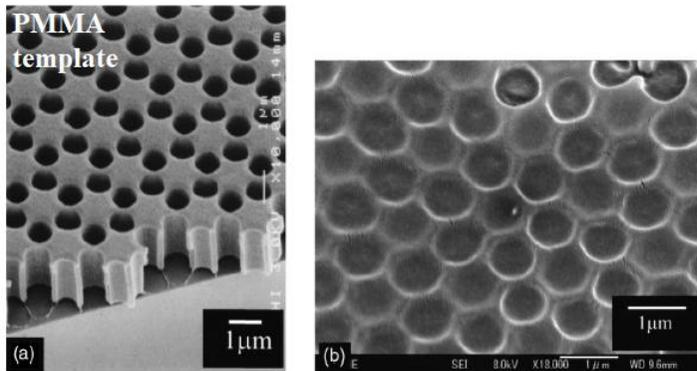
최근에는 화학, 생물학, 의학, 촉매, 유기전지와 에너지저장 및 변환 등의 응용분야에 마이크로 및 나노 패터닝이 각광받고 있으나 기술비용이 크거나 곡면의 유연한 기판의 적용에 한계를 갖는 문제점을 보이고 있어서 새로운 미래기술은 이러한 문제를 해결하는 방향으로 진행되고 있다[2]. 그 중에서도 금속 나노 hole은 태양전지[5]나 OLED[6]에 응용이 되면서 효율을 증가시키는 결과를 보이기도 하고, 또 금속 나노 hole에 생기는 플라즈몬 현상에 대한 연구와 이러

한 현상을 이용한 응용에 대한 실험도 많이 이루어지고 있는 추세이다. Fig. 1.3 은 PDMS(polydimethylsiloxane) stamp를 이용하여 대면적의 10um TiO<sub>2</sub>층의 나노 구조체가 FTO(Fluorine doped Tin Oxide) glass위에 증착된 태양전지로써 효율이 40% 정도 증가되는 효과를 보였고[5], Fig. 1.4는 Si기판 위 Si<sub>3</sub>N<sub>4</sub> 마스크 층을 이용하여 Si 습식 식각을 이용하여 나노 hole 패턴을 형성한 후 IZO(Indium Zinc Oxide), 2-TNATA (Tris[2-naphthyl(phenyl)amino]triphenylamine), NPB(N'-diphenyl-N), Alq<sub>3</sub> (Tris(8-hydroxyquinolino)aluminum), LiF, Al을 증착하여 제작한 OLED로 광출력이 2.16배 향상되는 결과를 보였다[6].

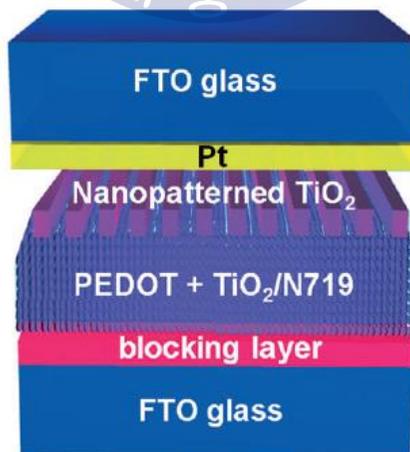
이러한 연구동향을 배경으로 본 연구에서는 금속 나노 hole에 좀 더 관심을 갖고자 한다.



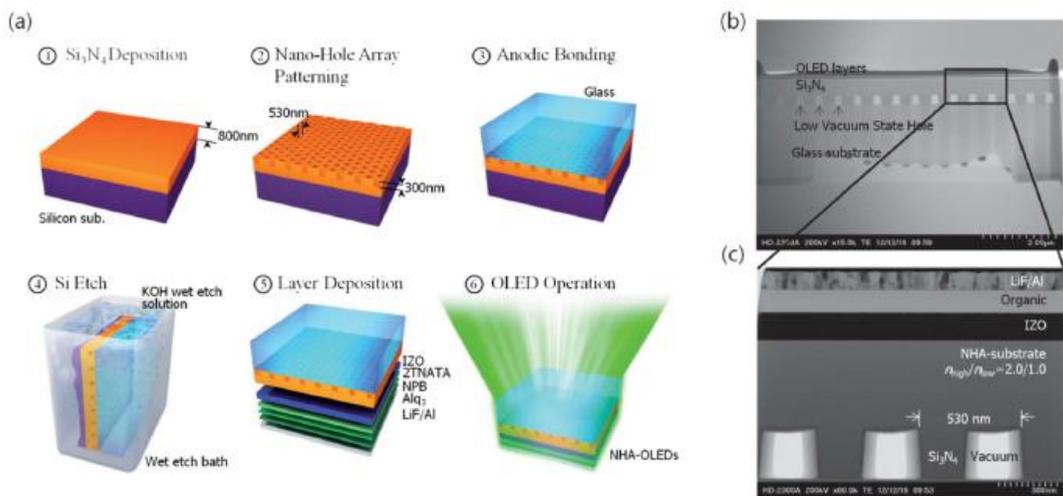
**Fig. 1.1** nanoimprint lithography 공정 방법의 (a) 모식도와 지름 d와 주기 p를 달리하여 제작된 나노 hole의 (b) d=100nm, p=200nm; (c) d=200 nm, p=400nm; (d) d=250nm, p=500nm



**Fig. 1.2** x-ray lithography 방법으로 만든 (a) 2D PMMA template 구조; (b) (a)의 template에 TiO<sub>2</sub>를 증착하였을 때의 2D 구조; (c) (d)를 45 ° 기울인 이미지; (d) (b)에서 template를 제거 했을 때의 SEM 이미지



**Fig. 1.3** 나노 구조체가 적용된 태양전지의 모식도

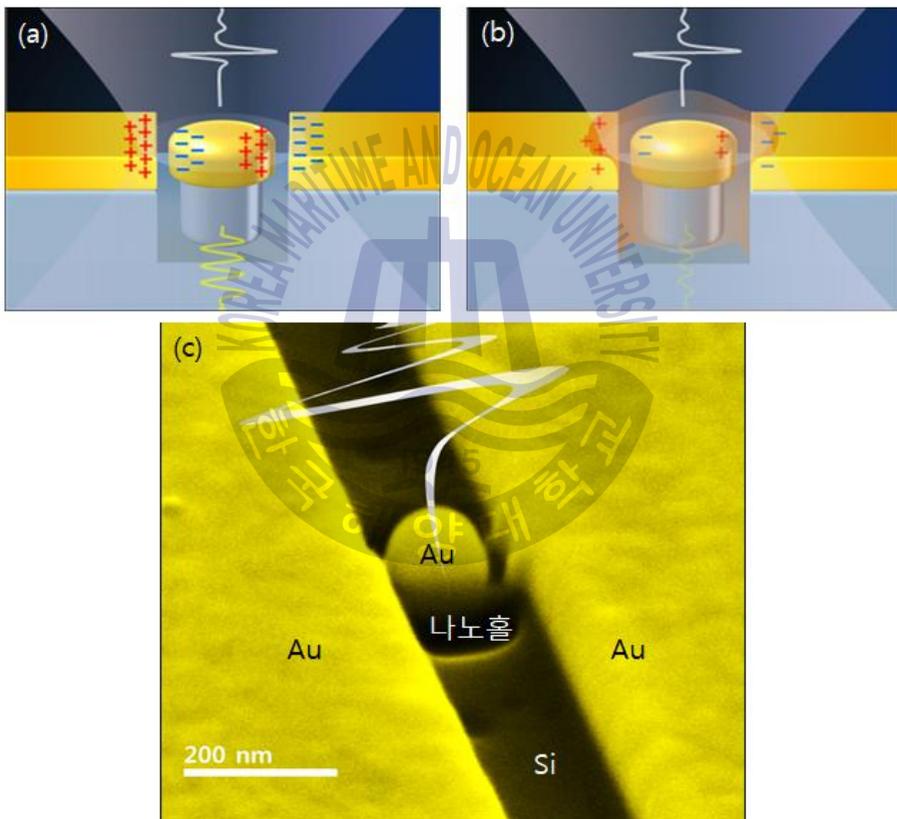


**Fig. 1.4** 나노 구조체가 적용된 OLED의 (a) 공정 순서 모식도; (b), (c) 제작된 NHA-OLEDs의 SEM 사진

## 1.2 금속 나노 hole

금속 나노 hole을 이용한 연구에서 최근 새로운 물리적 현상이 보고되고 있어서 다양한 연구영역에의 응용 가능성 또한 주목 받고 있다[7-12]. 그 중에서도 빛은 파장보다 매우 작은 크기의 물체와 반응할 때 파장과 물체 크기의 비율만큼 빛이 집속 되면서 단위 면적당 세기가 크게 증폭되는 현상이 있다. 이러한 현상을 이용하여 금속판 가운데 나노 hole을 제작하여 깔때기처럼 사용하여 테라헤르츠파를 모아서 증폭시키는데 성공하였고 이를 나노 hole 한가운데에 섬처럼 위치한 금속 나노 물질과 상호작용 하도록 하여 주변 탄소 물질의 이온화를 유도하였다. 이때 비이온화 특성을 가진 테라헤르츠파가 어느 정도의 세기 이상이 되면 이온화 작용이 나타난다는 사실이 처음 밝혀지기도 하였다. 이는 인체에 무해하다고 알려진 테라헤르츠 전자파의 사용에 대해 매우 중요한 학문적 의미를 가질 수 있음을 보였다[9]. Fig. 1.5의 (a)는 테라헤르츠 전자파가 단일 금속 나노 섬 주변에 강하게 집속되는 이미지고 (b)는 집속된 테라헤르츠파에 의해 주변의 탄소가 이온화는 이미지를 나타내었다. (c)는 단일 금속 나노 섬 구조에 테라헤르츠파가 집속 되는 상황의 이미지이다. 그리고 테라헤르츠파

를 이론적으로 빛을 집속 할 수 있는 최소 사이즈인 0.1nm 틈을 가지는 그래핀과 금속사이의 공간에 집속하여 틈 사이에 전기장이 강하게 증폭되는 것을 관측하였다. 그리고 이러한 현상이 보이는 이유를 빛이 집속될 때 두 금속사이에 형성된 에너지 장벽의 한 쪽 방향으로 터널링 현상이 우세하게 일어나는 것을 규명 하였다[10]. Fig. 1.6은 구리-그래핀-구리 구조에서 옹스트롬 크기의 금속 틈을 형성하여 그 틈에 테라헤르츠파가 강하게 집속되는 이미지를 나타내었다.



**Fig. 1.5** (a) 단일 금속 나노 섬 구조에 테라헤르츠파가 집속되는 이미지, (b) 집속된 테라헤르츠파가 주변의 탄소를 이온화 시키는 이미지, (c) 단일 금속 나노 섬 구조에 테라헤르츠파가 집속되는 상황

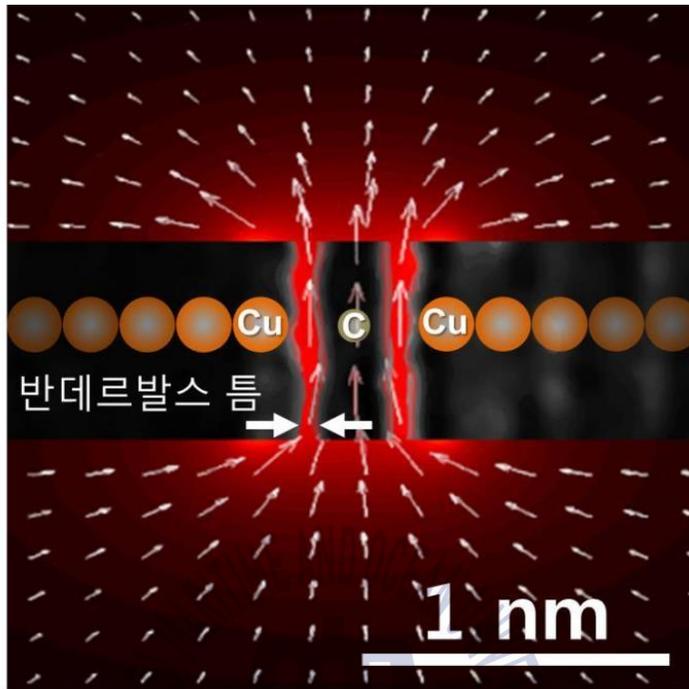


Fig. 1.6 반데르발스 틈에 테라헤르츠파가 강하게  
집속되는 이미지

이러한 금속 나노 hole의 특성과 배열, 빛의 집속 효과, 플라즈몬 효과를 이용하여 이차전지 음극소재, 연료전지 촉매전극, 가스센서 감지소재, 태양전지 효율 향상, 배터리에 들어갈 대면적 전극, 필터로도 응용이 가능하다. 보스턴 대학의 Altug 연구팀은 플라즈몬 조리개 배열을 통한 생체 문자의 지문 흡수 대역을 향상 시킬 수 있는 가능성도 보여주었다. Fig. 1.7은 electron beam lithography 방법으로 금 박막에 패턴을 형성한 후 TFT(Titanium Etchant) 용액으로 식각을 하여 Pyrex에 패턴을 형성한 이미지로서 위와 같은 모양으로 센서에 응용이 가능함을 보여주었다[11]. 그리고 루이스 파스퇴르(Louis Pasteur) 대학의 Genet 연구팀은 얇은 금속 박막에 나노 hole을 제작한 다음 화이트 빛을 보내주게 되면 나노 hole이 배열된 주기에 따라 색이 바뀌는 현상도 보여주었다[12]. 이는 금속 나노 hole을 이용하면 다른 필터 없이 나노 hole의 배열만 바꾸어서

원하는 빛을 볼 수 있음을 보여주는 연구결과이다. Fig. 1.8은 나노 hole을 배열 함으로써 화이트 빛을 빨간, 초록색의 빛으로 바꾸어 준 필터를 보여주고 있다.

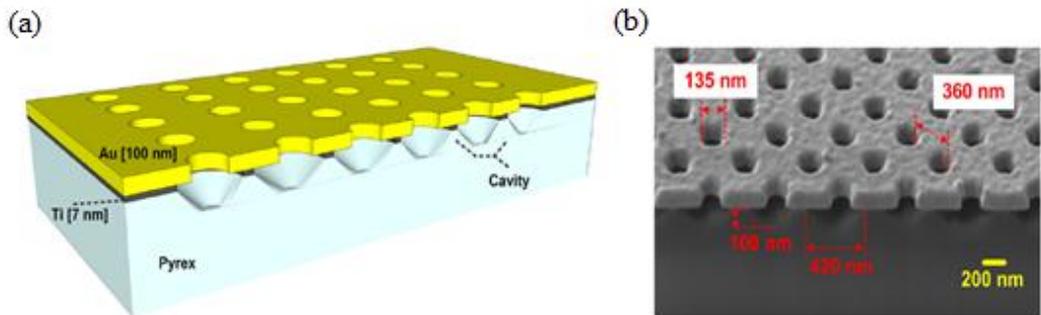


Fig. 1.7 TFT 용액으로 식각을 한 나노 hole 배열 이미지

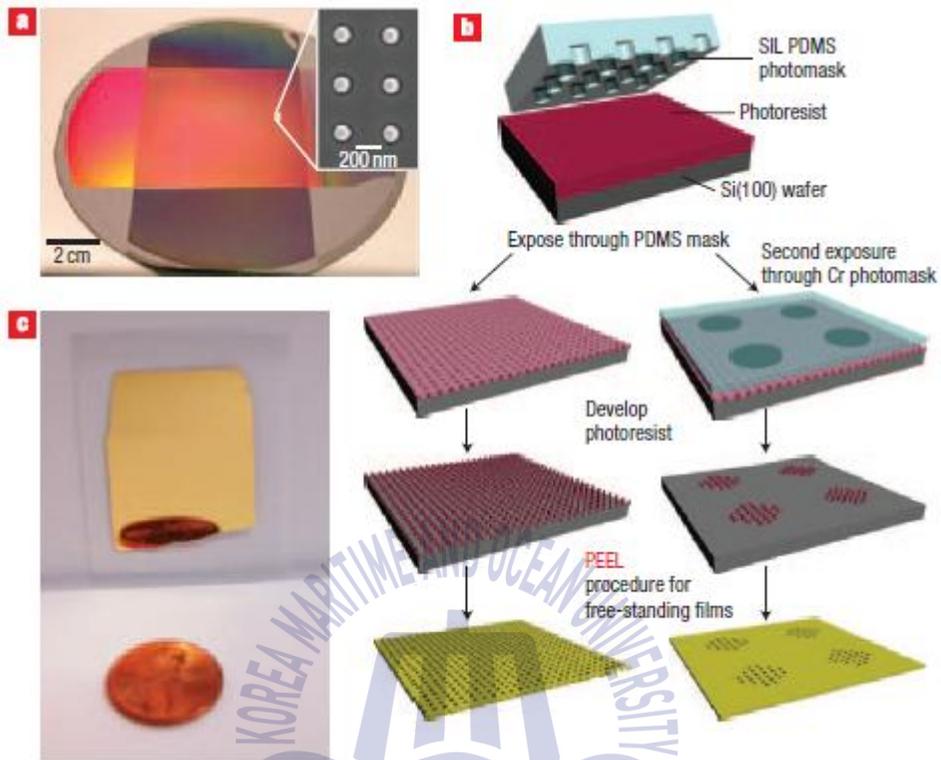


Fig. 1.8 나노 hole array를 통한 컬러 필터

### 1.3 나노 hole 제작의 문제점

나노기술과 나노 hole에 대한 연구는 위와 같이 많이 이루어지고 있지만 대부분의 제작은 기체를 고온으로 하거나 전기방전 또는 자외선과 같이 짧은 파장의 빛에 의해서 발생된 이온을 전기장에 의해 가속시켜 고 에너지 상태로 만들어 이 이온을 재료에 충돌시켜 재료표면을 제거 또는 가공 시키는 방법인 FIB(focused ion beam)[13], soft한 몰드를 이용하여 패턴을 제작하는 공정인 soft lithography[14], 반응성 가스나 전기적으로 분해된 가스를 이용하여 물질을 선택적으로 제거하는 방법인 dry etching[15] 등으로 공정이 되어져 왔다. 예를 들어 Fig. 1.9는 soft lithography방법으로 SIL(Soft Interference Lithography) PDMS photomask를 이용하여 PR에 패턴을 형성하고 노광하여 나노 hole을 패터닝하는 공정을 나타내고 있다. 하지만 이 방법은 고가의 장비를 이용하여야 하고 시간 소모가 많다는 단점이 있다.





**Fig. 1.9** soft lithography 방법으로 형성한 (a) nano hole이 형성된 기판의 이미지, (b) 공정 모식도, (c) 유리 위에 대면적으로 형성된 100nm hole

#### 1.4 본 연구의 목적

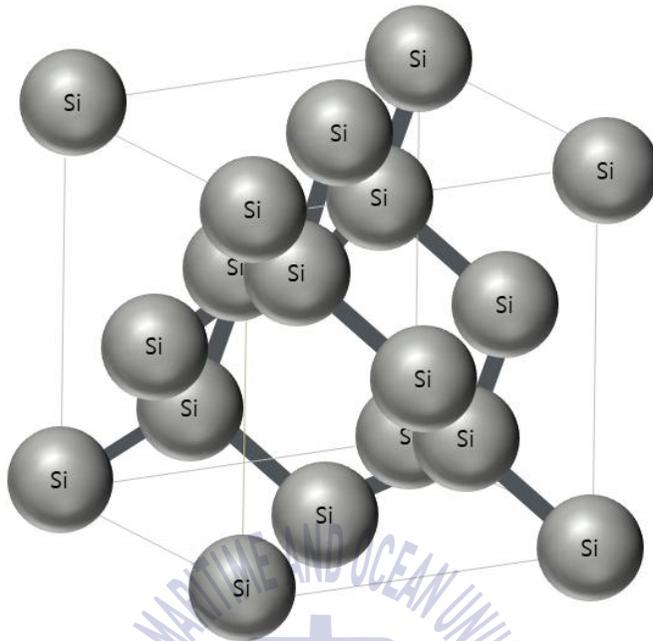
본 연구의 목적은 시간소모가 많고 고가의 장비를 사용하지 않고도 저비용으로 시간을 단축할 수 있는 습식 화학적 식각 방법으로 마이크로/나노 hole을 제작하고자 한다. 습식 화학적 식각이란 목표로 하는 재료만을 부식 용해하는 성질을 가지는 액체 약품을 사용하는 식각 방법으로 한 번에 대량의 기판을 처리할 수 있고 가격이 저렴하다는 장점이 있는 방법이다. 하지만 습식 화학적 식각을 하기 위해서는 식각용 기판을 선택하고 용액의 종류, 농도, 시간 등 많은 제어요소가 필요하기 때문에 이번 연구에서는 이러한 조건을 확립하고자 한다. 그래서 소규모의 연구실단위에서도 나노 hole을 제작할 수 있도록 하여 많은 연구가 이루어 질 수 있게 하려 한다.

## 제 2 장 이 론

이번 실험에서는 Si과 GaAs를 이용하여 습식 화학적 식각을 하였다. Si 기판은 비교적 값싼 가격으로 구할 수 있는 기판이고 식각 하였을 때 역피라미드 형태의 hole을 보이며 GaAs 기판은 식각 하였을 때 hole의 형태가 V-groove형태의 모양을 보인다. 하지만 같은 기판이라도 기판의 결정방향에 따라 에칭되는 모양이 다르고 식각율이 달라지는데 이는 표면 자유결합의 밀도에 의존하기 때문에 식각이 되는 원리에 대해 자세히 알아볼 필요가 있다.

### 2.1 Si의 특성

실리콘(Si)은 자연에 존재하는 가장 많은 원소 중 하나이다. 이러한 Si은 4B 족에 속하는 비금속 원소로서 다이아몬드 구조이며, 5.43 Å의 격자간격과 1.12eV의 간접천이형 에너지밴드 갭을 가지고 있다. Fig. 2.1은 Si의 다이아몬드 결정구조를 나타낸다. 지구의 지각에서 산소 다음으로 많은 원소로 전체 질량의 27.7%를 차지하며, 우주에서는 질량 기준으로 8번째로 많이 존재하는 원소이다. 주로 점토나 모래, 석영, 장식, 화강암 등의 형태로 산출되며, 이산화규소나 규산염의 상태를 하고 있다. 반도체의 주성분이며, 생명체 내에서는 미량 존재하지만 필수적인 역할을 수행한다. 실용적인 용도로 사용되는 Si의 대부분은 순수한 형태로 정제하는 과정을 거치지 않고 자연에서 발견되는 화합물을 약간 처리하여 사용한다. 순수한 Si 단결정은 반도체 산업에 주로 사용되는 Si 웨이퍼를 생산하는데 이용되며, 이들은 정밀한 전자 제품의 회로에 사용된다. 그러나 순수한 Si은 전기 전도도가 낮고 저항이 매우 큰 반도체이기 때문에 바로 사용하지 않고 붕소나 인 같은 다른 원소들을 소량 첨가한다. 이들은 정공을 추가하거나 남는 전자를 만들어 세기를 제어할 수 있기 때문에 Si 반도체의 전기 전도도를 높여주는 역할을 한다. 따라서 이들은 트랜지스터, 태양 전지, 각종 반도체 제품 등에 중요하게 사용된다[16]. Table 2.1은 Si의 물성을 나타내었다.

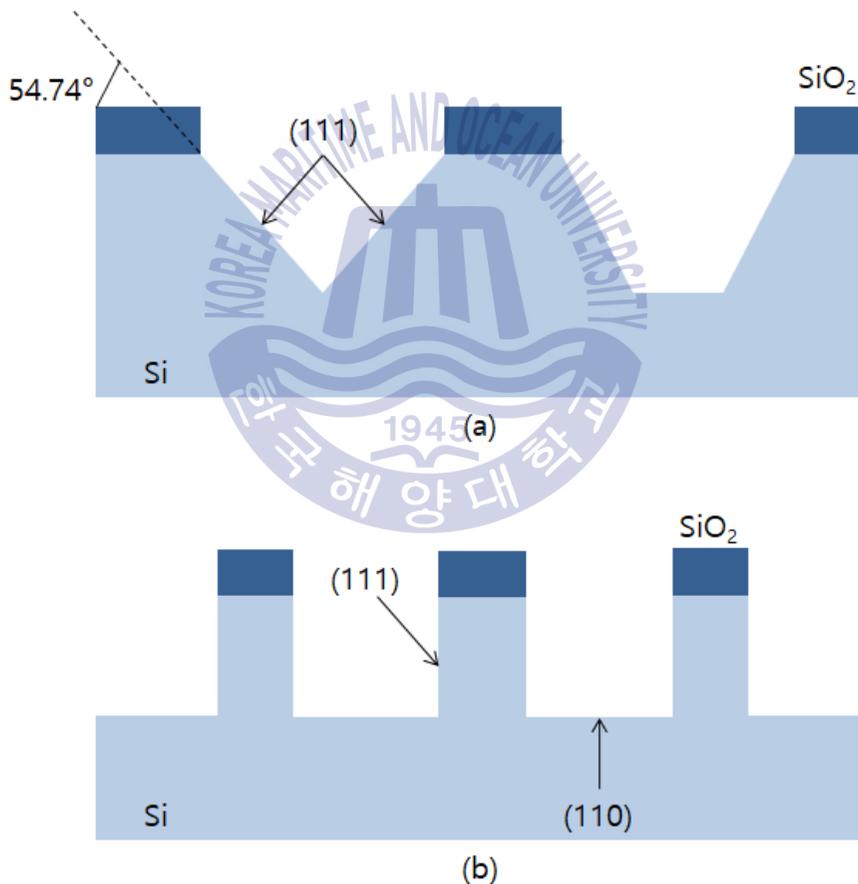


**Fig. 2.1** Si의 결정구조

**Table 2.1** Si의 물성

	Si
밴드갭(eV)	1.1
비유전율	11.8
절연파괴전계(MV/cm)	0.3
포화전자속도( $10^7$ cm/s)	1.0
전자이동도( $\text{cm}^2/\text{V}\cdot\text{s}$ )	1500
전공이동도( $\text{cm}^2/\text{V}\cdot\text{s}$ )	600
열전도율( $\text{W}/\text{cm}\cdot\text{K}$ )	1.5
녹는점(K)	1687
열용량( $\text{J}/\text{mol}\cdot\text{K}$ )	19.789
격자간격( $\text{\AA}$ )	5.43071

Si뿐만 아니라 모든 웨이퍼는 결정방향에 따라 기계적, 물리적, 화학적, 전기적 특성이 크게 달라진다. 그러한 이유는 원자의 평면적 구성과 원자면의 거리가 다르기 때문이다. 그 중 반도체에서 가장 중요한 Si의 면은 {100}, {110}, {111} 이다. (100) Si 웨이퍼를 일정한 모형으로 SiO<sub>2</sub> 마스크를 만든 후 식각을 하면 Fig. 2.2의 (a)와 같이 식각의 이방성으로 인해 (100) 표면과 54.74°를 이루는 V형태의 홈이 생성된다[17]. 그리고 (110) Si 웨이퍼를 일정한 모형으로 SiO<sub>2</sub> 마스크를 만든 후 식각을 하면 Fig. 2.2의 (b)와 같이 90°를 이루는 형태가 만들어진다.



**Fig. 2.2** (a) (100) Si 웨이퍼 식각 패턴, (b) (110) Si 웨이퍼 식각 패턴

## 2.2 GaAs의 특성

갈륨-비소(GaAs)는 가장 대중적인 III-V 족 반도체 재료중 하나로 1.4eV의 밴드갭을 가지면서 첨아연광(Zinc Blend)구조를 가지는 물질이고 Fig. 2.3에 GaAs의 첨아연광 결정구조를 나타내었다. 정보 통신 기술이 발전하면서 유선과 무선 이용을 이용한 데이터, 음성, 멀티미디어 전송이 점점 더 증가하고 있고, 이에 따라 더욱 높은 동작 주파수와 대역폭에 대한 요구가 발생해 왔다. 반면에 고성능 통신 영역에서 Si 기반 솔루션은 한계를 드러냈으며 이에 대한 대안으로 떠오른 것이 GaAs 반도체이다. GaAs의 장점중 하나는  $10^8 \Omega \cdot \text{cm}$ 에 달하는 재료 저항의 증가를 들 수 있다. 이것은 전기적 기능을 잃지 않으면서 GaAs 기판에 독립된 반도체 소자를 제조하기 쉽게 해준다. Si이 4족 원소로 구성돼 안정성을 보이는데 반면 GaAs는 3족 원소인 갈륨(Ga)과 5족 원소인 비소(As)를 혼합한 화합물로 여러 다른 특성을 보인다. 우선 GaAs는 Si에 비해 전자의 이동속도가 약 6배가량 빠른 특성을 갖는다. 250 GHz에 이르는 고주파 대역까지 처리할 수 있으며 Si과 비교해 동작 시 노이즈가 적은 장점이 있다. 하지만 무엇보다도 GaAs의 가장 큰 특징은 에너지를 빛으로 발산 하는 성질이 있는 점이다. 이는 전도대역의 최저점과 기저대역의 최고점이 일직선상에 위치하는 직접천이형 밴드갭 특성을 가지고 있기 때문이다. Table 2.2에는 GaAs의 물성을 나타내었다.

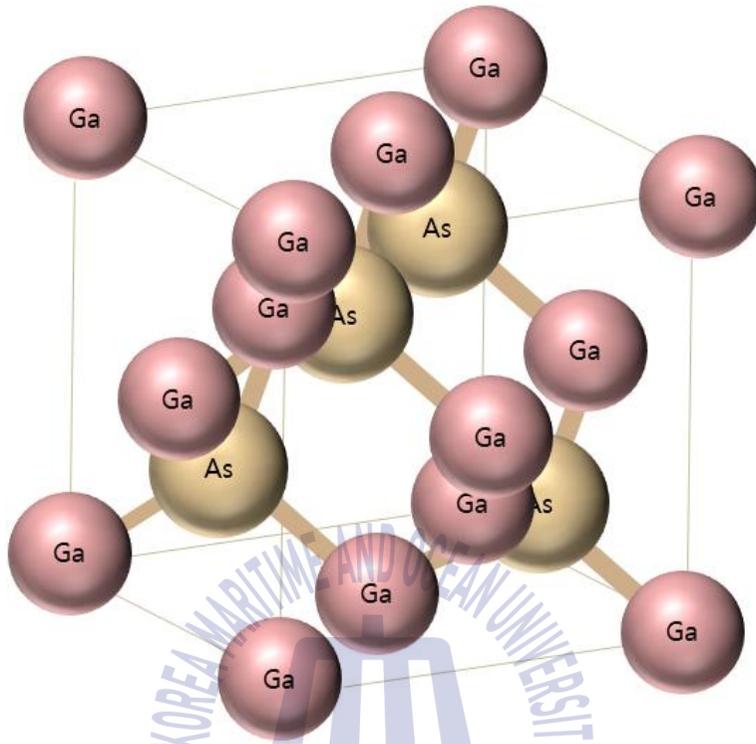


Fig. 2.3 GaAs의 결정구조

하지만 GaAs 반도체도 몇 가지 단점을 갖고 있다. 우선 GaAs는 웨이퍼의 크기가 커질 경우 쉽게 깨지는 특성이 있다. Si 웨이퍼가 200~300mm가 주로 쓰이는 반면 GaAs는 주로 50mm 웨이퍼를 사용하고 있다. 경쟁 소재라고 할 수 있는 Si은 지구에 매장량이 풍부하고 값이 워낙 싸기 때문에, GaAs는 Si에 비해 약 10배나 비싼 고가의 소재로 인식 되고 있다. GaAs에 포함된 As의 독성 역시 단점으로 작용할 수 있어 설비, 공정, 폐기물 처리 시설의 특별 관리가 필요해 추가적인 비용이 발생 할 수 있다. 또한 Si과 달리 CMOS(Complementary Metal-Oxide-Semiconductor)로 처리 할 수 없기 때문에 구동 시 전력 소모가 심한 단점이 있다. 그리고 또 다른 단점은 자연 산화물의 부족이다. 이는 Si 반도체와 경쟁에서 뒤처지는 가장 큰 이유로 전문가들은 지적하고 있다.

**Table 2.2** GaAs의 물성

	GaAs
밴드갭(eV)	1.4
비유전율	12.8
절연과괴전계(MV/cm)	0.4
포화전자속도( $10^7$ cm/s)	2.0
전자이동도( $\text{cm}^2/\text{V}\cdot\text{s}$ )	8500
전공이동도( $\text{cm}^2/\text{V}\cdot\text{s}$ )	400
열전도율(W/cm·K)	0.5
녹는점(°C)	1238
밀도( $\text{g}/\text{cm}^3$ )	5.32
격자간격(Å)	5.65325

앞서 설명한 것처럼 GaAs 반도체는 성능은 뛰어나지만 수율이 좋지 못하며 가격 또한 비싸기 때문에 통신위성이나 레이더 시스템 등 고급 장비나 군사용 제품에 주로 쓰여 왔다. 이후 GaAs와 Ge, InGa를 함께 사용해 이중, 삼중 구조의 태양전지가 발명되면서 GaAs 태양전지는 32% 효율을 내기에 이르렀다. 또한 GaAs는 발광 효율이 좋은 특성으로 광원 장치에도 자주 쓰인다[18].

### 2.3 습식 화학적 식각(wet-chemical etching)

습식 식각 과정은 일반적으로 건식 식각 과정에 비해 등방성 식각이 많이 이루어진다. Fig. 2.4는 이방성 식각과 등방성 식각의 모식도를 나타낸다. 습식 식각의 장점으로는 값이 저렴하고 신뢰할 수 있으며, 마스크와 기판 모두에게서 1)선택성이 높다. Table 2.3은 각 물질별 식각 용액을 나타내었다.

1) 일반적으로 행해지는 화학 반응 중, 어떤 물질종 A가 다른 임의의 물질종  $n_1, n_2, n_3, \dots$ 와 반응하는 것이 아니고 어떤 집단적인 종별을 선택해서 반응하는 성질을 말한다.

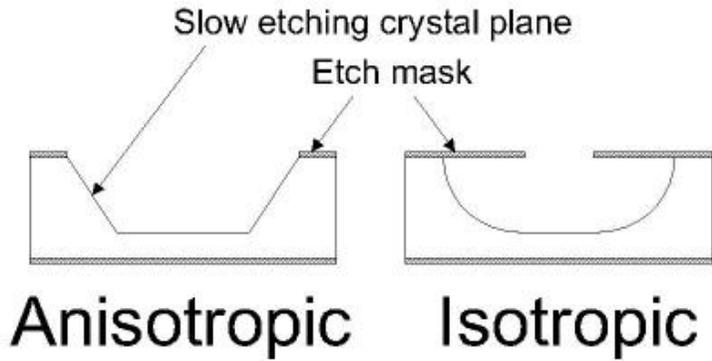


Fig. 2.4 이방성 식각과 등방성 식각의 모식도

Table 2.3 각 물질별 식각 용액

물질	식각 용액
Si	KOH, EDP, TMAH
GaAs	$H_2SO_4+H_2O_2+H_2O$
SiO <sub>2</sub>	BOE, BHF
Al	$H_3PO_4+HNO_3+CH_3COOH+DI\ water$
Si <sub>3</sub> N <sub>4</sub>	끓인 H <sub>3</sub> PO <sub>4</sub>
InP	HCl+H <sub>2</sub> O, H <sub>3</sub> PO <sub>4</sub> +HCl
ZnO	HCl+H <sub>2</sub> O, H <sub>3</sub> PO <sub>4</sub> +C <sub>6</sub> H <sub>8</sub> O <sub>7</sub>

최근에는 습식 식각 장치에 많은 발전이 있어서 습식 식각 장치의 자동화, 습식 식각 과정의 마이크로 단위의 제어를 통한 습식 식각 조건의 재현성과 불필요한 과정을 줄여 공정의 조작성의 편리성을 주게 되었고 사용하는 방법에 따라 etchant를 여과함에 따라 식각 과정에 생성되는 결정을 제거함으로써 etchant의 사용기간을 증가 시킬 수 있다. 또한 스프레이 식각의 발전도 한 몫하고 있다. 스프레이식 식각이란 처리 대상에 스프레이식으로 약품을 내뿜는 방법으로

식각을 하는 것 인데 용기 내에서 약품을 흔들거나 뒤섞어야 할 과정을 개선한 방법이다. 이러한 발전들은 습식 식각이 근접한 미래에도 반도체 제조공정에서 지속적으로 사용될 수 있음을 보여준다. 반면에 습식 식각은 접촉저항의 문제점, 거품의 형성과 화학 etchant의 웨이퍼 표면의 상이한 접촉에 따른 불완전한 식각현상 등의 단점도 있다[19].

일반적인 습식 식각은 세 가지의 과정으로 나눌 수 있다. (a) 반응물의 반응 표면으로의 확산, (b) 반응, (c) 반응표면으로부터 반응 생성물의 확산이다. 그 중 두 번째 과정인 반응은 흡착과 탈착으로 세분화 할 수 있다. 흡착은 반응물이 반응 표면에서 물질과의 반응을 하기 위해 달라붙는 과정이고 탈착은 반응물이 물질과 반응을 하여 떨어져 나오는 과정이다. Fig. 2.5는 습식 식각의 과정을 그림으로 나타내었다.

반도체 공정 중 습식 식각은 패턴을 형성하기 위해 사용되어져 왔는데 마스크는 전형적으로 etchant로 부터 원하는 표면을 보호하기 위해 사용되어지고, 이 마스크는 습식식각이 끝나게 되면 벗겨낸다. 그래서 습식 식각 과정을 선택 할 때는 etchant의 선택과 함께 밑에 놓여 있는 필름과 접착성이 좋으며, etchant의 침투로부터 견딜 수 있는 마스크 재료를 선택해야만 한다. PR은 가장 많이 사용되어지는 마스크층이고 Si을 에칭하기 위한 마스크로는  $\text{SiO}_2$ 가 많이 사용된다. 식각을 하다보면 패턴의 모서리를 따라 거품이 생성되는 식각 과정 기관에 거품이 붙기 때문에 패턴이 잘 형성되지 않는다. 거품들은 etchant가 필름을 식각하기 위하여 접근하는 것을 막고, 이러한 위치에서는 거품이 없어질 때까지 식각속도가 떨어진다. 그러므로 습식 etchant를 교반과 함께 사용하게 되면 이러한 거품의 생성을 억제 할 수 있다. 또한, 잔류물은 식각을 막는 원인이 되어 식각이 되지 않거나 패턴이 잘 형성되지 않게 한다. 이러한 문제를 피하기 위해서는 몇 차례의 식각 후에는 새로운 식각용액을 사용하는 것이 필요하다. 또한 산소 플라즈마를 사용하면 이러한 잔류물들을 제거하기 쉽다.

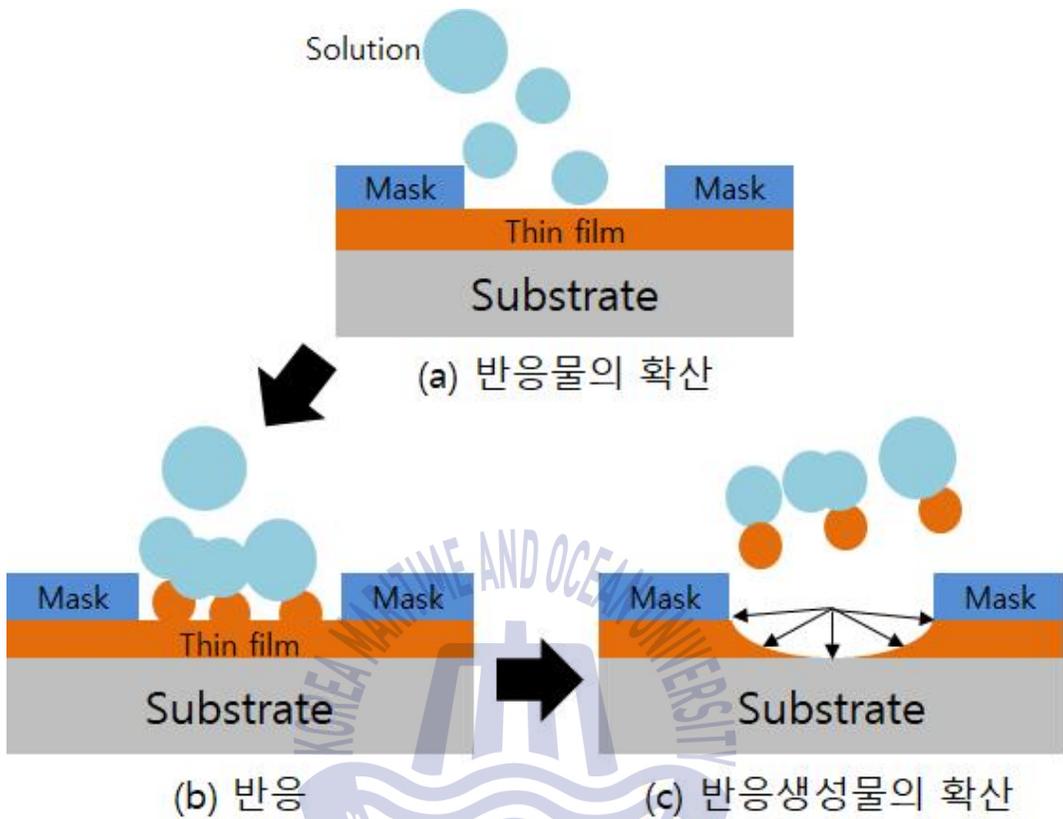


Fig. 2.5 습식 식각의 과정

## 2.4 건식 식각(dry etching)

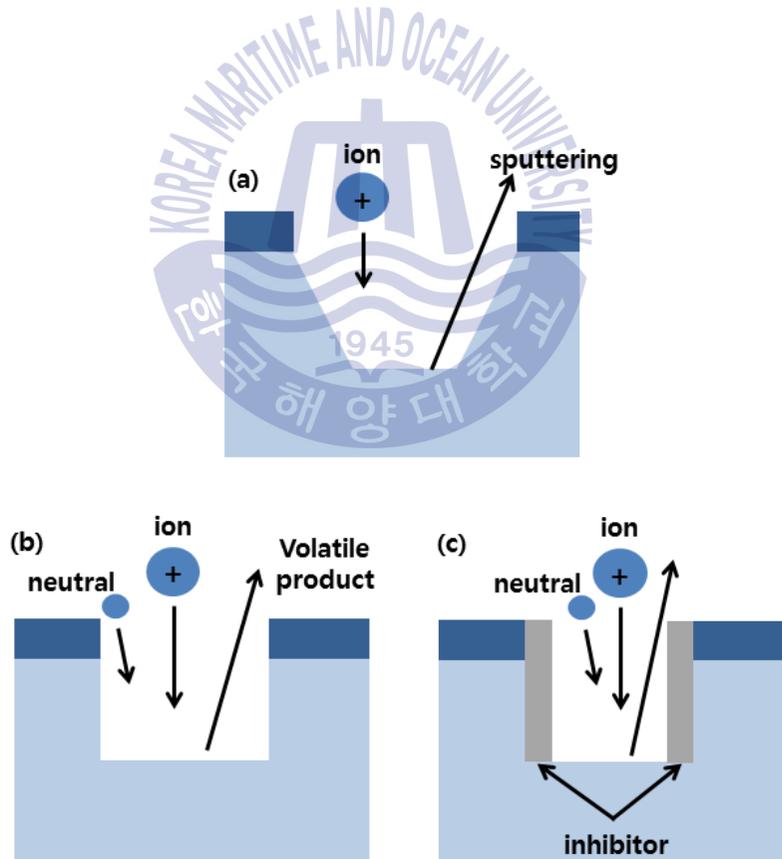
건식 식각은 반응성 가스나 전기적으로 분해된 가스를 이용하여 물질을 선택적으로 제거하는 방법이다. chamber로 들어가는 가스는 RF 전기장을 통해 이온을 발생시키고 이렇게 생성된 이온은 식각 될 표면과 반응하여 휘발성 화합물을 형성하게 된다. 모든 기본적인 플라즈마 식각은 Fig. 2.6에 대략적으로 나타내었다. 플라즈마 식각 방법은 3가지 방법이 있는데

① 스퍼터링 방법은 이온이 많은 양의 에너지와 운동량을 기판으로 전달하여 표면 물질을 떼어내는 순수한 물리적인 공정이다. 이것은 높은 에너지를 필요

로 하므로 매우 낮은 식각 선택도를 가지고 식각 속도도 낮으며 기판 손상의 단점을 가지고 있다.

② 반응성 이온 식각(RIE, Reactive Ion Etching) 방법은 식각 방법을 플라즈마 상태로 만들고 상, 하부의 전극을 이용해 플라즈마 상태의 가스를 기판에 충돌시키는 방식으로, 물리적 충격과 화학반응의 결합에 의해 이루어진다. 이러한 방법은 이방성 식각을 할 수 있고 식각율이 높은 장점을 가진다.

③ 강화된 보호 이온 식각 공정은 반응성 이온 식각 방법과 유사하지만 표면 억제층이 필름표면에 박막이 성장하는 것을 방지해준다는 장점을 가진다. 하지만 과한 억제층 형성이 표면을 오히려 손상시키기도 한다는 단점을 가지기도 한다[20].



**Fig. 2.6** 3가지 기본적인 플라즈마 식각 방법 (a) 스퍼터링, (b) 반응성 이온 식각, (c) 강화된 보호 이온 식각

## 2.4 실험 장비

### 2.4.1 Sputter

Sputter는 현재 산업체에서 가장 보편적으로 이용되고 있는 박막제조 장치이며, chamber 내에 Ar 혹은 기타 반응성 가스를 주입한 다음 플라즈마를 발생시켜 target에서 sputter-out된 원자 및 분자가 기판에 도달되어 박막이 형성되는 장치이다. 비교적 경제적이며, 양질의 박막을 제조할 수 있는 공정 장비로 주로 산화물 및 금속계 재료의 박막 제조에 활용되고 있다.

**Table 2.4** sputtering의 장단점

장 점	<ul style="list-style-type: none"> <li>• 여러 가지 다른 재료에서도 증착속도가 안정되고 비슷</li> <li>• 균일한 증착이 가능</li> <li>• step coverage와 defect coverage가 좋음</li> <li>• 박막의 응착력이 좋음</li> <li>• 금속, 합금, 화합물, 절연체 등 다양한 재료의 증착이 가능</li> <li>• 기판의 sputter etching으로 pre-cleaning이 가능</li> <li>• O<sub>2</sub>, N<sub>2</sub> 등의 reactive sputter로 산화물, 질화물 박막 형성 가능</li> </ul>
단 점	<ul style="list-style-type: none"> <li>• high energy deposition으로 박막의 손상이 발생 가능</li> <li>• 증착 속도가 낮음</li> <li>• 박막이 전자, UV, 이온 등에 노출</li> <li>• 증착 조건이 민감</li> </ul>

아래 Fig. 2.7에 sputter 장비의 사진을 나타내었다. sputter 증착은 증착 전 chamber 안을 진공으로 만드는 과정과 플라즈마 형성 과정으로 나누어 볼 수 있다.

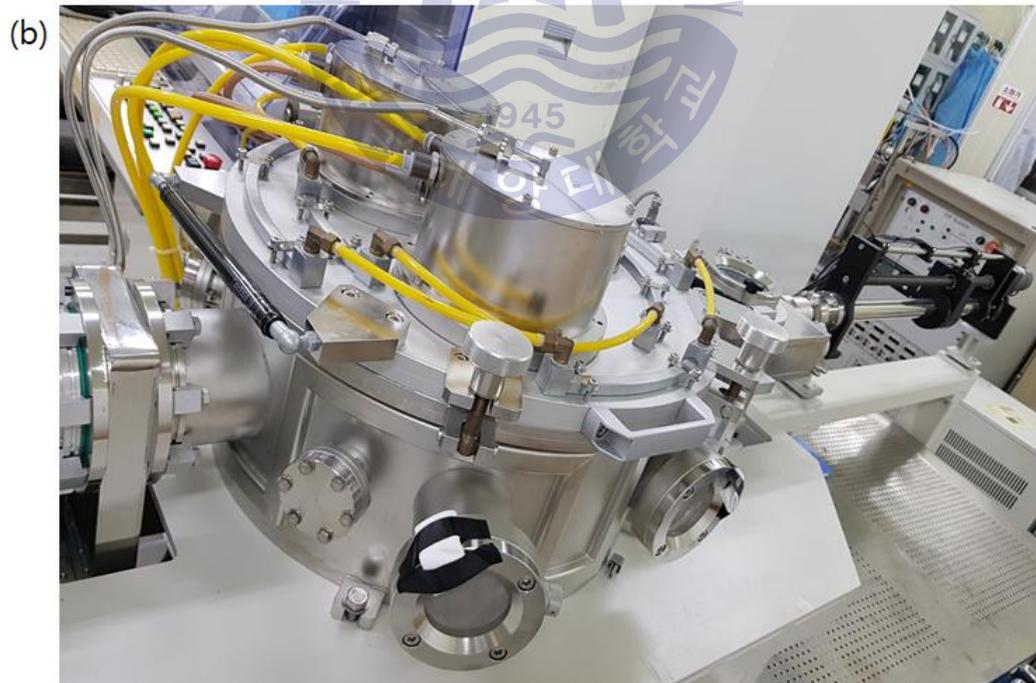
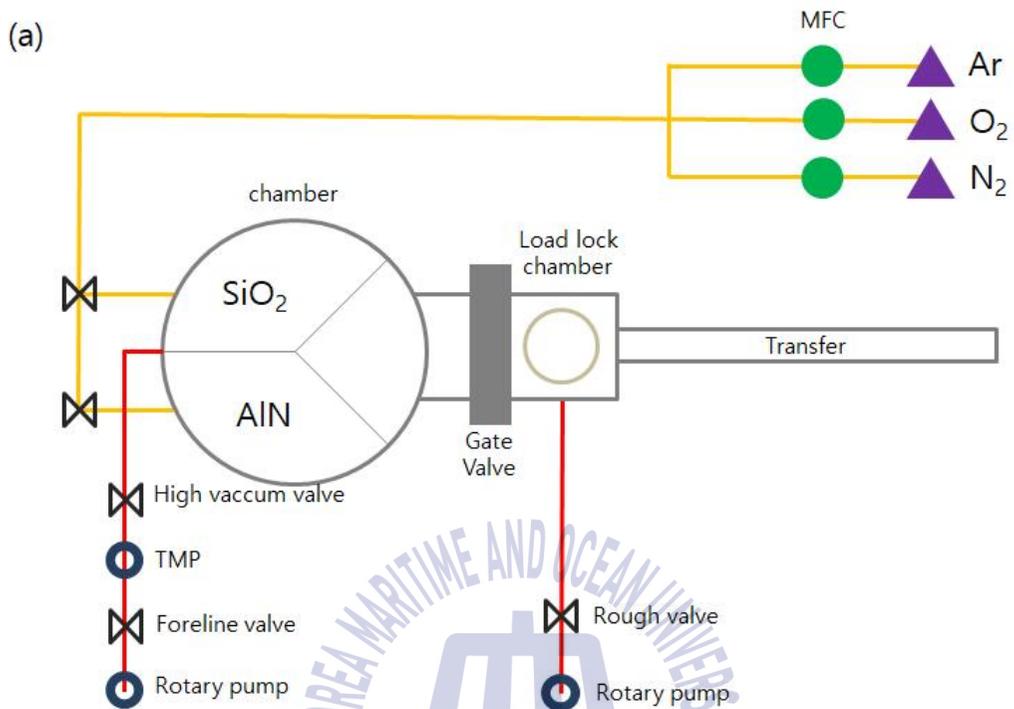


Fig. 2.7 Sputter의 (a) 구조도, (b) 사진

진공 장치는 로터리 펌프와 TMP(Turbo Molecular Pump)로 구성되어 있다. 상압의 chamber를 증착하기에 적합한 고진공으로 만들기 위해서 우선

① foreline valve와 high vacuum valve를 열고 로터리 펌프를 이용해 chamber안의 진공도를 저진공( $5 \times 10^{-2}$  torr)으로 낮추어 준다.

② 진공도가  $5 \times 10^{-2}$  torr 정도가 되면 TMP를 작동시켜서 chamber안의 진공도를  $10^{-6}$  torr 정도로 더 낮추어 준다.

이렇게 고진공이 된 상태에서 chamber 내를 플라즈마 상태로 만들어 target 물질을 증착하게 되는데 이 때 플라즈마 형성과정은 다음과 같다. 일반적으로 사용되는 sputtering 가스는 불활성 가스인 Ar을 사용한다. target과 기판의 양단에 RF 전원이 공급되면 양의 반주기 동안에 전자가 음극으로 끌려가서 전자 전류가 흐르고, 음의 반주기에는 이온이 끌려가서 이온 전류가 흐르게 된다. 이 때 전자가 이온보다 가벼우므로 전자 전류가 더 많이 흐르는 결과가 나타난다. 인가된 RF 전원의 주파수가 매우 커서 양의 반주기 동안에 음극 쪽으로 이동하여 target에 축적된 전자가 이온이 끌려가는 다음 반주기 동안에 음극 쪽으로 이동하여 target에 축적된 전자가 이온이 끌려가는 다음 반주기 동안에 충분히 방전되지 못하면, 그곳에 쌓이게 되어 여러 음의 직류 오프셋 전압을 형성한다. 이와 같은 과정이 여러 번 반복되면, 커패시터에 등가 된 target 표면에는 충분히 많은 양의 축적된 전자로 인한 직류전압이 생성된다. target의 양 전위 기간이 점점 짧아지고, 상대적으로 음전위 기간이 길어져 전자와 이온의 흐름이 균형을 이루게 되는 안정 상태를 자기 바이어스라 하고 이때 음전극 위에 전극을 인가시켜 크게 가속된 이온이 target 쪽으로 끌려와 충돌하게 되어 sputtering 작용을 일으키게 되는 것이다[22].

③ 어느 정도 진공도가 내려가게 되면 load lock chamber를 통해 기판을  $\text{SiO}_2$  target 위치에 loading한다.

④ loading이 끝난 뒤 진공도가 잡히게 되면 Ar가스와  $\text{O}_2$ 가스를 넣어주게 되는데 각각 100sccm, 5sccm을 넣어준다. 이때는 이온게이지를 켜지 않도록 해준다.

⑤ chamber 내에 증착진공도가  $10^{-3}$  torr 정도로 안정되게 되면 RF power를 180W까지 올려줌으로써 증착을 시작하게 된다. Fig. 2.8에 RF-sputter의 기본 증착 과정을 나타내었다.

⑥ 3시간 동안 증착을 하게 되면 RF power와 Ar, O<sub>2</sub>를 모두 끄고 10분 동안 대기한다.

⑦ 대기 시간이 끝나면 기판을 unloading하여 꺼내고 high vacuum valve와 TMP를 끄고 대기한다.

⑧ TMP의 rpm이 0이 되면 foreline valve와 로터리 펌프를 끄면 된다.

RF-sputtering법은 다른 디지털회로에 노이즈의 발생 원인이 될 수 있으므로 시스템적으로 노이즈 필터나 절연체에 의한 차폐와 접지가 중요하다.

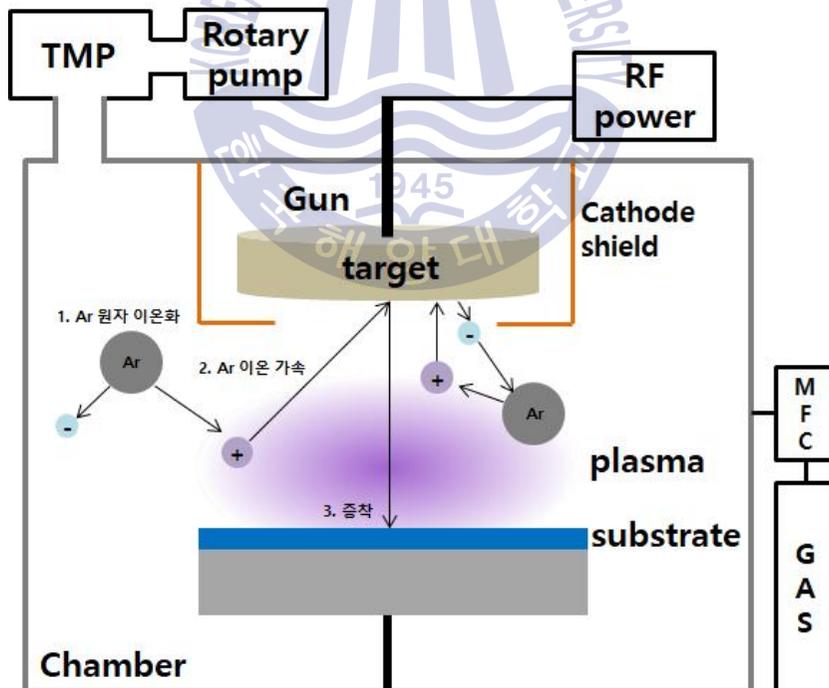


Fig. 2.8 Sputter의 기본 증착 과정

## 2.4.2 Lapping machine

래핑(lapping)이란 주철, 구리, 가죽, 천 등으로 만들어진 랩(lap)과 공작물의 다듬질할 면 사이에 랩제를 넣고 적당한 압력으로 누르고 상대운동을 시킴으로써 입자가 공작물 표면으로부터 극히 미량의 칩을 깎아 내어 아주 미소한 양의 치수가 정밀한 매끄러운 표면을 얻는 가공방법을 뜻한다. 블록게이지(Block Gauge), 리미트 게이지(Limit Gauge), 플러그 게이지(Plug Gauge) 등 여러 종류의 게이지들은 물론 볼, 롤러, 내연기관용 연료분사펌프 등 정밀한 기계 부품 및 렌즈, 프리즘 등의 광학기계용 유리 기구들은 모두 래핑 작업으로 다듬는 작업을 말한다. Fig. 2.9에 래핑 장비 사진을 나타내었다.



Fig. 2.9 래핑 장비 사진

래핑은 4가지 공정의 순서로 나타낼 수 있는데

- ① 먼저 래핑 플레이트에 래핑 할 기판을 송진을 이용하여 붙이게 된다.
- ② 기판을 플레이트에 붙이게 되면 래핑 장비에 놓고 적당한 무게의 추를 올리고 알맞은 속도로 작동시켜준다.
- ③ 장비가 작동 되는 동안 1분 간격으로 슬러리를 뿌려주고 5분 간격으로 두께를 확인 한다.
- ④ 원하는 두께까지 도달하게 되면 기판을 아세톤으로 잘 닦아주고 플레이트에서 떼어내어 준다.

이때 래핑의 평탄도, 면 거칠기 등의 주요품질을 결정하는 자재요인으로는 패드, 슬러리, 가공되는 물질의 지지수단이 있다. 이들 각 요소는 당연히 연마기의 구조나 가공조건의 선정에 따라 다양한 조합이 가능하지만, 동시에 상관관계도 있어 인자를 변화시키면 다른 자재 요소도 영향을 받기 때문에 순수하게 단일요소만을 변화시키기가 곤란한 것도 연마의 기수해석을 복잡하게 하는 원인의 하나라고 말할 수 있다.

그 중 슬러리는 KOH, NH<sub>4</sub>OH 등의 알칼리 용액에 80~230mm의 입경을 갖는 실리카(SiO<sub>2</sub>), 알루미늄(Al<sub>2</sub>O<sub>3</sub>), 세리아(CeO<sub>2</sub>), 다이아몬드 등의 연마입자가 현탁된 것이다. 절연막이나 배선층의 제거속도나 표면품의를 결정하는 슬러리의 인자로서는 연마입자의 크기, 분포 및 화학특성, 콜로이달 안정성, 슬러리의 공급 속도 등이다. 그리고 제조업자 및 용도에 따라 다양한 종류가 있지만, 크게 절연막과 금속용 슬러리로 구분할 수 있다. 아래 Table 2.5는 연마슬러리에 사용되는 SiO<sub>2</sub>의 종류 및 특징이다.

**Table 2.5** 연마슬러리에 사용되는 SiO<sub>2</sub>의 종류 및 특징

종류	출발원료	제조공정	평균입자반경 (mm)	특징
콜로이달 실리카	물유리 (Na <sub>2</sub> SiO <sub>3</sub> 수용액)	이온교환법	10~100	저가, 반영구현탁액
습식식 실리카	물유리 (Na <sub>2</sub> SiO <sub>3</sub> 수용액)	습식법	100~5000	저가
폼드 실리카	SiC14	기층 가수분해법	50~1000	고순도
Stober법 실리카	TEOS	Stober법	10~10000	고순도

그리고 연마패드는 일반적으로 경질 폴리우레탄이나 폴리우레탄이 함침 혹은 코팅된 부직 폴리에스테르 펠트가 주류를 이루고 있으며, 크게 2가지 기능을 수행한다. 첫째, 패드면의 기공은 슬러리의 유동을 원활하게 하며 둘째, 발포음기는 웨이퍼 표면으로부터 반응물을 제거하는 기능을 각각 갖는다. 이와 같이 연마패드는 화학적 및 기계적 측면을 지원하게 된다. 일반적으로 연마패드의 경도는 연마제거 속도의 균일성에 크게 영향을 주며, 경질패드는 국소 평탄화 특성은 좋으나 표면 결함 등을 발생시키는 단점이 있다. 그리고 연질패드는 웨이퍼의 표면품위특성은 좋으나 패드턴의 조밀에 따른 연마제거 속도의 편차를 발생시키는 단점이 있다. 패드의 성능은 기본적으로 경도, 표면상태 및 압축 변형량에 의해 결정된다. 알루미늄의 경우 그 자체가 연질이며 더럽혀지고 손상되기 쉬우므로 연질패드가 바람직하고 경질금속인 텅스텐의 경우 경질의 패드를 선정하는 것이 유리하다. 구리에 대해서는 알루미늄 텅스텐의 중간정도의 경도를 갖는 패드가 적절하다[21].

## 2.5 측정 장비

본 논문에서는 식각 깊이나 모양을 분석하기 위해서 FE-SEM을 이용하였다.

### 2.5.1 FE-SEM

SEM(Scanning Electron Microscopy)은 고체 상태에서 작은 크기의 미세 조직과 형상을 관찰할 때 널리 쓰이는 현미경으로써 초점 심도가 깊고 3차원적인 영상의 관찰이 용이하여 주로 복잡한 표면구조나 적층결함, 계면 등의 분석에 사용되는 장비이다. SEM 장비는 크게 컬럼부와 컬럼 아래쪽의 진공 경통부로 나눌 수 있으며, 전자총에서 발생된 전자빔이 집속렌즈와 대물렌즈를 거쳐 파장이 일정한 전자빔으로 시편에 도달한다. 전자빔의 발생 및 가속시키는 전자총, 전자빔을 가늘게 모아주는 집속렌즈와 대물렌즈, 필라멘트를 떠난 전자가 시편에 닿을 때까지 전자 빔의 경로를 조절하는 주사코일은 컬럼부에 위치되어 있고 시편을 이동시키는 시편 스테이지와 이차전자검출기는 컬럼 아래쪽의 진공 경통부에 위치되어 있다. Fig. 2.10에 주사전자현미경의 모식도를 나타내었다.

SEM은 광학현미경에서와 달리 높은 에너지의 전자빔을 주사하여 발생하는 이차전자를 검출하기 때문에 분해능이 보다 높으며 피사계 심도가 대단히 깊어 요철이 심한 파단면이나 표면조도가 큰 시편을 관찰하는데 유리하다. 또한 추가적인 검출기 장착을 통하여 응용분야를 확장시킬 수 있다. 대표적인 검출기는 후방산란전자를 측정할 수 있는 BSE(Back Scattered Electron) 검출기와 특성 X선을 검출 할 수 있는 EDS(Energy Dispersive x-ray Spectroscope)와 WDS(Wavelength Dispersive x-ray Spectroscope) 검출기가 대표적이다[22]. Fig. 2.11에서 전자빔이 입사할 경우에 발생하는 신호와 그 신호를 분석하는 검출기의 종류에 대해 나타내었다.

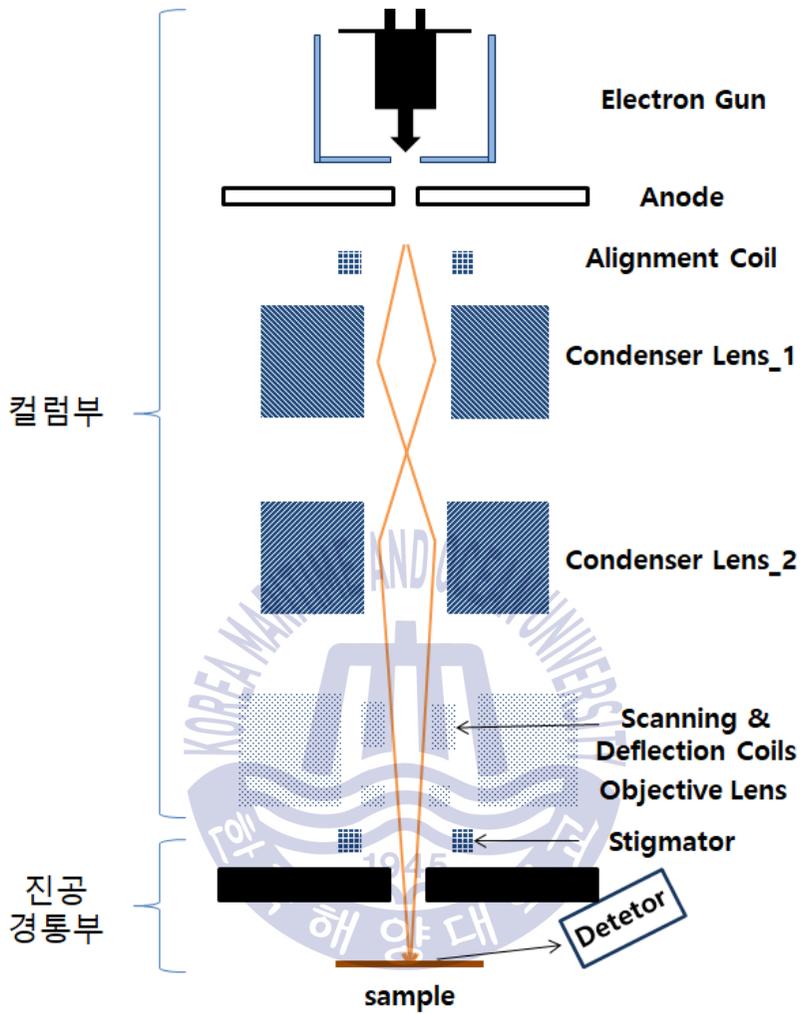
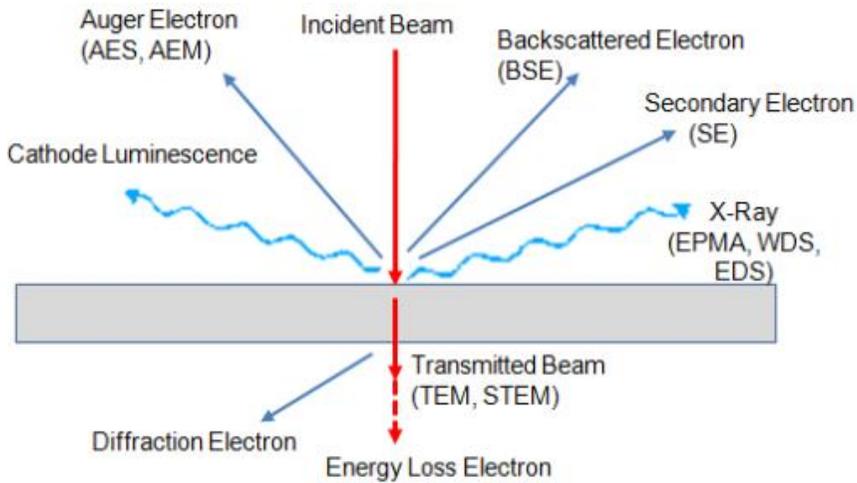


Fig. 2.10 주사전자현미경의 모식도



**Fig. 2.11** 시편에 전자빔이 입사할 경우 발생하는 신호와 분석검출기

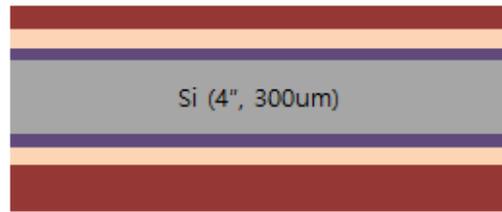
FE-SEM(Field Emission-Scanning Electron Microscopy)은 열에너지를 이용하여 전자를 방출시키는 열전자 방출형 주사전자현미경과 달리 필라멘트 금속 표면에 높은 전계를 가하여 전자를 방출시키는 방식의 현미경이다. FE-SEM의 가장 큰 특징은 고 분해능 이미지를 관찰 할 수 있다는 점과 전자빔에 의해 쉽게 손상되는 시료도 낮은 가속전압에서 고배율 관찰이 가능하다는 점이다.

### 제 3 장 실험 방법

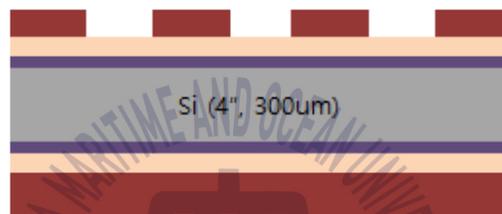
본 실험에서는 300um 두께의 Si(100)기판과 100um 두께의 GaAs(100)기판을 사용하여 마이크로/나노 hole 구조를 제작하였다. Si(100)의 습식 화학적 식각 실험과정을 모식도로 표시하면 Fig. 3.1과 같다.



④ HMDS와 PR spin coating



⑤ 노광



⑥ SiO<sub>2</sub> 식각



⑦ Si<sub>3</sub>N<sub>4</sub> 식각



⑧ Si 식각 및 Si<sub>3</sub>N<sub>4</sub> 제거



Fig. 3.1 Si 습식 식각 공정 순서 모식도

### 3.1 Si(100)의 습식 화학적 식각

식각 실험에 앞서 먼저 두께 300 $\mu\text{m}$ 의 p형 Si(100)에 LPCVD(Low Pressure Chemical Vapor Deposition) 방법으로 양면에 두께 200nm의  $\text{Si}_3\text{N}_4$ 를 증착한 기판을 사용하였다. 이때 양면 polishing이 된 기판을 사용하였는데 이는 Si(100)기판을 한 면만 polishing하여 사용할 경우 뒷면이 식각용액의 침입을 막아주지 못하는 현상을 실험중 발견하여 양면이 polishing된 Si(100)기판을 사용하게 되었다. 그리고 두께를 300 $\mu\text{m}$ 로 설정한 이유는 기판 식각율을 고려하였을 때 시간을 최소로 할 수 있게 하기 위해 handling이 가능한 최소의 두께를 설정하였고 기판이 두꺼워 질수록 패턴의 크기가 커지기 때문에 한정된 넓이를 가진 기판에 최대한 많은 패턴을 형성하여 대면적화에 유리하도록 하였다. Fig. 3.2는 단면 polishing과 양면 polishing 기판에 증착된  $\text{Si}_3\text{N}_4$ 를  $\text{H}_3\text{PO}_4$  용액으로 식각하였을 때의 모식도와 실험결과에 대한 샘플의 뒷면 사진을 나타내었다.



**Fig. 3.2**  $\text{H}_3\text{PO}_4$  식각까지 완료한 단면과 양면 polishing 샘플  
(a) 모식도, (b) 뒷면 사진

아래에는 Fig. 3.1에 나타난 공정 방법을 자세히 서술하였다.

### ① Si<sub>3</sub>N<sub>4</sub> 증착

양면 polishing된 두께 300um의 p형 Si(100) 기판에 LPCVD방법으로 양면에 두께 200nm의 Si<sub>3</sub>N<sub>4</sub>를 증착하였다. 이때 두께를 300um로 polishing한 이유는 handling이 가능한 최소의 두께이면서 기판의 식각 시간을 줄이기 위해서이고 Si<sub>3</sub>N<sub>4</sub>를 증착한 이유는 Si 식각용 마스크로 사용하기 위해서이다.

### ② SiO<sub>2</sub> 증착

먼저 식각하기 전에 Si<sub>3</sub>N<sub>4</sub> 에칭용 마스크를 만들기 위해 RF-sputter 장비로 SiO<sub>2</sub>를 양면에 증착하였다. 이 때 파워는 180W, Ar 유량은 100sccm, O<sub>2</sub> 유량은 5sccm으로 설정하였고 증착시간은 3시간, 증착진공은 3.1x10<sup>-3</sup> torr 이었다.

### ③ 기판의 전처리

SiO<sub>2</sub>가 증착된 기판 표면의 불순물 제거를 위해서 아세톤, 메탄올을 이용해서 각 5분 동안 유기세척을 실시하였다. 이 후 DI water로 닦아내고 N<sub>2</sub> 가스로 건조 시킨 후 잔류 수분을 제거하기 위해서 90℃에서 10분 동안 hot plate로 baking을 해주었다.

### ④ HMDS와 PR spin coating

기판 앞면에 패턴을 형성하기 전 기판 뒷면의 에칭을 막기 위해서 기판 뒷면을 spin coater에 장착한 후 HMDS(Hexamethyldisilazane)와 PR(Photoresist)의 순서로 용액을 코팅하였다. PR은 AZ GXR-601(14cp)을 사용하였고 spin coating의 조건은 1500rpm에서 40초 동안 진행하였다. 그리고 PR용액의 solvent를 증발시키기 위해 soft baking을 90℃로 15분 동안 진행하였고 한 번 더 solvent를 증발시켜 밀착력을 향상시키기 위해 hard baking을 110℃의 온도로 15분 동안 진행하였다. 그리고 기판 앞면에 패턴을 형성하기 위해서 HMDS, PR 순서로 용액을 코팅하였고 이때 spin coating의 조건은 3500rpm에서 40초 동안 진행하였다. 그

리고 PR용액의 solvent를 증발시키기 위해 soft baking을 90℃에서 15분 동안 진행하였다.

### ⑤ 노광

노광을 하기 위해 pattern film mask와 exposurer 장비를 이용하여 기판과 마스크를 contact하여 10초 동안 노광을 하였다. 이 때 패턴 크기는 360, 380, 400, 434um로 달리 하였는데 이는 패턴의 크기를 이렇게 설정한 이유는 식각 시 각도와 기판 두께를 계산하여 식각이 끝났을 때 생기는 패턴의 크기를 계산하여 역으로 다시 계산한 값이다. 그리고 중간에는 spin coating시 진공이 잡히는 부분을 고려한 패턴모양이다. 그 후 패턴을 현상하기 위해 AZ-300 MIF 용액을 이용하여 20초 동안 현상 한 후 solvent를 다시 한 번 증발시켜 밀착력을 향상시키기 위한 hard baking을 hot plate에서 110℃의 온도로 15분 동안 진행하였다. Fig. 3.3은 패턴 모양의 이미지이다.

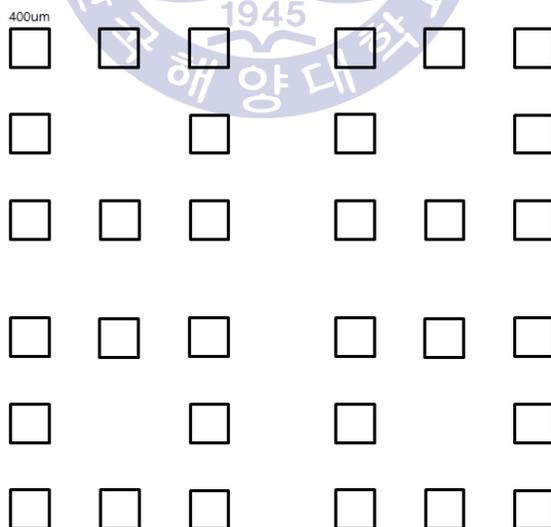


Fig. 3.3 Si 식각용 패턴 이미지

## ⑥ SiO<sub>2</sub> 식각

패턴이 형성된 기판을 사용하여 PR을 마스크로 사용하여 SiO<sub>2</sub>를 식각하였다. 이때 사용한 식각용액은 BOE(Buffered Oxide Etchant)로 6:1의 비율을 가진 용액을 사용하였다. 상온에서 7분 30초 동안 식각한 후 아세톤에 30초 동안 샘플을 세척하여 PR 패턴을 제거하였다.

## ⑦ Si<sub>3</sub>N<sub>4</sub> 식각

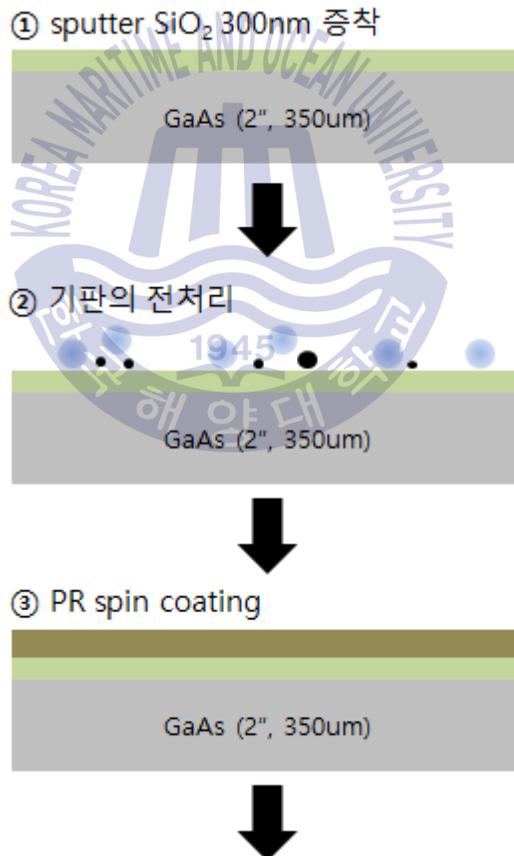
SiO<sub>2</sub> 패턴이 형성된 기판을 사용하여 Si<sub>3</sub>N<sub>4</sub>를 식각 하려고 한다. 이때 사용한 식각용액은 H<sub>3</sub>PO<sub>4</sub>(80%)였으며 식각을 하기 위해서 160~170°C의 온도를 유지시켜주면서 Si<sub>3</sub>N<sub>4</sub> 식각을 하였다. Si<sub>3</sub>N<sub>4</sub>를 식각하기 위해서 알루미나 도가니에 용액을 부어서 용액의 온도를 알 수 있게 해주는 hot plate를 사용하여 용액을 160°C까지 올려주었고 용액의 온도가 160°C에 도달하게 되면 기판을 담가 40분 동안 식각 하였다. 이 후 식각이 끝나게 되면 DI water로 세척한 후 BOE(6:1) 용액에 7분 30초 동안 담가 남아있는 SiO<sub>2</sub> pattern mask를 제거해 주었다.

## ⑧ Si 식각

Si<sub>3</sub>N<sub>4</sub> 패턴이 형성된 기판을 사용하여 이제 Si(100)을 식각 하려고 한다. 이때 사용한 용액은 KOH(20%)로 DI water 250ml에 KOH 62.5g을 첨가하여 만들었다. Si 식각 용액의 온도는 70, 80, 90°C로 달리 하였고 이때도 용액의 온도를 알 수 있게 해주는 hot plate를 사용하여 온도를 유지시켜 주었다. 용액이 목표 온도에 도달하게 되면 Si 기판을 용액에 담가 식각을 하였다. 식각 시간은 1, 2, 3, 4, 5, 6시간으로 나누어 각 시간마다 샘플을 꺼내었고 꺼낸 샘플은 160°C의 H<sub>3</sub>PO<sub>4</sub>에 담가 남아있는 Si<sub>3</sub>N<sub>4</sub>를 제거해 주었다.

### 3.2 GaAs(100)의 습식 화학적 식각

본 실험에 사용된 기판은 350um 두께의 n형 GaAs(100)을 100um로 lapping하여 사용하였다. Si(100)기판과는 다르게 두께를 100um로 더 얇게 한 이유는 GaAs는 Si에 비해 식각율이 많이 낮기 때문에 식각시간을 줄이기 위해서 두께를 더 얇게 하였다. 그리고 GaAs 식각에서는  $\text{Si}_3\text{N}_4$ 를 따로 증착할 필요가 없었는데 그 이유는 GaAs 식각 용액을  $\text{SiO}_2$  마스크가 충분히 버텨주었기 때문이다. Fig. 3.4는 샘플을 제작한 순서 모식도이다.



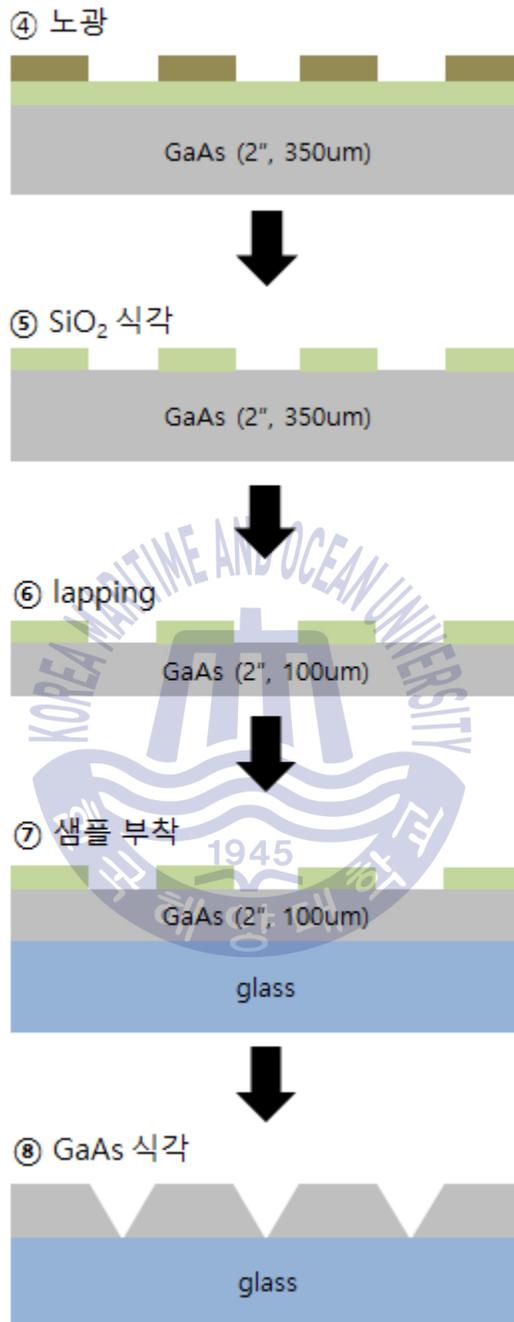


Fig. 3.4 GaAs 습식 식각 공정 순서 모식도

### ① SiO<sub>2</sub> 증착

먼저 식각하기 전에 에칭용 마스크를 만들기 위해 RF-sputter 장비로 SiO<sub>2</sub> 300nm를 앞면에 증착하였다. 이 때 파워는 180W, Ar 유량은 100sccm, O<sub>2</sub> 유량은 5sccm으로 설정하였고 증착시간은 3시간, 증착진공은  $3.1 \times 10^{-3}$  torr이다.

### ② 기판의 전처리

SiO<sub>2</sub>가 증착된 기판 표면의 불순물 제거를 위해서 아세톤, 메탄올을 이용해서 각 5분 동안 유기세척을 실시하였다. 이 후 DI water로 닦아내고 N<sub>2</sub> 가스로 건조 시킨 후 잔류 수분을 제거하기 위해서 90℃에서 10분 동안 hot plate로 baking을 해주었다.

### ③ PR spin coating

기판 앞면에 패턴을 형성하기 위해서 PR 용액(AZ-1512)을 코팅하였고 이때 spin coating의 조건은 3500rpm에서 40초 동안 진행하였다. 그리고 PR용액의 solvent를 증발시키기 위해 soft baking을 90℃에서 10분 동안 진행하였다.

### ④ 노광

노광을 하기 위해 Quartz Mask와 Exposurer 장비를 이용하여 기판과 마스크를 contact하여 10초 동안 노광을 하였다. 이 때 패턴의 크기는 5um로 하였다. 그 후 패턴을 현상하기 위해 AZ-300 MIF 용액을 이용하여 20초 동안 현상을 하였다. 그리고 solvent를 다시 한 번 증발시켜 밀착력을 향상시키기 위한 hard baking을 hot plate에서 110℃의 온도로 15분 동안 진행하였다. Fig. 3.5는 사용한 패턴 모양이다. hole의 크기를 5um로 설정한 이유는 GaAs기판은 hole의 크기가 시간의 영향을 많이 받기 때문에 좁은 패턴으로 식각용액이 침투하는 양을 최소로 하여 양을 hole의 크기를 조절하기 쉽도록 하기 위함이다.

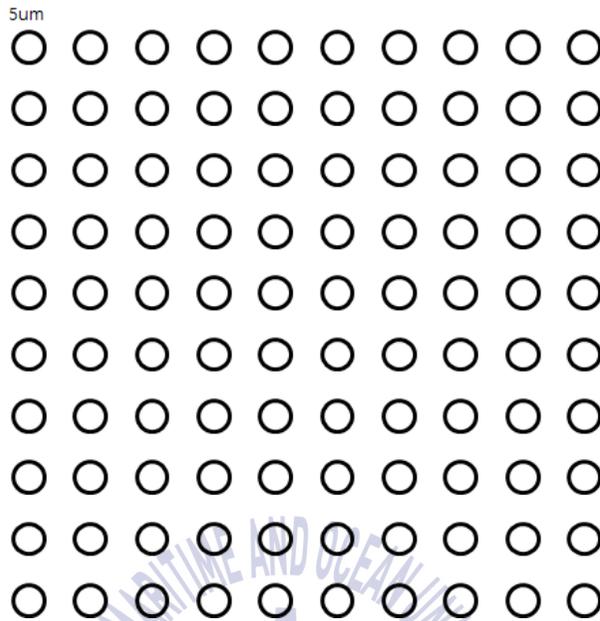


Fig. 3.5 GaAs 식각용 패턴 이미지

### ⑤ SiO<sub>2</sub> 식각

패턴이 형성된 기판을 사용하여 PR을 마스크로 사용하여 SiO<sub>2</sub>를 식각하였다. 이때 사용한 식각용액은 BOE로 6:1의 비율을 가진 용액을 사용하였다. 상온에서 7분 30초 동안 식각하였고 이후 아세톤에 30초 동안 샘플을 세척하여 PR 패턴을 제거하였다.

### ⑥ lapping

SiO<sub>2</sub> 패턴이 형성된 기판을 lapping용 plate에 고정시키기 위해 송진을 150°C의 hot plate에서 녹여 기판 앞면을 붙여 고정시킨 후 온도를 서서히 내리면서 접착하였다. 기판이 plate에 고정이 되었으면 lapping machine을 사용하여 1개의 추를 plate위에 올린 후 적당한 속도로 lapping을 시작하였다. 이때 슬러리를 1분마다 lapping machine에 뿌려주었다. 5분마다 샘플의 두께를 측정하였으며 100um가 될 때까지 lapping machine을 작동시켰다. 원하는 두께에 도달하면 아

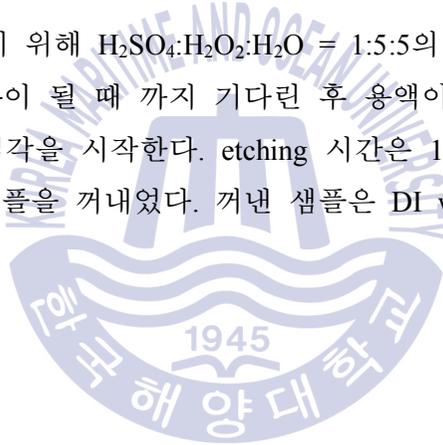
세톤으로 샘플을 닦아 주었다. 그리고 hot plate에 plate를 올린 후 온도를 150℃ 까지 올리고 샘플을 밀면서 떼어주었다. 그리고 남아있는 송진은 swab에 아세톤을 묻혀서 닦아 주었다.

#### ⑦ 샘플 부착

lapping이 완료된 샘플을 1cm x 1cm정도의 사이즈로 커팅한 후 hot plate위에 온도를 150℃로 세팅한 후 투명 유리 기판을 올린 후 샘플을 투명송진을 이용하여 붙이고 서서히 온도를 내린다.

#### ⑧ GaAs 식각

GaAs(100)을 식각하기 위해  $H_2SO_4:H_2O_2:H_2O = 1:5:5$ 의 비율로 용액을 제조 한 후 용액의 온도가 상온이 될 때 까지 기다린 후 용액이 적정 온도에 도달하게 되면 기판을 넣어서 식각을 시작한다. etching 시간은 1, 2, 3, 4, 5시간으로 나누어 각 시간대별로 샘플을 꺼내었다. 꺼낸 샘플은 DI water,  $N_2$  가스를 이용하여 세척 하였다.



## 제 4 장 실험 결과

본 연구에서 제작된 Si(100), GaAs(100) 샘플은 온도나 패터닝, 시간에 따른 식각 모양이나 깊이를 보기 위해 FE-SEM 측정을 하였고 식각하였을 때 물성을 분석하기 위해 구조적 분석을 하였다.

### 4.1 Si(100)에 형성된 마이크로/나노 hole 구조

Fig 4.1에서는 정사각형 마스크를 통한 습식 이방성 식각은 (100) 평면에 대해  $54.74^\circ$ 의 기울기를 갖는 역피라미드 구조를 생성하는데 이러한 모식도를 나타낸다. 이 특정 모양은 (111)면과 (100)면 사이의 식각 속도의 차이로 인해 발생하게 된다[23].

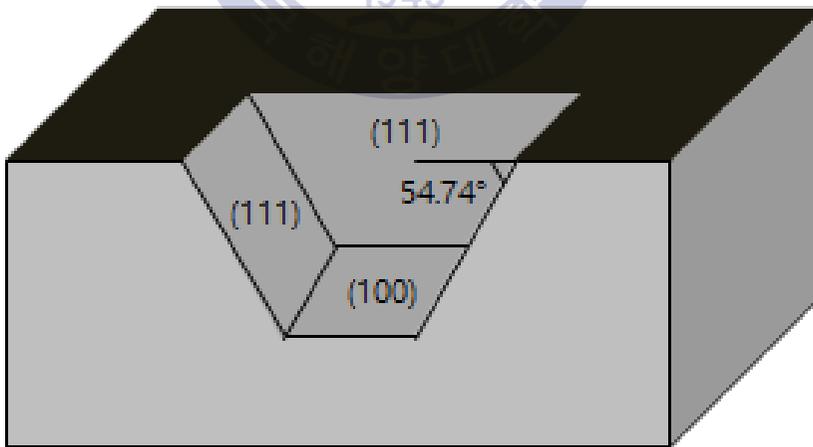
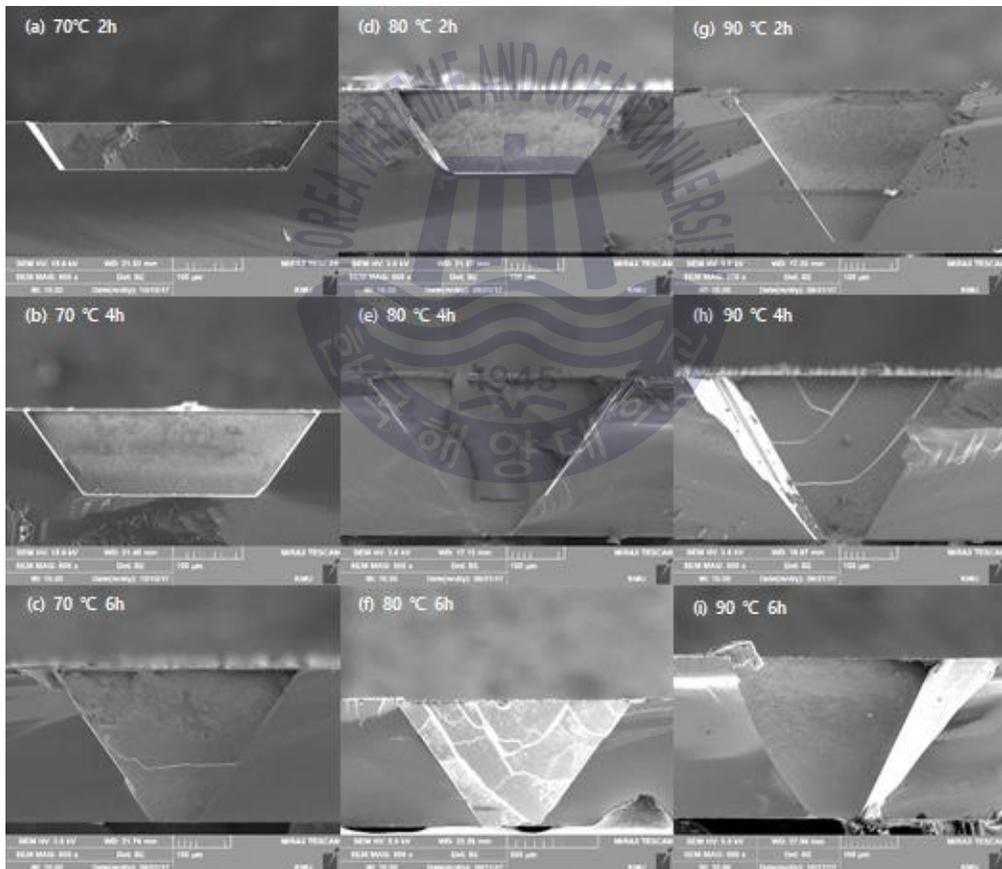


Fig. 4.1 Si(100) 기판의 식각 모식도

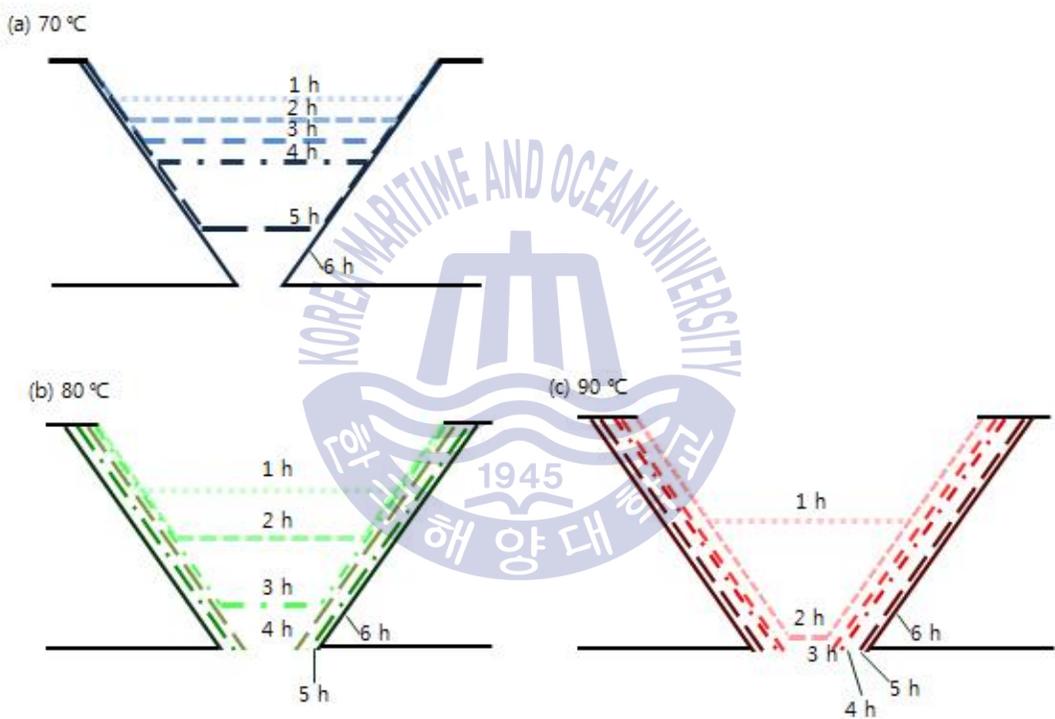
#### 4.1.1 FE-SEM 측정

Fig. 4.2는 식각 용액의 온도 70, 80, 90°C 에서 2, 4, 6시간 동안 KOH용액 (20%)에 식각을 한 Si의 FE-SEM의 단면 이미지를 나타낸다. FE-SEM의 이미지에서는 같은 각도로 식각이 되어 있는 모습을 보였는데 식각용액의 온도가 높을수록 식각되는 속도가 빨라지고 식각 시간이 길어질수록 식각이 많이 됨을 확인할 수 있다. 그 중 70°C에서 6시간, 80°C에서 4, 6시간, 90°C에서 4, 6시간은 식각된 깊이가 기판의 두께인 300um을 초과해버려서 hole이 뚫린 모습을 보인다.



**Fig. 4.2** 온도별, 시간별 Si(100) 식각의 FE-SEM 이미지. 70°C에서 (a) 2h, (b) 4h, (c) 6h 식각 및 80°C에서 (d) 2h, (e) 4h, (f) 6h, 식각 그리고 90°C에서 (g) 2h, (h) 4h, (i) 6h 식각한 이미지

Fig. 4.3은 Si(100) 기판을 KOH용액(20%)에 온도별로 식각을 하였을 때의 시간에 따른 모식도를 나타낸다. 70, 80, 90°C에서 식각되는 각도는 54.74°로 같은 모양을 보이고 온도가 높을수록 더 많이 식각되는 형태를 보인다. 식각되는 깊이에 비해 넓이는 거의 변화가 없지만 그래도 온도가 높을수록 조금 더 많이 식각되는 형태를 보인다. 시간에 따른 기판 깊이의 식각율은 132.4um/h로 온도가 높을수록 더 빨라짐을 보이고 hole의 크기도 더 빨리 커짐을 보여줌을 Fig. 4.4에 나타내었다.



**Fig. 4.3** Si(100) 기판의 용액 온도와 시간에 따른 식각 모식도 (a) 70°C, (b) 80°C, (c) 90°C

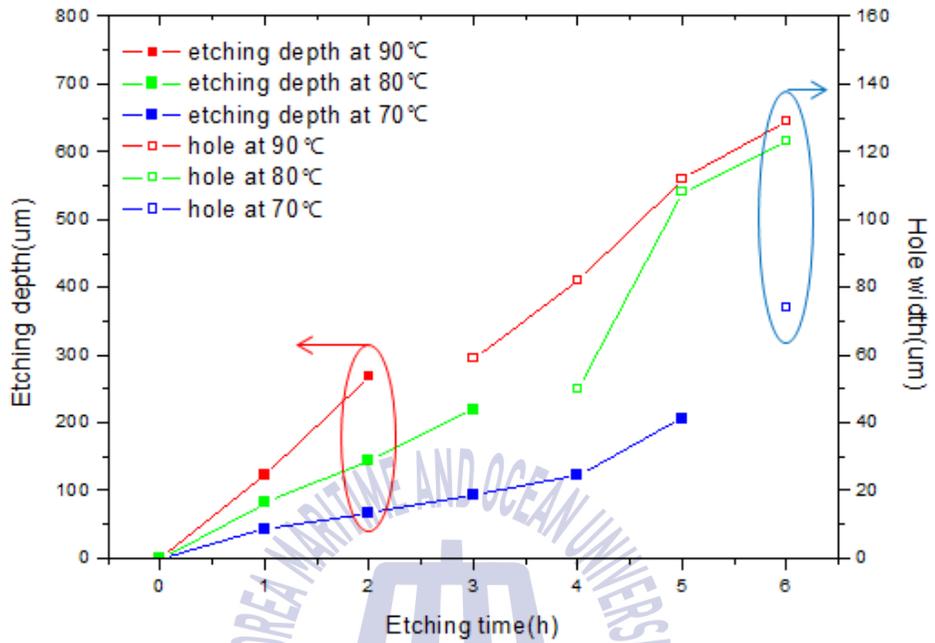
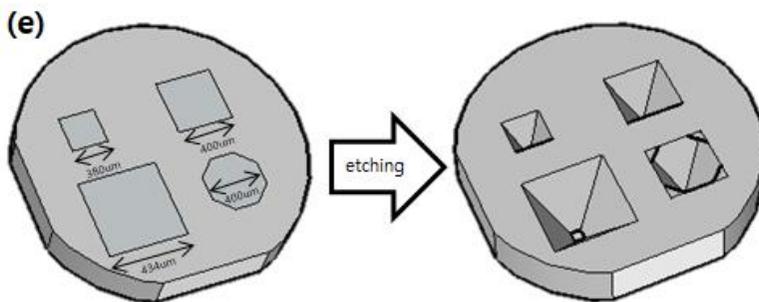
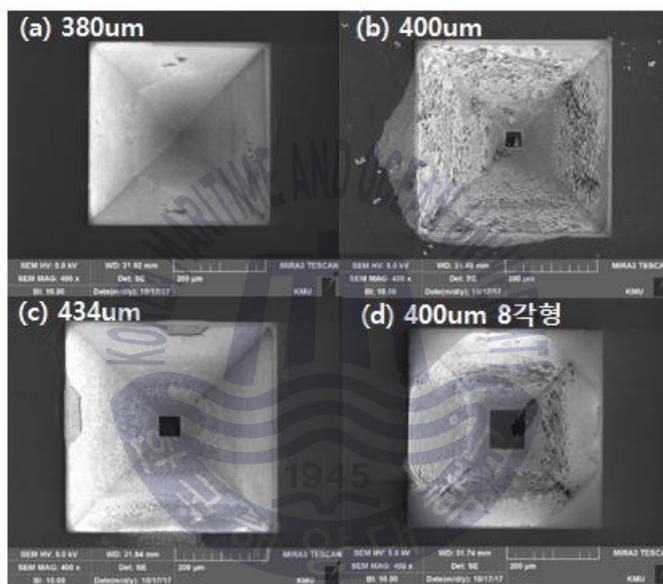


Fig. 4.4 Si(100)기판의 온도별 시간에 따른 식각깊이와 hole의 크기

Fig. 4.5에는 패턴 크기와 모양에 따른 FE-SEM 이미지와 모식도를 나타내었는데 패턴의 크기는 각각 380, 400, 434um로서 크기가 클수록 식각 깊이가 깊어지고 아랫부분 hole의 크기가 커짐을 볼 수 있다. 또한 팔각형의 패턴을 만들어서 실험을 해보았지만 마스크의 모양만 팔각형의 형태이고 실제로 식각되는 형태는 역피라미드의 형태였다. 이는 처음에는 패턴의 모양에 상관없이 방향성에 따른 식각율의 차이 때문에 역피라미드의 모양으로 식각되는 것으로 보인다.



**Fig. 4.5** 패턴 크기와 모양에 따른 Si(100) 기판 식각 SEM 이미지 (a) 380um, (b) 400um, (c) 434um, (d) 8각형 400um 및 (e) 모식도

#### 4.1.2 원자 구조 분석

Fig. 4.6에는 Si의 결정구조인 다이아몬드 구조와 이를 {111}면과 {100}면으로 잘랐을 때 나타나는 격자의 모양을 2차원적으로 나타내었는데 {111}면은 dangling bond가 1개임을 볼 수 있고 {100}면은 dangling bond가 2개인 것을 볼 수 있다. Fig. 4.7 (a)에는 Si를 70°C에서 4시간 식각 하였을 때 FE-SEM의 윗면을 나타내었다. 이는 앞서 설명하였던 것과 마찬가지로 역피라미드의 모양을 나타냄을 알 수 있다. 그리고 Fig. 4.7 (b)에는 Si의 격자구조를 3차원적으로 나타내었다. 그 중 Si의 {100}면과 {111}면의 격자는 빨간색으로 그림과 같이 나타난다. Fig. 4.7 (c)에는 Si를 <110> 방향으로 자른 단면의 원자 모식도를 나타내었는데 이는 다이아몬드 구조를 <110>방향에서 바라보면 육각형 모양으로 보임을 알 수 있다. 이러한 Si를 54.7°의 방향으로 잘랐을 때 {111}면이 나오게 되는데 이것의 격자를 하나만 나타내서 자세히 보게 되면 {100}면은 dangling bond가 2개인 것을 알 수 있고 {111}면은 dangling bond가 1개인 것을 알 수 있다. 이는 {111}면이 {100}면에 비해 식각율이 낮은 이유를 잘 설명해 주고 있는데 KOH 용액과 반응을 해야 할 dangling bond가 적기 때문에 식각 속도가 훨씬 느려졌기 때문임을 알 수 있다. 아래 반응식(1)에는 이때 일어나는 화학 반응식을 나타내었다. Si는 KOH 용액의 OH기와 만나 반응을 하게 되고 이때 마지막으로 생성된 Si(OH)<sub>4</sub>는 물에 녹는 물질로 H<sub>2</sub>O에 녹아 없어져 버리고 H<sub>2</sub>는 거품이 되어 날아가게 된다.



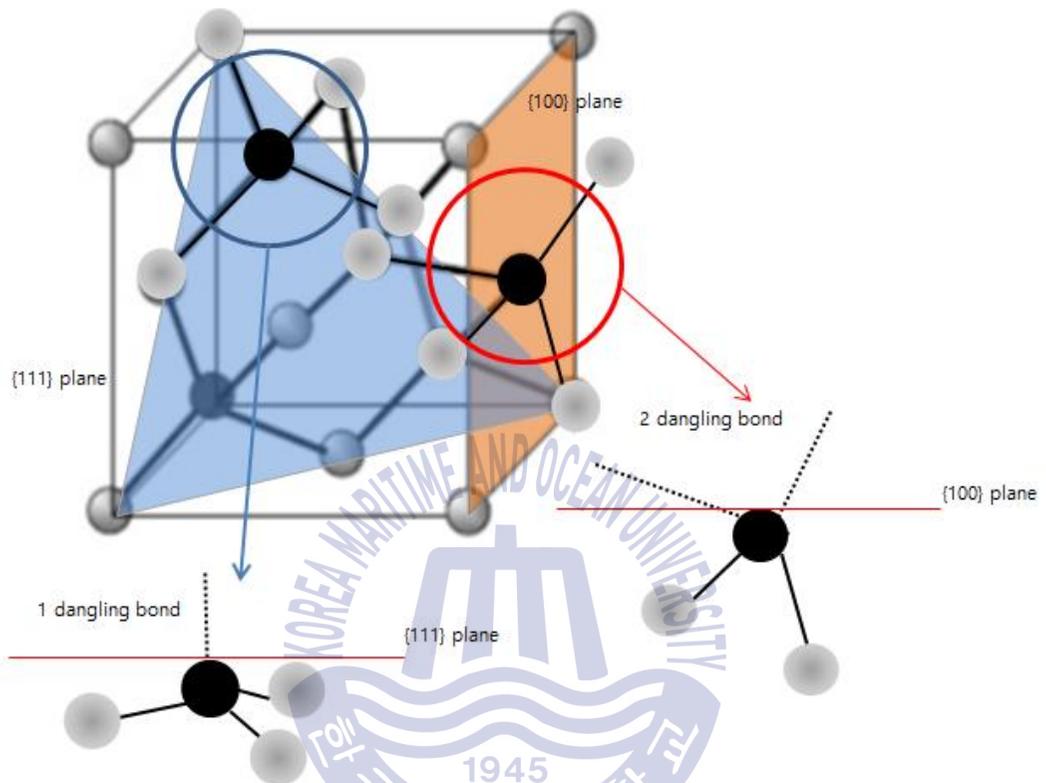
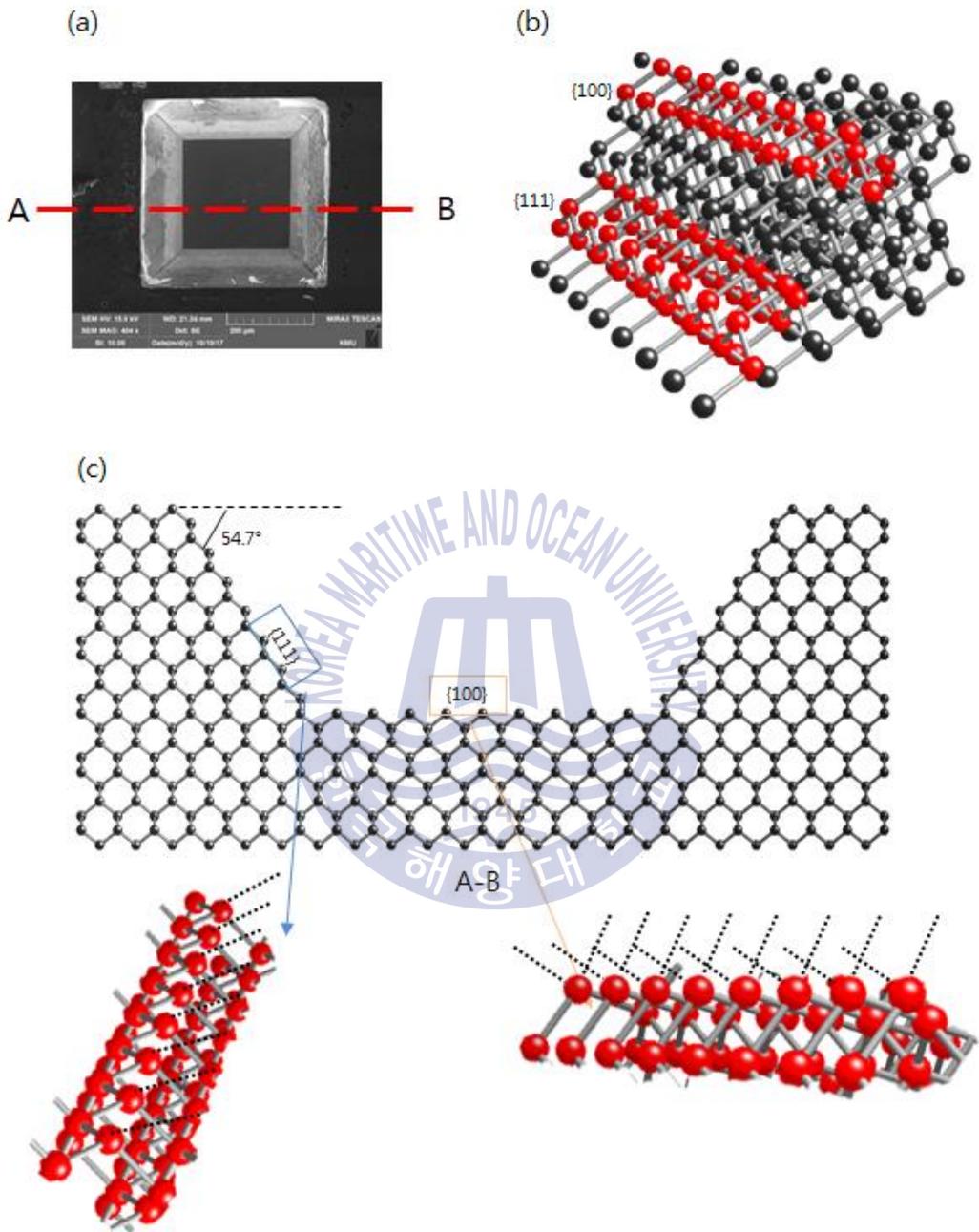


Fig. 4.6 Si 결정구조와 {100}, {111} 면에 따른 dangling bond

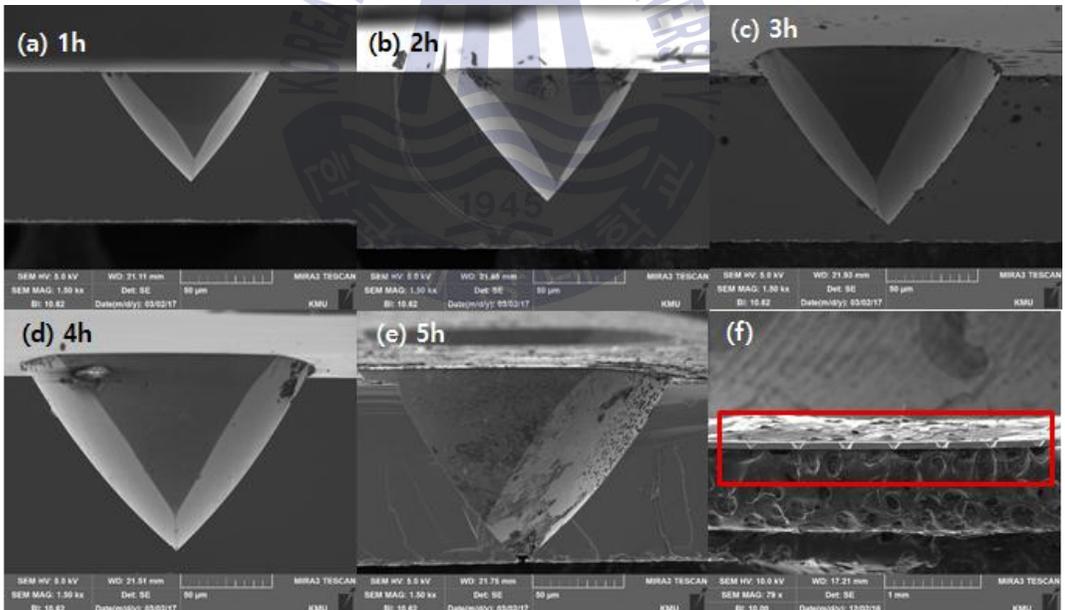


**Fig. 4.7** (a) 70°C, 4시간 식각한 Si의 FE-SEM 윗면 이미지; (b) Si의 3차원 모식도; (c) Si(100)의 단면 원자 모식도 및 {100}, {111}면의 dangling bond

## 4.2 GaAs(100)에 형성된 마이크로/나노 hole 구조

### 4.2.1 FE-SEM 측정

Fig. 4.8에는  $H_2SO_4:H_2O_2:H_2O = 1:5:5$ 의 비율로 섞은 용액에 GaAs(100) 기판을 상온( $25^\circ C$ )에서 식각하였을 때의 FE-SEM 단면 이미지를 시간별로 나타내었다. 식각 시간이 늘어날수록 더 깊이 식각됨을 알 수 있고 넓이도 더 넓어짐을 볼 수 있다. 특히 5시간동안 식각을 하였을 때에는  $100\mu m$ 의 GaAs(100) 기판이 모두 식각이 되어 hole이 뚫린 모습을 보여주고 있다. 이는 위와 같은 조건에서는 GaAs(100)  $100\mu m$  두께의 기판을 습식 식각하여 hole을 만들 때에는 5시간 정도의 식각 시간이 필요하다는 것을 확인 할 수 있다.



**Fig. 4.8** 시간에 따른 GaAs(100) 식각의 FE-SEM 단면 (a) 1h, (b) 2h, (c) 3h, (d) 4h, (e) 5h 식각한 이미지, (f) 다수의 마이크로/나노 hole 이미지

Fig. 4.9는 GaAs(100) 기판을  $H_2SO_4:H_2O_2:H_2O = 1:5:5$ 의 비율로 섞은 혼합 용액에 식각을 하였을 때의 시간에 따른 모식도와 많은 수의 마이크로/나노 hole이 제작된 FE-SEM 이미지를 나타낸다. Si과는 달리 GaAs는 깊이가 깊어질수록 넓이도 비슷한 비율로 넓어짐을 볼 수 있고 이는 GaAs(100) 기판에 hole의 크기를 조절하기 위해서는 기판의 두께가 중요한 역할을 함을 보여준다. 상온에서 깊이의 식각율은 약  $11\mu\text{m/h}$ 이고 넓이의 식각율은 약  $19\mu\text{m/h}$ 로 넓이의 식각율이 더 빠름을 알 수 있고 이를 Fig 4.10에 그래프로 나타내었다.

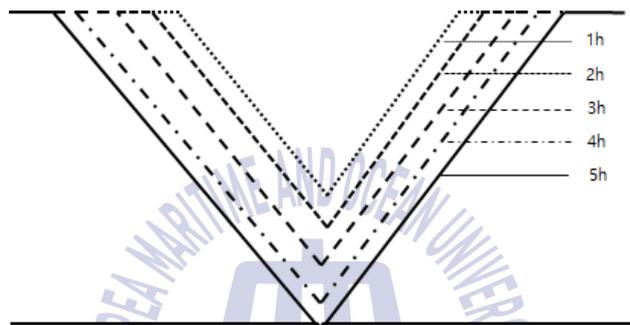


Fig. 4.9 GaAs(100) 기판의 시간에 따른 식각 모식도

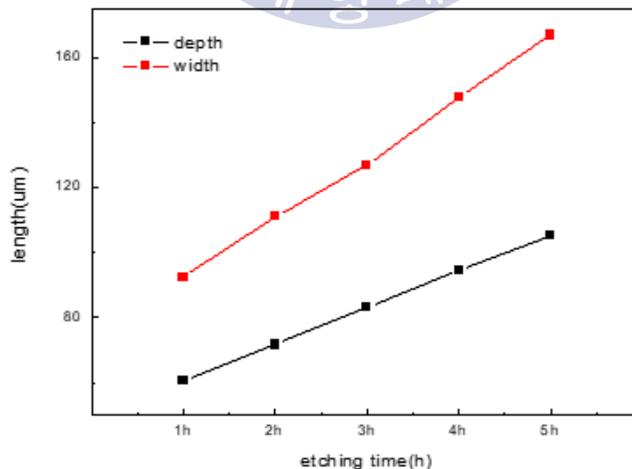
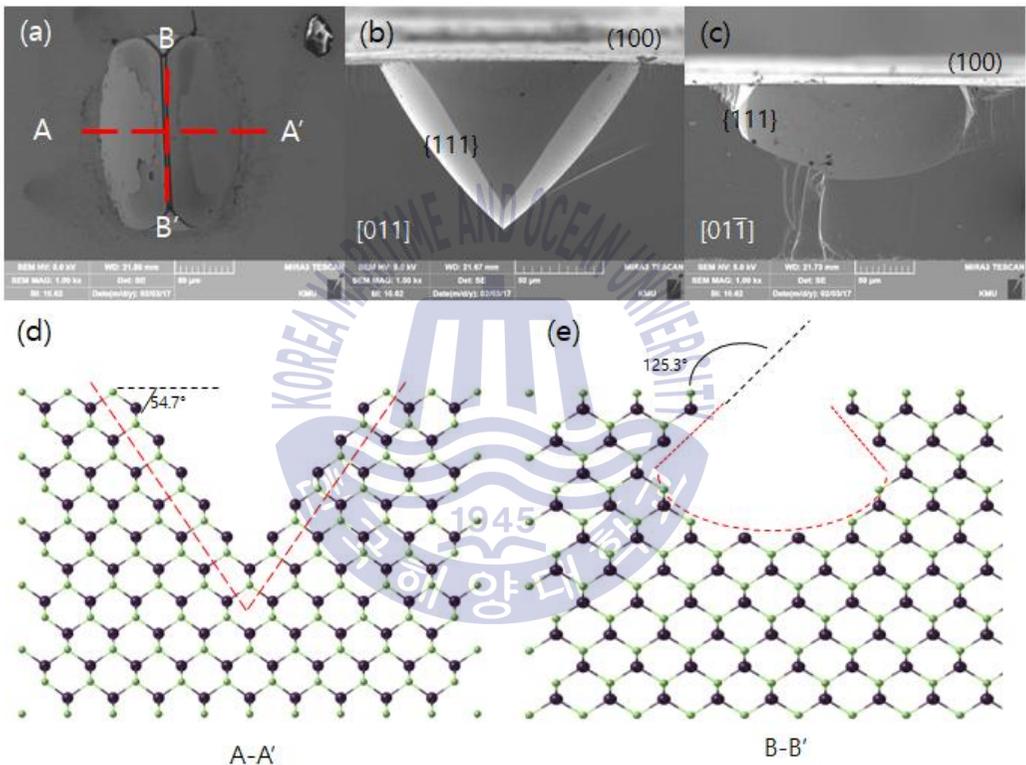
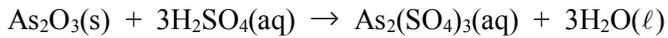


Fig. 4.10 GaAs(100) 기판의 시간에 따른 식각 깊이와 넓이

## 4.2.2 원자 구조 분석

Fig. 4.11 (a)에는 GaAs(100)을  $\text{H}_2\text{SO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O} = 1:5:5$ 의 비율로 섞은 용액에 3.5h 동안 식각하였을 때의 SEM 사진의 윗면을 나타내었으며, 이때 식각용액을 3가지를 섞어서 만든 이유는 화학 식각반응이 3단계로 진행되는 이유로 설명할 수 있는데 첫 번째 과정이 반응물이 결정의 표면을 식각이 되기 쉬운 상태인 산화상태의 물질로 이온화 하는 것이며, 두 번째는 이온화된 물질이 식각 용액과 반응을 일으켜 산화층을 녹여야 하고 세 번째로는 표면으로부터 용액 속으로 녹여 제거를 시키는 순서로 진행된다[24]. 이번 실험에 사용한 용액 중  $\text{H}_2\text{O}_2$ 는 산화제로 사용하였고  $\text{H}_2\text{SO}_4$ 는 산화층을 녹여내는 용액,  $\text{H}_2\text{O}$ 는 희석제로 사용하였다. Fig. 4.11 (b)에는 Fig. 4.11 (a)의 샘플을 A-A' 방향으로 잘랐을 때의 단면, Fig. 4.11 (c)에는 B-B' 방향으로 잘랐을 때의 FE-SEM 이미지를 나타내었다. Fig. 4.11 (b)는 V-groove형태의 모양을 보이고 있고 Fig. 4.11 (c)는 U자 형태에 가까운 모양을 하고 있다. Fig. 4.11 (d)에는 Fig. 4.11 (b)의 FE-SEM 이미지를 원자 모식도로 나타내었는데 이때 식각이 되는 면은 {111}면으로 Fig. 4.11 (d)에 나타나있는 빨간 선의 모양으로 시간이 지날수록 점점 넓어지는 모습을 보인다. Fig. 4.11 (e)에는 Fig. 4.11 (c)의 FE-SEM 이미지를 원자모식도로 나타내었는데 이때 식각이 되는 면도 {111}면이다. 그리고 Fig. 4.11 (d), (e)를 보면 As면으로 식각이 되어 있는데 이러한 모습을 보이는 이유는 As원자의 활성화 에너지가 크기 때문이다. GaAs 격자에서 원자 결합은 Ga과 As가 하나의 공유결합을 하고 있으며 Ga은 다시 위 혹은 아래의 층과 3개의 공유결합을 하고 있으며 마찬가지로 As도 위 혹은 아래의 층과 3개의 공유결합을 하고 있다. (111)면은 하나의 공유결합을 하는 Ga과 As이 분리된 면으로 그 표면은 Ga 또는 As의 한가지의 원자들만 남아있게 된다. Ga면은 3개의 가전자( $[\text{Ar}]3d^{10}4s^24p^1$ )가 모두 결합을 이루어 자유전자가 발생하지 않지만 As면은 5개의 가전자( $[\text{Ar}]3d^{10}4s^24p^3$ )중 2개의 자유전자를 발생할 수 있어 표면 원자가 식각이 되기 쉬운 산화 상태로 되며 그 결과 Ga면 보다는 As면이 더 빠른 식각 속도를 가지게 된다[25]. 그리고 아래 반응식(2)에는 GaAs 식각할 때의 화학 반응식을 나타내었는데 GaAs와  $\text{H}_2\text{O}_2$ 가 만나 산화반응을 일으켜  $2\text{As}_2\text{O}_3$ 가 생성되고 이것과

H<sub>2</sub>SO<sub>4</sub>가 만나 이중 치환 반응을 하여 수용액 상태인 As<sub>2</sub>(SO<sub>4</sub>)<sub>3</sub> 물질과 H<sub>2</sub>O를 생성되어 식각이 된다.



**Fig. 4.11** H<sub>2</sub>SO<sub>4</sub>:H<sub>2</sub>O<sub>2</sub>:H<sub>2</sub>O = 1:5:5의 비율로 섞은 용액에 3.5h 동안 식각한 GaAs의 FE-SEM 단면 (a) (100) 윗면, (b) (011) 단면, (c) (01 $\bar{1}$ ) 단면, (d) (011), (e) (01 $\bar{1}$ ) 원자 모식도

## 제 5 장 결론

본 논문에서는 습식 화학적 식각 방법으로 값싸고 적은 시간을 들여 많은 수의 마이크로/나노 hole을 제작하였다. 식각용 기판으로는 Si(100)과 GaAs(100)을 사용하였고 식각 용액으로는 KOH(20%)와  $H_2SO_4:H_2O_2:H_2O = 1:5:5$  혼합 용액을 사용하였다. 그리고 Si(100)은 온도에 따라 70, 80, 90°C에서 식각을 하였고 GaAs(100)은 상온(25°C)에서 식각을 하였다. 온도가 증가할수록 식각율이 급격히 증가하였고 생성된 hole의 크기도 증가하였다. Si(100)은 90°C에서 2.5시간 경에 300um 기판에 hole이 뚫리기 시작하였고 GaAs(100)은 5시간 후부터 100um 기판에 hole이 뚫리기 시작하였다.

Si(100)은 역피라미드 모양으로 식각이 되었는데 그 이유는 (100)면과 (111)면의 400배 이상 차이나는 식각률 때문이고 패턴의 크기에 따라 hole이 생기는 유무와 hole의 크기가 결정이 된다. 패턴의 크기를 팔각형의 모양으로 하더라도 결국에는 같은 모양으로 식각이 되었고 이는 패턴의 모양과는 상관없이 면에 따른 식각률 차이 때문인 것으로 보인다. 그리고 식각되는 현상을 원자구조로 분석하였을 때 {100}면은 dangling bond가 2개 이고 {111}면은 dangling bond가 1개이므로 식각 용액인 KOH의 OH기에 의해 식각이 되기 때문에 dangling bond가 더 많은 {100}면이 원자구조의 모양으로도 해석 하였을 때 {100}면이 식각되는 속도가 더 빠른 것이 타당하다고 보였다.

GaAs(100)은 V-groove형태의 모양으로 As면이 식각 되었는데 그 이유는 Ga면에 비해 As면이 활성화 에너지가 크기 때문이다. GaAs는 패턴의 크기에 크게 상관없이 기판의 두께에 따라 hole의 크기가 결정이 되는 모습을 보였고 Si에 비해 넓이와 깊이의 식각율이 비슷함을 볼 수 있었다. 그리고 식각용액으로  $H_2SO_4$ 와  $H_2O_2$ 와  $H_2O$ 를 1:5:5의 비율로 섞어서 사용하였는데 이는 GaAs를 식각하기 위해서는 3단계에 걸쳐 식각을 하는데  $H_2O_2$ 는 산화제로  $H_2SO_4$ 는 산화층을 녹이는 물질로  $H_2O$ 는 희석제로 사용하였기 때문이다. GaAs의 식각되는 현상을 원자구조로 분석하였을 때에도 Ga{100}에 비해 자유전자가 2개 많은 As{100}이 식각되는 현상을 관찰 할 수 있었고 각도와 모양까지 확인 할 수 있

었다.

현재 습식 식각 방법으로 마이크로/나노 hole을 제작하는 방법은 많이 사용되고 있지 않지만 위의 공정순서를 잘 활용하여 기관에 따른 식각용액의 종류와 온도 등의 조건을 확립하면 적은 비용으로 다량의 마이크로/나노 hole을 제작할 수 있게 될 것으로 기대된다.



## 참고문헌

- [1] International Perspective on Government Nanotechnology Funding in 2005, 2005. 나노기술 산업화 [online] Available at: [http://www.nnpc.re.kr/m/edu/term/5/view?isFromIndex=true&s\\_keyword](http://www.nnpc.re.kr/m/edu/term/5/view?isFromIndex=true&s_keyword) [Accessed 17 August 2017].
- [2] 박경선, 이기석, 성명모, 2012. 소프트리소그래피(Soft Lithography)를 이용한 마이크로/나노 패터닝 기술. *Polymer Science and Technology*, 23(6), pp.629-635.
- [3] Jing, C. et al., 2009. Gold nanohole arrays for biochemical sensing fabricated by soft UV nanoimprint lithography. *Microelectronic Engineering*, 86, pp.632-635.
- [4] Koichi, A. et al., 2005. Fabrication of two- and three-dimensional photonic crystals of titania with submicrometer resolution by deep x-ray lithography. *Journal of Vacuum Science & Technology B*, 23(3), pp.934-939.
- [5] Kim, J.H. et al., 2012. Nanopatterning of Mesoporous Inorganic Oxide Films for Efficient Light Harvesting of Dye-Sensitized Solar Cells. *Angewandte Chemie*, 124, pp.6970-6975.
- [6] Jeon, S.H. et al., 2014. Vacuum nano-hole array embedded organic light emitting diodes. *Nanoscale*, 6, pp.2642-2648.
- [7] Bo, L. Claes, N. & Ingemar, L., 1983. Surface plasmon resonance for gas detection and biosensing. *Sensors and Actuators*, 4, pp.299-304.
- [8] Haes, A.J. & Van Duyne, R.P., 2004. A unified view of propagating and localized surface plasmon resonance biosensors. *Analytical and Bioanalytical Chemistry*, 379(7), pp.920-930.
- [9] Seo, M.A. et al., 2015. Observation of terahertz-radiation-induced ionization in a single nano island. *SCIENTIFIC REPORTS*, 10280(5), pp.1-8.

- [10] Bahk, Y.M. et al., 2015. Electromagnetic Saturation of Angstrom-Sized Quantum Barriers at Teragertz Frequencies. *PHYSICAL REVIEW LETTERS*, 115, pp.1-5.
- [11] Mohamadreza, N. et al., 2012. nano-hole array structure with improved surface plasmon energy matching characteristics. *Applied Physics Letters*, 100, pp.043105
- [12] Genet, C. & Ebbesen, T.W., 2007. Light in tiny holes. *nature*, 445, pp.39-46.
- [13] 최신기술, 2007. 집속이온빔(FIB) 가공기술 [online] (Updated July 2007) Available at: [http://210.101.116.28/W\\_files/kiss61/1c510623\\_pv.pdf](http://210.101.116.28/W_files/kiss61/1c510623_pv.pdf) [Accessed 29 September 2017].
- [14] Joel, H., LEE, M.H. & ODOM, T.W., 2007. Multiscale patterning of plasmonic metamaterials. *nature nanotechnology*, 2, pp.549-554.
- [15] Costello, K.L. Rios-Wasson, R.W. & Daly, T.K., 2002. Through-Substrate Via Etching and Cleaning for High Volume Production Demands. 2002 GaAsMANTECH Conference.
- [16] 위키백과, 2017. 규소 [Online] (Updated 17 September 2017) Available at: <https://ko.wikipedia.org/wiki/%EA%B7%9C%EC%86%8C> [Accessed 2 October 2017].
- [17] Naver blog, 2012. 실리콘 결정의 성질 [Online] (Updated 3 March 2012) Available at: <http://blog.naver.com/PostView.nhn?blogId=galodng&logNo=80154625872> [Accessed 3 October 2017].
- [18] 김재권, 2009. 기계적 펌핑 기반의 반응성 플라즈마를 이용한 GaAs 반도체와 고분자 소재의 건식 식각 연구. 석사학위논문. 김해:인제대학교.
- [19] 김재관, 2009. n-type GaN 및 SiC의 습식 식각을 통한 표면 Morphology 변화에 관한 연구. 석사학위논문. 순천대학교.
- [20] Adrian Adalberto Garay Dixon, 2006. 탄소, 수소, 산소를 포함한 가스를 이용한 자성 박막 및 자기터널 접합 구조의 건식 식각 특성 연구. 석사학위논문. 인천:인하대학교.

[21] Daum blog, 2015. CMP 공정에 사용되는 연마 소모자재 기술의 이해 [Online] (Updated 29 January 2015) Available at:

<http://blog.daum.net/blog/BlogTypeView.do?blogid=0nXEx&articalno=15&categoryId=0&regdt=20150129104047> [Accessed 4 October 2017].

[22] 신민정, 2015. *광소자 응용을 위한 GaN 나노구조 / 유기물 하이브리드 소자의 특성 연구*. 박사학위논문. 부산:한국해양대학교.

[23] Prem, P. & Singh, S.S., 2013. A New Model for the Etching Characteristics of Corners Formed by Si{111} Planes on Si{110} Wafer Surface. *Scientific Research*, 5, pp.1-8.

[24] Sze, S.M., 1985. *Semiconductor Device*. Translated by 이우일 & 김봉열, AT&T Bell Laboratories: Bell Labs.

[25] 김종성, 2004. *DVD-ROM용 레이저 다이오드를 구현하기 위한 포토 에칭에 관한 연구*. 석사학위논문. 부산:한국해양대학교.

