

工學博士 學位論文

자려식 SVC용 3레벨 인버터의 중성점
전위 변동억제에 관한 연구

A Study on the Regulating and Equalizing Neutral Point
Voltage of a Three-Level Inverter for Self-Commutated
Static Var Compensator

指導教授 金 潤 植

2004年 2月

韓國海洋大學校 大學院

機關工學科 電氣電子制御專攻

金 鍾 閏

本 論文을 金鍾閏의 工學博士 學位論文으로 認准함

委員長：工學博士 李 成 根 ㉠

委 員：工學博士 金 成 煥 ㉠

委 員：工學博士 安 秉 元 ㉠

委 員：工學博士 朴 永 算 ㉠

委 員：工學博士 金 潤 植 ㉠

2 0 0 3 年 12 月

韓 國 海 洋 大 學 校 大 學 院

機 關 工 學 科 電 氣 電 子 制 御 專 攻

金 鍾 閏

목 차

List of figures	iii
List of tables	vi
Abstract	vii
기호설명	ix
제 1 장 서 론	1
1.1 연구배경	1
1.2 연구목적 및 내용	3
제 2 장 무효전력보상장치의 종류와 특징	6
2.1 무효전력보상장치원리	6
2.2 콘덴서 조정형 무효전력보상장치	10
2.3 리액터 조정형 무효전력보상장치	16
2.4 자려식 무효전력보상장치	25
2.5 무효전력제어방식	33
2.5.1 dq 좌표방식	33
2.5.2 VQ 벡터제어방식	35
2.5.3 순시전력 지령값에 의한 무효전력제어	41
2.5.3.1 벡터도	41
2.5.3.2 무효전력제어	49
제 3 장 멀티레벨 인버터를 이용한 SVC의 중성점 전위변동 제어	53

3.1	멀티레벨 인버터를 이용한 SVC의 원리	53
3.2	3레벨 인버터의 구성과 스위칭 패턴	58
3.3	3레벨 인버터의 중성점 전위변동 메카니즘해석	61
3.3.1	단펄스 제어	61
3.3.2	해석의 일반화	70
3.4	멀티레벨 인버터의 중성점 변동 억제방식	80
3.4.1	외부 DC 전원의 공급과 위상제어	81
3.4.2	용량이 다른 콘덴서 부가법	81
3.4.3	스위칭각의 변조법	83
제 4 장	새로운 중성점 전위제어 알고리즘	85
4.1	3레벨 인버터의 SVPWM 스위칭법	85
4.2	스위칭 순서 결정법에 의한 SVPWM 스위칭법	88
제 5 장	실험결과 고찰	99
5.	실험장치	99
5.1.1	주회로	100
5.1.2	제어회로	102
5.2	스위칭 순서 결정법에 의한 중성점 변동고찰	107
5.3	순시전력 지령값에 의한 무효전력제어 검토	116
제 6 장	결 론	124
	참고문헌	126

List of figures

Fig. 2.1	Power system model	6
Fig. 2.2	Principle of a flicker device	9
Fig. 2.3	Thyristor switched capacitor control circuit diagram	10
Fig. 2.4	Thyristor switched capacitor circuit diagram	12
Fig. 2.5	The waveform of thyristor switched capacitor operation ..	13
Fig. 2.6	Control circuit diagram of thyristor controlled reactor	16
Fig. 2.7	Three phase connection of a thyristor controlled reactor	18
Fig. 2.8	Reactive power flow of a thyristor controlled reactor	19
Fig. 2.9	Principle of a thyristor controlled reactor	20
Fig. 2.10	Current control diagram using a thyristor	22
Fig. 2.11	Relation between gate trigger and reactor current	23
Fig. 2.12	Control circuit diagram of thyristor controlled reactor	24
Fig. 2.13	Circuit diagram of voltage source type SVC	26
Fig. 2.14	Equivalent circuit and vector diagram of a voltage source SVC	27
Fig. 2.15	Circuit diagram of current source type SVC circuit	29
Fig. 2.16	Principle of a current source type SVC operation	30
Fig. 2.17	Circuit diagram of an active filter control	31
Fig. 2.18	Principle of an active filter	32
Fig. 2.19	Control block diagram of dq coordinates mode	34
Fig. 2.20	Inverter voltage · current vector diagram	35
Fig. 2.21	Control block diagram of VQ vector control mode	38
Fig. 2.22	Simulation circuit	42
Fig. 2.23	Schematic diagram of vector	43
Fig. 2.24	Make out of voltage order value	46

Fig. 2.25	Vector diagram in phase reference of receiving end voltage	
	V_R	47
Fig. 2.26	Control block diagram of proposition mode	48
Fig. 3.1	Basic principle of a SVC	54
Fig. 3.2	Basic operation mode of a SVC	57
Fig. 3.3	Circuit diagram of a three level inverter	59
Fig. 3.4	Three level inverter operating switch mode	60
Fig. 3.5	Three level inverter output voltage waveform	63
Fig. 3.6	Output waveforms of a three level inverter	68
Fig. 3.7	Relation of Δe and Δi	71
Fig. 3.8	Relation of reference voltage and N_x	74
Fig. 3.9	Neutral point voltage variation of a three level inverter	79
Fig. 3.10	DC side current division for upper capacitors in a multi - level SVC topology	82
Fig. 3.11	Relation of switching angle and dc capacitor voltage	83
Fig. 3.12	Three level inverter switching mode	84
Fig. 4.1	Three level inverter vector diagram	86
Fig. 4.2	Space-vector diagram of three level inverter	90
Fig. 4.3	Simplification of a three level space vector diagram	91
Fig. 4.4	Changing the base vector of an original reference voltage vector	92
Fig. 4.5	Neutral point voltage control of a three level inverter	93
Fig. 4.6	Switching diagram of V_1^* when $s=1$ [ONN]	97
Fig. 4.7	Switching diagram of V_2^* when $s=2$ [PPO]	98
Fig. 5.1	Main circuit of three level inverter	100
Fig. 5.2	Control block diagram of the three level inverter	101

Fig. 5.3	Photograph of voltage and over current detector	103
Fig. 5.4	Photograph of gate pulse generator and drive circuit	104
Fig. 5.5	Photograph of the experimental apparatus	106
Fig. 5.6	Experimental result of SVPWM method	109
Fig. 5.7	Experimental result of SVPWM method	110
Fig. 5.8	Experimental result of SVPWM method	111
Fig. 5.9	Experimental result of the proposed SVPWM method	112
Fig. 5.10	Experimental result of the proposed SVPWM method	113
Fig. 5.11	Experimental result of SVPWM method	114
Fig. 5.12	Experimental result of the proposed SVPWM method	115
Fig. 5.13	Compensation power at resistor mode[220V]	118
Fig. 5.14	Compensation power at condenser mode[220V→205V]	119
Fig. 5.15	Compensation power at condenser mode[220V→185V]	120
Fig. 5.16	Compensation power at reactor mode[220V→228V]	121
Fig. 5.17	Experimental result of compensation power	122

List of tables

Table 3.1 Conditions and modes of SVC	57
Table 3.2 Three level inverter switching table	60
Table 5.1 Specification of experimental equipments	99
Table 5.2 Experimental result of compensation power	123

A Study on the Regulating and Equalizing Neutral Point Voltage of a Three-Level Inverter for Self-Commutated Static Var Compensator

Kim, Jong Yun

Department of Marine Engineering
Graduate School, Korea Maritime University
Busan, Republic of Korea

Abstract

SVC(Static Var Compensator)s play important roles in larger and more complex electric power system. Rapid and continuous reactive power compensation by SVC contributes to voltage stabilization, power oscillation damping, overvoltage suppression, minimization of transmission losses and so on.

Harmonic contents of the three level inverter are less than those of two level inverter at the same switching frequency and blocking voltage of the switching device is half of the DC-link voltage. So three level inverter topology is generally used in realizing high performance, high voltage AC drive system.

Multi level inverters connected in series are suitable for high voltage system because of their circuit structure. They are capable of reducing harmonic components in the AC source side current without requiring high frequency switching.

However, the main problem of multi level inverters without independent DC voltage sources is the unbalance of DC capacitor voltage. Problems in using SVC are the voltage unbalance at each stage of DC capacitor. And, equalizing DC capacitor voltages is required to ensure the even sharing of voltage stress in the power devices, and to compensate reactive power accurately.

In this paper, a simple SVPWM(Space Vector Pulse Width Modulation) method for neutral point balancing of three level inverter is proposed. By using the new PWM strategy, voltage vector selection is easily done like that of two level inverter. And the neutral point voltage control by changing the sequence of voltage vector is easy to implement.

Instantaneous power vector theory which expresses the instantaneous apparent power vector can be applied for controlling reactive power. The validity of the proposed method is confirmed by simulation studies and experiments.

기호설명

C	:	capacitor [μF]
I	:	current vector of inverter
I_i	:	image current component of current vector
I_r	:	real current component of current vector
i_D	:	reactive current
i_Q	:	active current
i_D^*	:	reference reactive current
i_Q^*	:	reference active current
I_{SVC}	:	output current of SVC [A]
L_{SVC}	:	output reactor [H]
P	:	active power [W]
Q	:	reactive power [Var]
Q^*_{AMP}	:	amplitude of instantaneous power order value
$q_{L\alpha\beta}$:	instantaneous power of output reactor L_{SVG}
ΔQ	:	electric charge quantity flow in power devices point
R^*	:	compensating resistance
r_{SVC}	:	equivalent resistance of loss
S	:	apparent power [VA]
V_{AMP}	:	maximum voltage
V^*_{AMP}	:	reference voltage
V_{dc}	:	voltage of DC capacitor

V_{dc}^*	:	reference voltage of DC capacitor
V_i	:	voltage vector of inverter
V_R	:	receiving end voltage of connection point to self commutated SVC [V]
V_S	:	voltage of power line [V]
V_{SVC}	:	output voltage of SVC [V]
v_{SVC}	:	variable voltage source of SVC
v_{SVC}^*	:	reference output voltage
$v_{SVC\alpha\beta}^*$:	voltage order value of variable voltage source
X	:	impedance of transformer
$\Delta\alpha$:	operation phase angle
θ	:	voltage phase
ϕ	:	phase difference between system voltage and SVC output voltage

제 1 장 서 론

1.1 연구배경

전력계통에서 부하로 인해 발생하는 무효전력은 전원 설비의 용량과 손실의 증대를 초래하고, 또 그 변동은 계통전압의 변동을 발생시키며 계통기기에 악영향을 준다. 이 때문에 진상콘덴서와 동기조상기를 이용하여 무효전력을 억제하는 방법이 종래에 사용되었다.¹⁾²⁾³⁾ 최근 전력전자 기술의 발달에 따라 사이리스터를 이용한 무효전력보상장치가 실용화되고 있다. 이 장치는 연속조정, 고속제어, 각 상 개별제어 등이 가능하고 설비비용 및 운전비용이 저렴하며 운전, 보수 등이 용이하여 점차 폭 넓게 채용되어져 가고 있다. 이와 같은 무효전력보상장치를 그 적용 분야에 따라 다음과 같이 분류할 수 있다.

플리커 억제장치로서, 아크로와 용접기 등과 같이 전압변동이 심한 부하에 발생하는 플리커를 억제하는 역할을 하며 고속응답이 요구된다. 일반 부하를 대상으로 하는 경우, 무효전력보상장치는 정상 및 과도전압변동의 억제를 위해 사용될 수 있다. 평형화 장치로서 불평형 부하를 평형화할 수 있고, 중간 조상설비로서 장거리 대전력 송전선의 안정성 향상 등에 이용될 수 있다. 또한, 고조파 보상설비인 액티브 필터는 기본과 무효전력 뿐만 아니라 고조파도 보상하는 것을 목적으로 한다.

부하로 인해 유발되는 무효전력은 전원계통의 정상 및 과도전압의 변동, 플리커, 전압 불평형, 유도장해 등의 고조파 장애를 줄 수가 있다. 계통 전압변동은 여기에 접속된 부하의 운전특성, 수명에 악영향을 줄

수밖에 없고, 이것을 전원 또는 신호원으로 하는 제어장치에도 영향을 줄 수 있기 때문에 각 국에서는 허용전압 변동에 관한 규제를 만들어 놓았다. 이와 같은 전압변동은 10[Hz] 전후의 전압 플리커가 되어 계통에 연결된 전등 및 텔레비전 등에 번쩍임을 발생시켜 인간의 눈에 불쾌감을 주기 때문에 이와 같은 플리커에 대해서도 허용기준을 마련하고 있다. 이러한 수전단의 전압변동은 무효전력을 초래한다. 따라서 적당한 무효 전력보상장치를 설계해서 보상한다면 전압변동을 억제하는 것이 가능하다. 또, 불평형 부하일 경우에는 역상전류가 흘러 동일 계통에 접속된 동기기의 댐퍼권선을 가열하는 등의 장애를 발생시키는 경우가 있는 데 이와 같은 불평형 부하에 대해서는 각 상에 대해 독립적으로 무효전력 조정장치를 설치하여 평형화를 행하는 것이 가능하다. 반면에, 사이리스터를 이용한 변환장치의 보급과 함께 변환장치에서 발생하는 고조파 전류나 전류(轉流)시에 발생하는 전압 노치가 동일 계통에 접속된 타부하에 장애를 줄 수 있는 데, 그 일례로서 진상콘덴서의 과열과 릴레이의 오동작 등이 있다. 고조파에 대한 대책들로서는 기존 변환장치의 다상화와 입력 리액터의 설치, 고조파 필터의 설치, 고조파 내력강화 등이 적용되고 있지만, 최근 자려 전류식 사이리스터 변환 장치를 이용하여 고조파를 보상하는 장치인 액티브 필터도 연구되고 있다.

1.2 연구목적 및 내용

최근 전원의 원격화, 대전력의 장거리 송전으로 인해 전력계통의 손실이 점차 증대되고 있으며 전력계통의 전반적인 불안정을 초래하고 있다. 따라서, 전압 안정화 및 무효전력으로 인한 전력 손실을 저감하기 위한 고도의 기술이 요구되고 있다. 그 대책의 일환으로 멀티레벨 인버터를 이용한 SVC(Static Var Compensator)가 제안되었는데 이는 대용량, 고속의 무효전력보상장치이다. SVC에 멀티레벨 인버터를 채용함으로써 출력레벨이 증가하여 출력과형이 개선되고 스위칭 주파수를 감소시킬 수 있다. 그리고 각 소자에 인가되는 전압이 저감되어 고전압화를 할 수 있다. 또한, 직류측 전원에 별도의 전압원을 이용하지 않고 계통 유효전력과 DC 캐패시터에 의해 무효전력을 발생시킬 수 있는 장점이 있다.

따라서, 본 논문에서는 3레벨 인버터를 자려식 SVC에 적용하였는데, 이 경우에는 DC링크전압의 불평형으로 인해 각 스위칭 소자 전압의 불평형이 발생하고, 이로 인해 무효전력 보상에 영향을 주는 결점을 가지고 있다.

이와 같은 문제를 해결하기 위해 본 논문에서는 기존의 방법과 특징에 대해 조사하고 새로운 해결방법인 스위칭 순서 결정법을 제안하였다. 이는 종래의 3레벨 인버터용 SVPWM법을 그대로 이용하면서 벡터의 중심점 좌표계만 이동하여 스위칭 순서만 바꾼 것이다. 이 제안은 스위칭시 고조파에 의한 분압점 전위변동을 고려할 필요가 없으며 그 사용법 역시 간단하다는 장점을 가지고 있다.

본 논문에서는 스위칭 순서결정법에 의해 중성점 전위 변동이 억제됨을 확인하고, 이를 무효전력보상제어에 적용하기 위해 기존의 제어알고리즘들과 특징에 대하여 조사한 후, 그 중에서 제어가 가장 빠른 순시전력 지령값에 의한 무효전력제어 알고리즘을 이용하여 스위칭 순서 결정법이 유용함을 시뮬레이션으로 확인한다.

본 논문의 구성은 6장으로 구성되어 있으며 그 내용은 다음과 같다.

제2장에서는 전력계통에서의 전압변동의 원인 및 결과에 대해 이론적인 배경을 설명한다. 전압변동의 원인이 되는 무효전력을 보상하기 위한 보상장치들의 종류와 특징, 시스템의 구성에 대하여 기술하고, 이러한 보상장치의 무효전력제어 알고리즘의 예를 들고 각각의 장치에 대한 특징을 설명한다. 새로운 스위칭 순서결정법에 의한 SVPWM 제어방법을 적용하기 위하여 순시전력을 지령값으로 하는 제어방식에 대해서 기술한다.

제3장에서는 멀티레벨 인버터를 이용한 SVC의 원리, 중성점 전위변동 메카니즘에 대하여 설명하고 멀티레벨 인버터를 자려식 SVC로 이용하였을 때의 문제인 중성점 변동과 이를 해결하기 위한 대표적인 방법에 대하여 설명한다.

제4장에서는 3레벨 인버터를 자려식 SVC에 이용하였을 경우 일반적인 SVPWM 스위칭에 대해 설명하고, 이때 발생하는 중성점 전위변동을 해결하기 위해, 새로운 스위칭 순서결정법을 적용한 SVPWM 제어방법을 제안한다.

제5장에서는 스위칭 순서결정법에 의한 SVPWM 3레벨 인버터의 분압점 전위 변동억제 실험을 하고 그 결과를 고찰한다. 그리고 순시전력 지령값에 의한 무효전력보상의 특성을 시뮬레이션을 통해 검토한다.

제6장에서는 5장의 실험결과를 토대로 결론을 맺고 앞으로의 과제에 대해 설명한다.

제 2 장 무효전력보상장치의 종류와 특징

2.1 무효전력보상장치의 원리

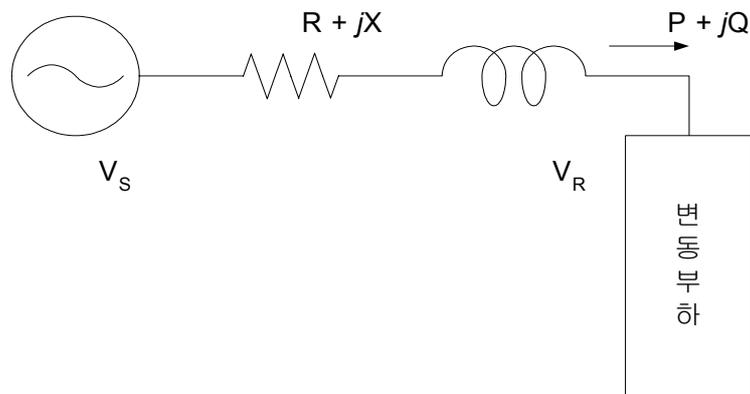


Fig. 2.1 power system model

최근에 송전계통의 장거리, 대용량로 인해 리액턴스가 크게 되는 결과로 안정도의 유지가 중요한 문제로 인식되고 있다. 이 안정도 향상을 위해 사이리스터식 무효전력보상장치가 채택되고 있으며, 이 방식은 전압 제어루프에서 무효전력에 의한 전압강하 특성이 많고, 전압 급변을 방지하기 위한 속응회로, 전력동요 안정화를 위한 보조 기능 등을 추가한 것이다. 전력계통용의 무효전력 보상장치에는 진상용 콘덴서부터 지상용 리액터의 용량을 크게 해서 진상, 지상 양측의 제어를 가능하도록 하는 것이 일반적이다.

Fig. 2.1은 발전소에서 변동부하를 가진 수용가까지의 송배전계통을 간략화한 것으로 송전단 전압을 V_S , 수전단 전압을 V_R , 변압기를 포함한 선로 임피던스를 $R+jX$, 부하전력을 $P+jQ$ 으로 나타낸다. 이것을 수식으로 표현하면 다음과 같다.

$$\begin{aligned} V_R &= V_S - (R+jX)(P+jQ)/|V_R| \\ &= V_S - (R \cdot P - X \cdot Q)/|V_R| - j(X \cdot P + R \cdot Q)/|V_R| \\ &\simeq V_S - (R \cdot P - X \cdot Q)/|V_R| \end{aligned} \quad (2.1)$$

V_S 는 일정하다고 가정하고 부하전력 P, Q가 ΔP , ΔQ 만큼 변화한다면 V_R 은 다음 식의 ΔV 만큼 변화한다.

$$\Delta V = (X \cdot \Delta Q - R \cdot \Delta P)/|V_R| \quad (2.2)$$

여기서 $R \ll X$ 이기 때문에

$$\Delta V \simeq X \cdot \Delta Q / |V_R| \quad (2.3)$$

로 되고, ΔV 를 $|V_R|$ 로 단위화 하고 또, X , ΔQ 도 단위화 한다면

$$\Delta V \simeq X \cdot \Delta Q \quad (2.4)$$

로 된다. 수전단 전압 변동은 선로 리액턴스 X 와 부하의 무효전력 변동

분 ΔQ 로 결정되는 것을 알 수 있다.

따라서 위 식에서 알 수 있는 것과 같이 플리커는 선로 리액턴스와 무효 전력변동분에 의해 결정되므로 이것 중 어느 것을 작게 한다면 계통전압 변동을 억제하는 것이 가능하다. 변동 부하를 가진 수용가 측에 대응해서는 무효전력변동을 작게 하여야 하며, 수용가의 무효전력변동을 억제하기 위해서는 부하 무효전력 변동을 추종해서 보상하는 장치인 무효전력보상장치가 필요하다. Fig. 2.2에 플리커 방지 장치의 동작개념을 나타내었다. 변동부하는 통상, 아크로, 철강 밀 등의 지상역률부하이므로, 지상 무효전력 Q_L 이 변동하지만 플리커 방지장치에서는 Q_L 을 상쇄하기 위한 진상무효전력 Q_C 를 발생시킨다.

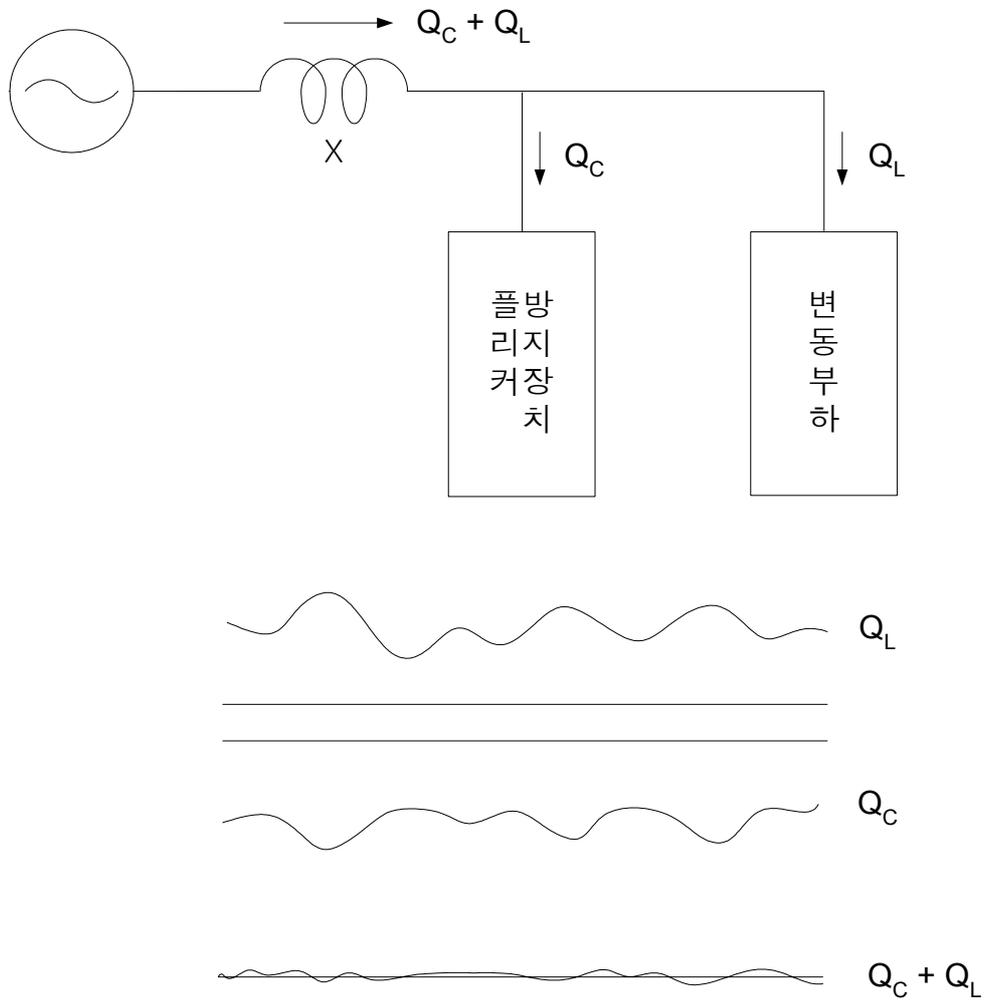


Fig. 2.2 Principle of a flicker device

2.2 콘덴서 조정형 무효전력보상장치

(1) 회로구성

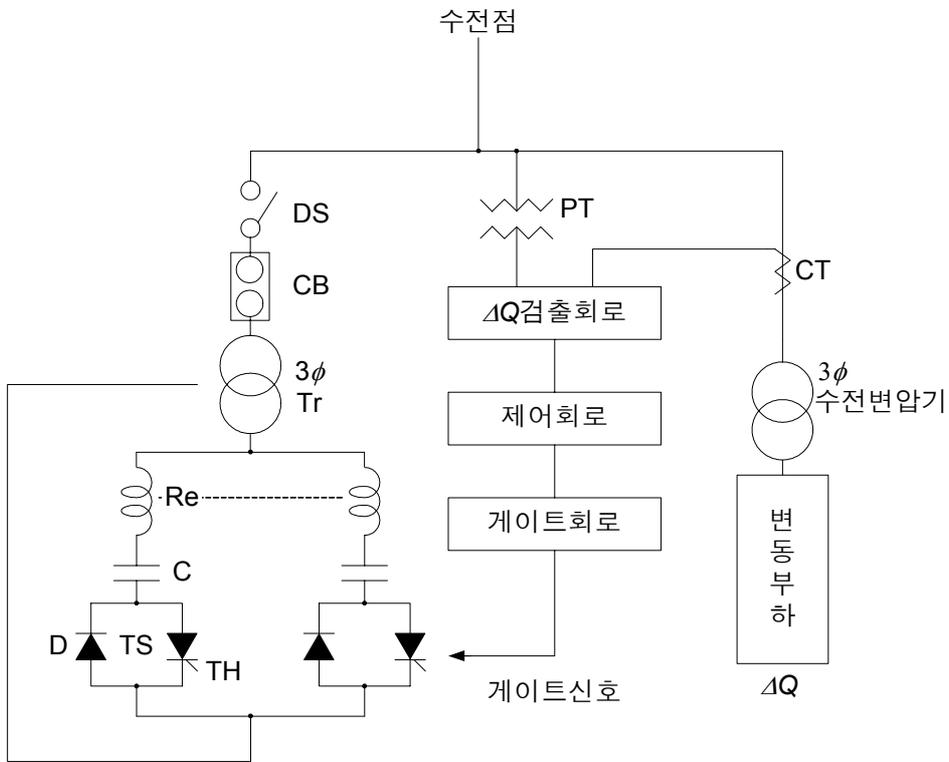


Fig. 2.3 Thyristor switched capacitor control circuit diagram

이 방식의 대표적인 구성을 Fig. 2.3에 나타내었다. 철강 밀 등의 무효 전력 변동분 ΔQ 를 수전변압기 1차측의 전압전류로부터 검출해서 ΔQ

에 맞는 콘덴서 용량을 선택하고, 계통에 영향을 주지 않는 위상으로 이 콘덴서에 온, 오프를 하도록 사이리스터 스위치 (TS)의 게이트 신호를 제어한다. 콘덴서에는 직렬 리액터 R_c 및 사이리스터 스위치를 직렬로 접속한 것이 여러 개 설치되어 있지만 최소의 수로 항상 ΔQ 를 보상하도록 각 콘덴서의 용량을 배분한다.

콘덴서에 연결되어 있는 트랜스포머 Tr은 콘덴서 및 사이리스터 스위치의 동작전압이 설치비용에서 가장 유리한 값을 선택하기 위한 것으로 수~ 수십 MVA 클래스에서는 2차전압을 3.3 KVA로 선택하는 것이 많다.

콘덴서는 Fig. 2.4의 경우는 Y 결선되어 있지만 Δ 결선도 이용될 수 있다. 사이리스터 스위치로서는 Fig. 2.4에 나타낸 사이리스터-다이오드 역병렬외에 사이리스터-사이리스터 역병렬 접속도 이용될 수 있다.

(2) 동작원리

사이리스터-다이오드 역병렬 접속 스위치를 이용한 경우에 대해서 설명한다.

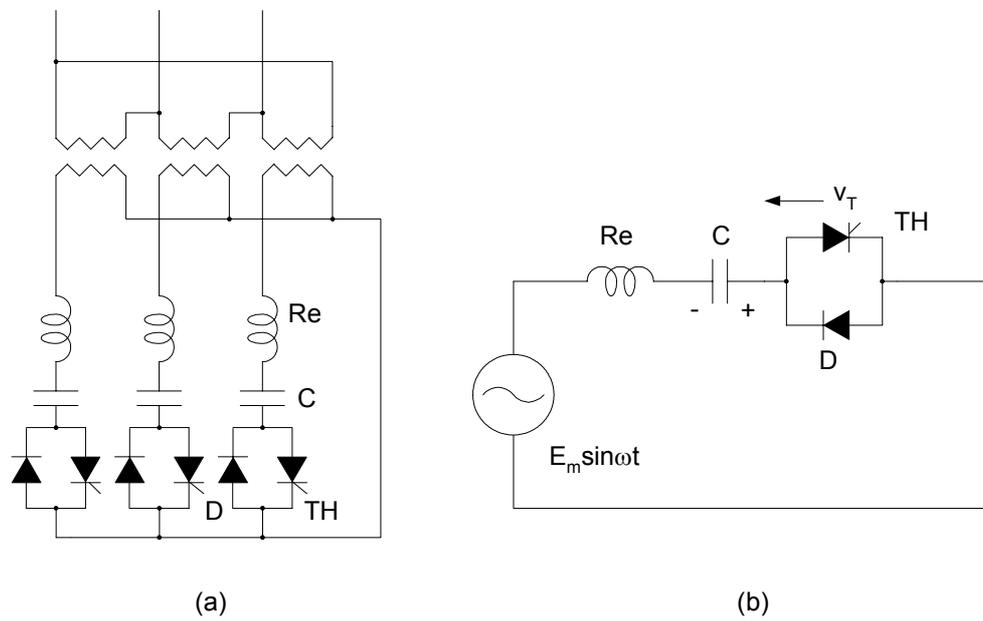


Fig. 2.4 Thyristor switched capacitor(TSC) circuit diagram

(a) Three phase connection of a TSC

(b) One phase equivalent circuit of a TSC

Fig. 2.4(a)는 Fig. 2.3의 보상장치의 주요부분 3상 결선도이고 (b)는 그 단상 등가회로이다. Fig. 2.5는 동작 회로도이다.

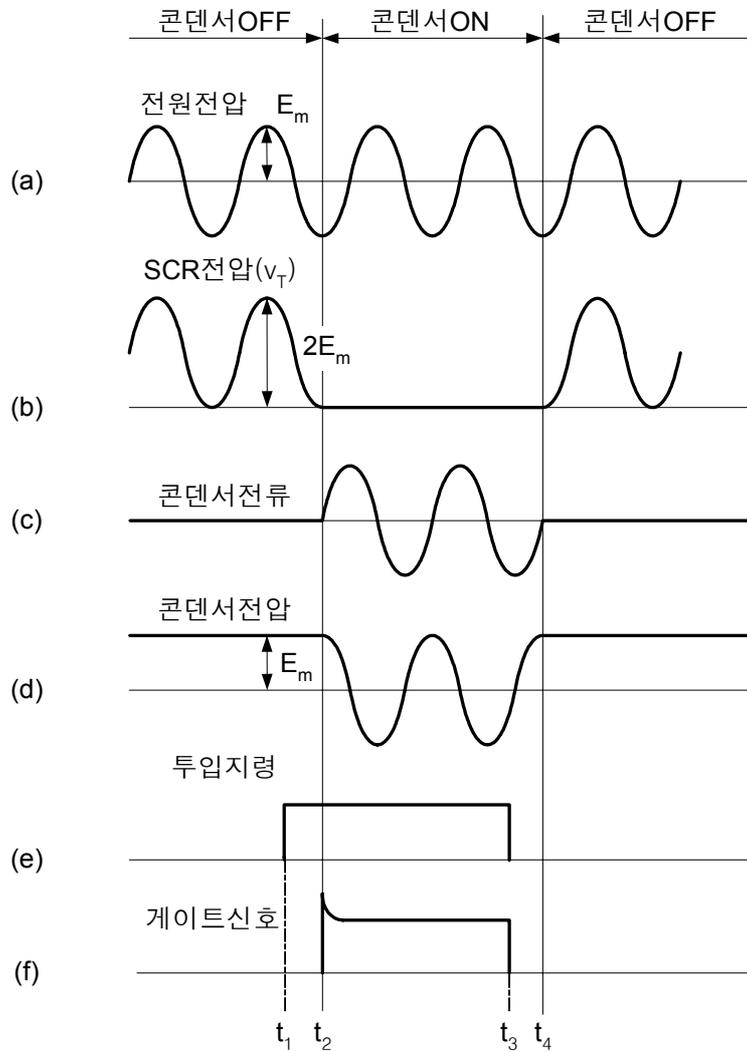


Fig. 2.5 The waveform of thyristor switched capacitor operation

Fig. 2.5(d)에 나타난 것과 같이 사이리스터-다이오드 역병렬 접속 스위치에서는 사이리스터가 오프일 때 다이오드를 통해서 콘덴서 C는 상전압 최고치 E_m 까지 충전되고 따라서 사이리스터 단자전압 v_T 는 식(2.5)가 된다.

$$v_T = E_m + E_m \sin \omega t \quad (2.5)$$

즉, $0 \sim 2E_m$ 의 순전압만 가해진다. 무효전력 ΔQ 가 제어회로의 설정치를 초과해서 Fig. 2.5의 시각 t_1 에서 콘덴서 투입 지령이 주어진다면 그 후의 $v_T=0$ 으로 된 시각 t_2 에서 사이리스터에 게이트 신호를 가하면 사이리스터가 점호해서 콘덴서가 계통에 접속되어져 진상전류가 Fig. 2.5(c)와 같이 사이리스터와 다이오드를 교번으로 통해 흐르게 된다. ΔQ 가 감소해서 시각 t_3 에서 투입지령이 소멸한다면 게이트신호를 가할 수 없고 그 후의 전류 자연영점 t_4 에서 콘덴서 전류가 제로로 되고 콘덴서는 계통에서 떨어진다. 이와 같은 방식으로서 사이리스터 단자전압이 제로위상에서 스위치가 닫혀 질 수 있기 때문에 과도현상이 발생되지 않고 콘덴서를 투입하는 것이 가능하다 또, 사이리스터의 게이트 신호를 제거하는 것에 의해 콘덴서 전류의 영점 통과와 과도현상 없이 콘덴서가 떨어진다.

사이리스터-사이리스터 역병렬 접속 스위치의 경우에 콘덴서는 최후에 도통한 사이리스터에 의해 결정되는 극성으로 충전시켜 놓고 투입지령이 주어지면 최후에 도통된 것은 반대 측의 사이리스터 점호에 의해 사이리스터가 투입되어진다. 양 사이리스터가 오프 되는 사이에는 콘덴서가 방전 저항을 통해서 방전하고 전압이 저하하기 때문에 최근의 전압

으로 하여 전압 최고치의 위상으로 단시간, 사이리스터를 매 사이클 1회 점호해서 충전하는 것을 행한다.

Fig. 2.5에서와 같은 사이리스터-다이오드 역병렬 접속으로는 콘덴서를 온, 오프하는 시간은 1상에서 1사이클 1번 뿐이므로 ΔQ 의 보상으로서 속응성이 결여되지만, 사이리스터-사이리스터 역병렬 접속에서는 1상에서 여러 개를 설치 해놓는다면 정, 부 어떤 반 사이클에서도 온, 오프가 가능하게 되어 속응성도 빨라진다. 사이리스터-다이오드 역병렬 접속을 해도 동등의 속응성이 얻어질 수 있다. 이 경우도 사이리스터-사이리스터 역병렬 접속과 같이 마지막으로 도통시킨 사이리스터를 기억시켜두고 반대극성의 사이리스터로 반드시 도통시켜야 하지만 사이리스터-사이리스터의 경우와 같이 충전은 필요 없다.

콘덴서 조정형 무효전력 보상장치의 가장 큰 장점은 손실발생부분이 없는 것과 콘덴서의 온, 오프 과도현상이 발생하지 않기 때문에 고조파를 발생시키지 않는 점이다. 그러나 무효전력의 조정이 단계적으로 있는 것과 사이리스터의 점호위상이 Fig. 2.5의 $v_T=0$ 의 위상으로 고정되어 있기 때문에 ΔQ 에의 추종성이 점점 느려지는 것이 단점으로 플리커 방지장치로서 더욱더 고속응성이 요구되는 아크로에서는 적용될 수 없지만 철강 밀, 용접기 등의 용도에는 적합하다.

2.3 리액터 조정형 무효전력보상장치

(1) 회로구성

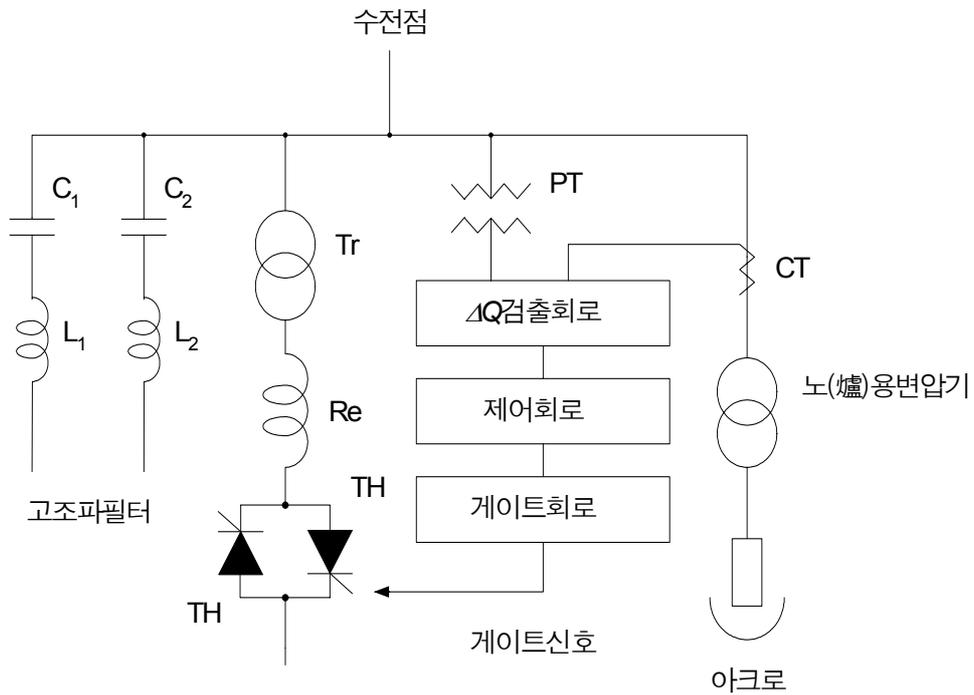


Fig. 2.6 Control circuit diagram of thyristor controlled reactor

이 방식의 대표적인 회로구성을 Fig. 2.6에 나타내었다. 아크로 등의 변동부하인 지상성분의 무효전력변동 ΔQ 에 대해 전압, 전류를 검출하고 이 무효전력변동을 상쇄하기 위하여 리액터 R_e 에 흐르는 전류를 사이리스터 TH로 조정한다. 이것으로 계통에서 본 무효전력변동은 억제시킬수

있으나 일정의 지상 무효전력을 가지므로 진상 콘덴서 C_1 , C_2 로 이것을 보상하고 있다. C_1 , C_2 에는 리액터 L_1 , L_2 가 직렬로 접속되어 있다. 이것은 리액터 R_e 에 흐르는 전류를 사이리스터로 위상제어 할 때 발생하는 고조파전류를 제거하도록 직렬공진형의 고조파 필터를 부착한 것이다.

콘덴서 조정형에 비해서 리액터 조정형은 고조파 필터를 필요로 하나 무효전력의 조정이 연속적으로 속응성이 풍부한 특징이 있다.

이 방식도 Fig. 2.7에 나타낸 것과 같이 리액터는 Y접속이든 Δ 결선이든 사용할 수 있고 이 전류는 각 상이 독립적으로 제어되기 때문에 불평형 부하에서도 보상이 가능하다.

사이리스터 전류조정이 무효전력변동분인 ΔQ 에 고속으로 응답하기 위하여 정, 부 반파에 대하여 독립적으로 이루어 질 수 있도록 사이리스터-사이리스터 역병렬 접속으로 제한한다.

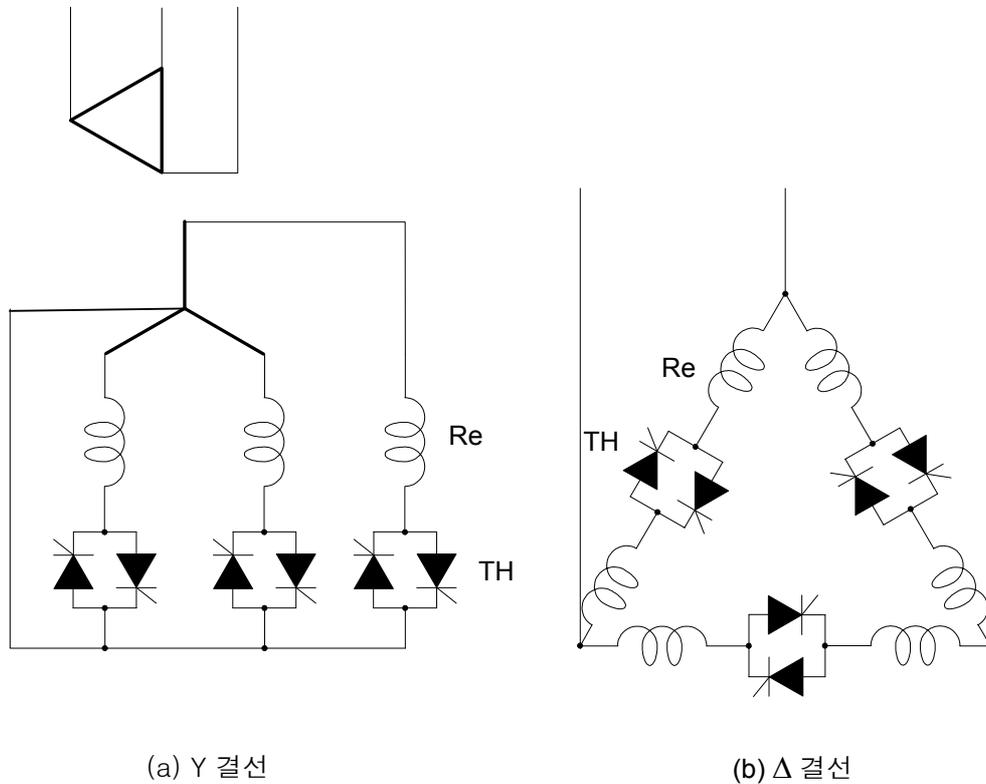


Fig. 2.7 Three phase connection of a thyristor controlled reactor

(2) 동작원리

Fig. 2.8은 리액터 조정형 플리커 방지장치의 무효전력의 흐름을 나타내며, Fig. 2.9는 보상동작의 개념도이다. 지상의 무효전력성분 Q_L 인 부하가 Fig. 2.9(a)와 같이 변동되면 사이리스터 위상제어로 플리커 방지장치 리액터 R_e 에 흐르는 전류를 제어한다. 그리고 R_e 에 의한 지상 무효전력 Q_1 을 Q_L 의 변동에 따라 상쇄되도록 Fig. 2.9(b)처럼 변화시킨다. 따

라서 $Q_L + Q_1$ 은 거의 일정하게 된다. 여기에 병렬 콘덴서 C 에서는 일정한 진상 무효전력 Q_2 를 Fig. 2.9(c)에 나타낸 것처럼 발생된다.

플리커 방지 장치에서 발생하는 무효전력 Q_C 는 $Q_1 + Q_2$ 이기에 Fig. 2.9(d)와 같이 부하의 지상 무효전력성분은 진상 무효전력성분으로 되고 전원측에서는 $Q_S = Q_C + Q_L$ 흐르기 때문에 $\Delta V = X \cdot \Delta Q$ 에서의 ΔQ 가 억제되어서 플리커 ΔV 가 억제된다.

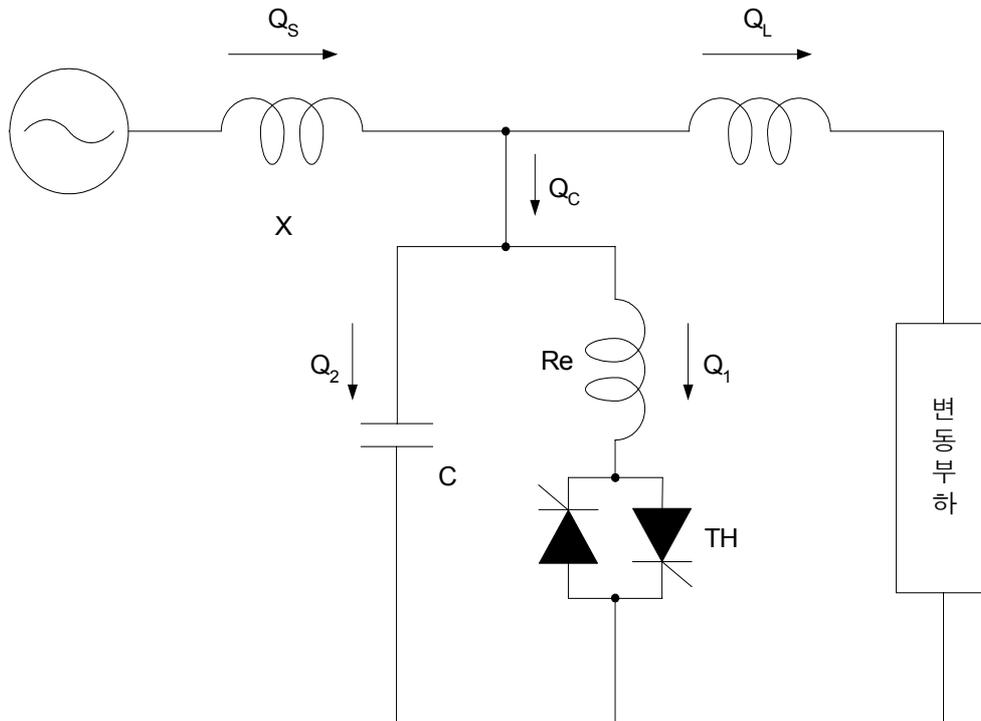


Fig. 2.8 Reactive power flow of a thyristor controlled reactor

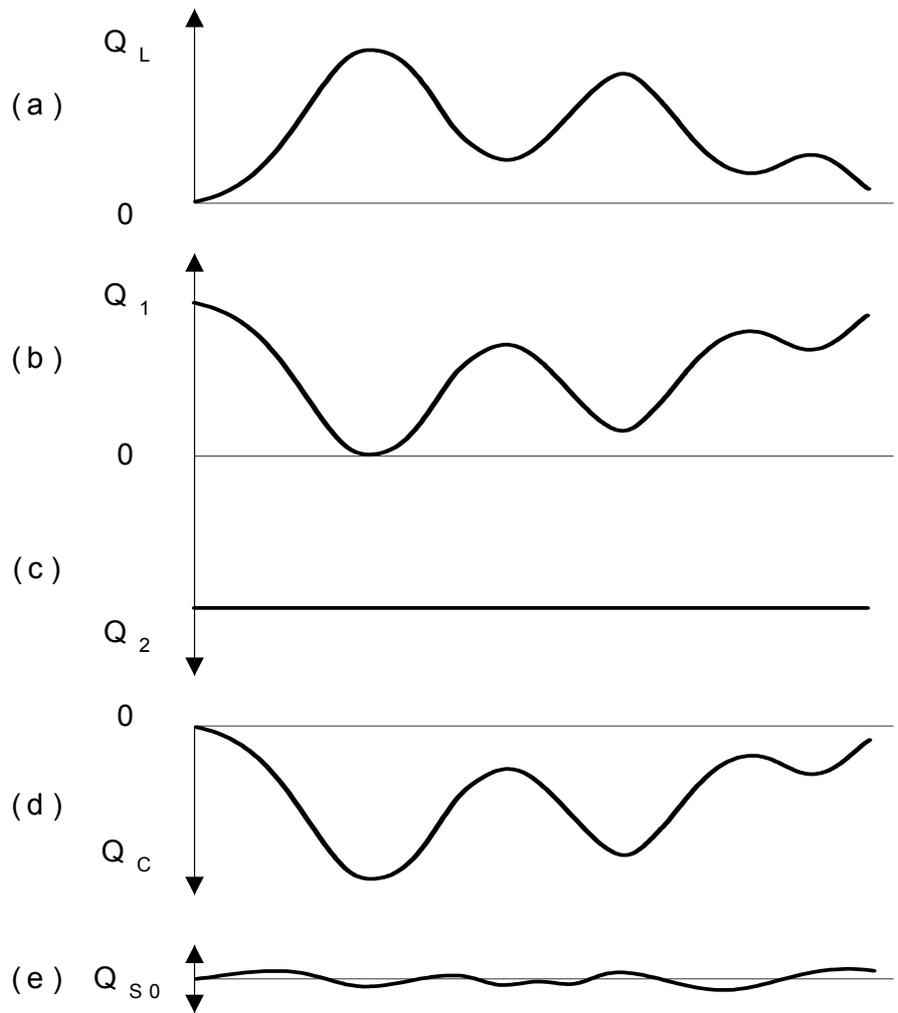


Fig. 2.9 Principle of a thyristor controlled reactor

사이리스터 위상제어의 리액터 지상 무효전력조정은 다음과 같다. Fig. 2.10회로에서 사이리스터 TH₁, TH₂가 없다고 한다면 리액터 R_e의 전류 I_L은 교류전원전압 E에서 위상이 90° 지연된 정형파로 된다. 사이리스터가 없다고 가정하여 사이리스터가 연속 온 하고 있다고 생각해° 된다. 그 이유는 TH₁에는 전압 E의 정반파 90°, TH₂에는 반파 90°의 위상으로 매 사이클마다 게이트 신호를 줄 수 있다. 이 때의 점호 위상 α = 0°이다. 점호위상 각을 0° 에서 점점 크게 한다면 Fig. 2.11에 나타낸 것 같이 I_L은 최고치이고 폭은 점점 감소하여 α = 90°에서는 0으로 된다. I_L의 파형은 전압 E의 180°만 본다면 좌우대칭으로 다음 식으로 표현된다.

$$i_L = \frac{E_m}{\omega L} (\sin\theta - \sin\alpha) \quad (2.6)$$

여기서 정현파 $\frac{E_m}{\omega L} \sin\theta$ 를 크기 $\frac{E_m}{\omega L} \sin\alpha$ 로 자른 것으로 되기 때문에 고조파를 함유하고 있다. 그리고 α를 연속적으로 변화시키면 리액터의 리액턴스에 의해 플리커 방지장치에 발생하는 지상 무효전 (Fig. 2.8의 Q1)을 얻을 수 있다는 것을 알 수 있다.

기본파 성분 이외의 고조파 전류는 전원 측에 유출이 되지 않도록 진상 콘덴서(Fig. 2.8의 C)를 고조파 필터로 해서 구성한다. 주요 고조파는 리액터 전류가 3상 평형으로 제어 한다면 대부분은 제5차 조파 이상이다. 그러나 실제의 아크로 등은 현저한 불평형 부하이기 때문에 이것을 보상하기 위한 차수로는 2차, 3차, 4차, 5차, 7차, 11차, 13차 등으로 되고, 7차 정도는 직렬 공진형 필터, 그 이상에 대해서는 광대역형 하이패스필터를 이용할 수 있다. Fig. 2.12는 사이리스터 위상제어의 대표적인 예이다.

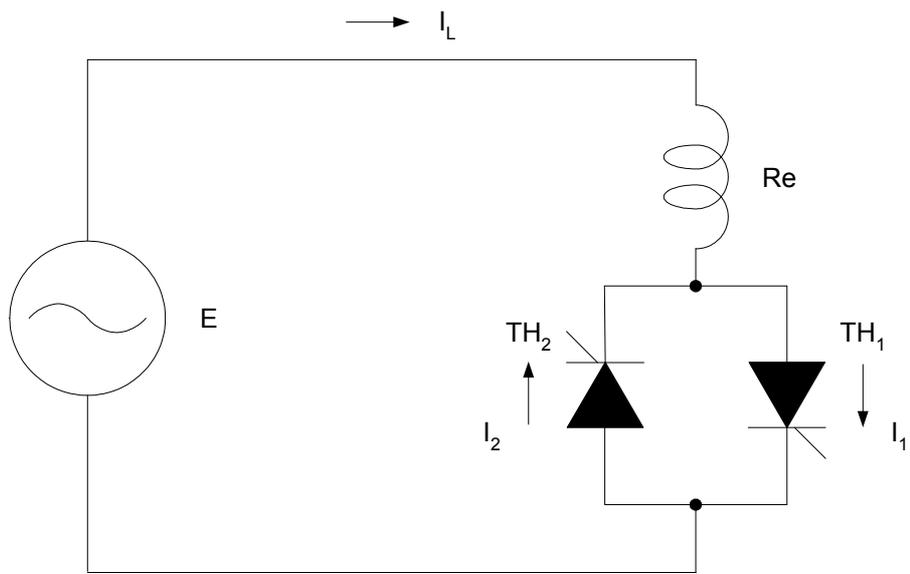


Fig. 2.10 Current control diagram using thyristor

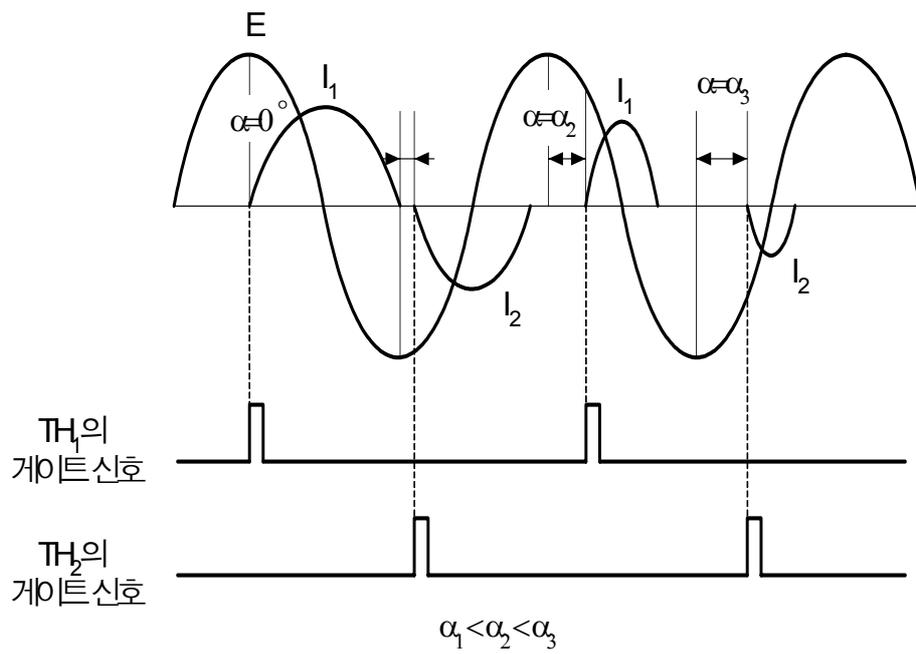


Fig. 2.11 Relation between gate trigger and reactor current

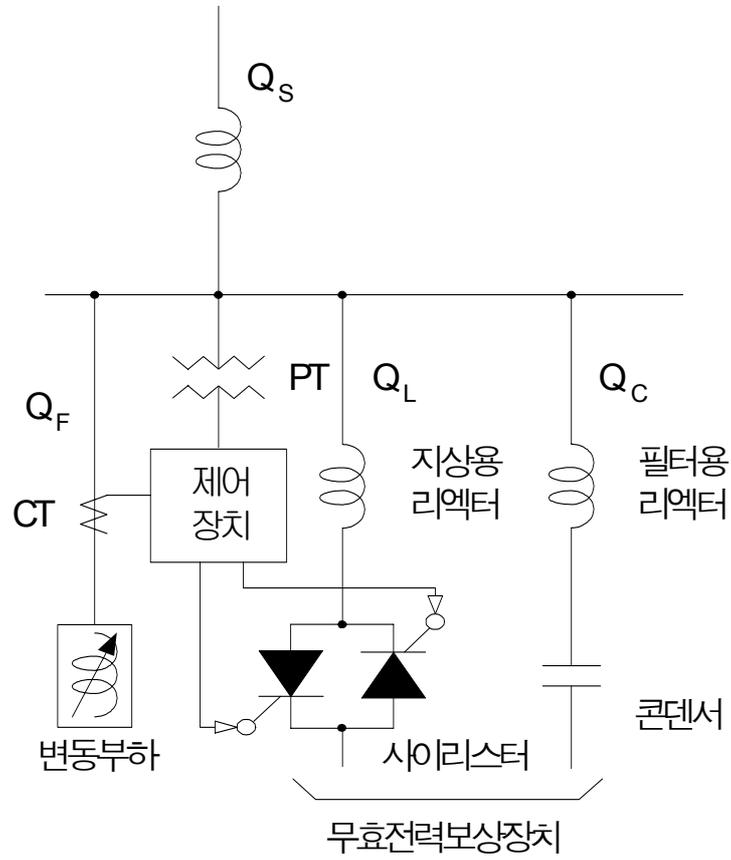


Fig. 2.12 Control circuit diagram of thyristor controlled reactor

2.4 자려식 무효전력보상장치

현재 실용화 되고 있는 사이리스터식 무효전력보상장치는 전절에서 서술한 콘덴서 조정형과 리액터 조정형의 것이 대부분이지만 전자는 진상무효전력을 단계적으로만 조정가능하고 후자는 사이리스터 장치자체로 지상무효전력만 조정하기 때문에 진상무효전력조정을 위해서는 콘덴서와 병렬로 조합시켜 사용할 필요가 있다. 이러한 문제를 해결하기 위해 자려식 무효전력보상장치는 사이리스터 변환장치의 자체 제어로 진상 무효전력에서 지상 무효전력까지 연속적으로 조정 가능하도록 한 것이다. 이것은 자려 전류(轉流)식 사이리스터 변환장치를 사용한다.

(1) 전압형 무효전력보상장치

Fig. 2.13에 전압형 자려 전류(轉流)식 인버터를 사용한 무효전력 조정 장치의 회로구성을 나타내었다. 이것은 무효전력 보상대상이 되는 부하와 병렬로 인덕턴스(L)을 삽입한 후 전압원으로 만든다. 그리고 여기에 전압형 인버터를 계통과 같이 접속하고 인버터의 출력전압의 기본파를 계통전압에 동기하여 그 크기를 변화시키는 것에 의해 계통으로 진상 또는 지상의 무효전력을 공급하는 것이 된다. Fig. 2.14는 그 원리인 등가 회로(기본파에 관한 등가회로)와 전압·전류의 기본파 벡터도를 나타낸 것이다. 인버터 출력전압(기본파) V_c 를 계통전압 V_s 보다 크게 한다면 인버터 측에서 계통으로 지상무효전력을 공급한다. 즉, 계통에서 진상무효전력을 가진다. 또, V_c 를 V_s 보다 작게 한다면 역으로 인버터 측에서 계통으로 진상 무효전력을 공급하는 것이 가능하게 된다.

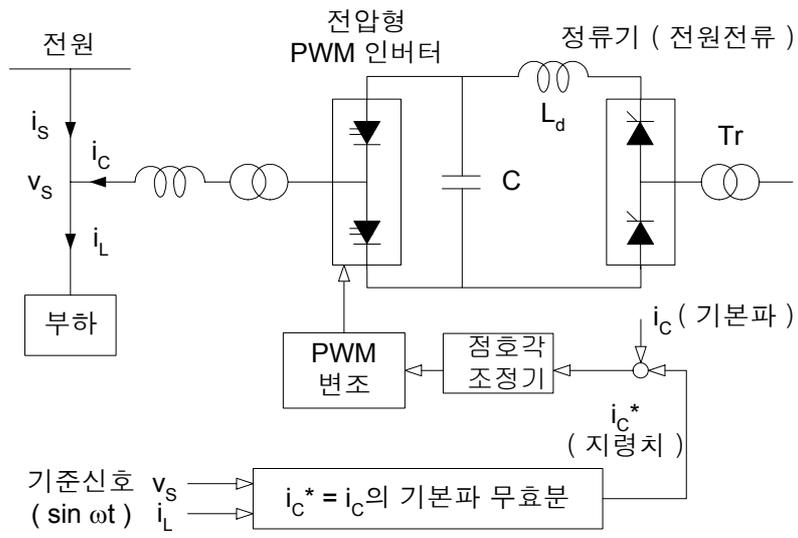
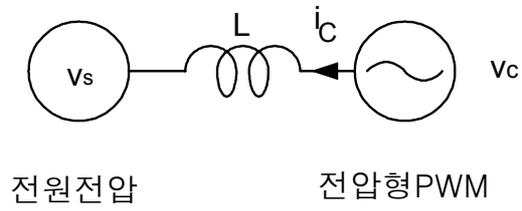
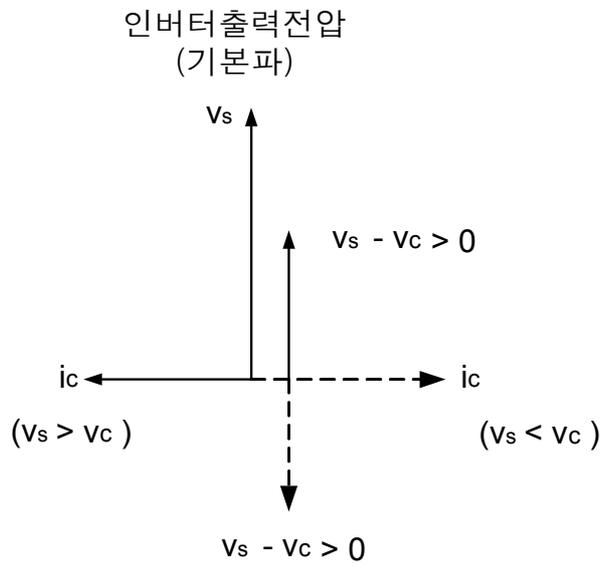


Fig. 2.13 Circuit diagram of voltage source type SVC



(a) Equivalent circuit



(b) Vector diagram

Fig. 2.14 Equivalent circuit and vector diagram of a voltage source SVC

(2) 전류형 무효전력보상장치

Fig. 2.15는 전류(電流)형 자력 전류(轉流)식 인버터를 이용한 무효전력보상장치의 회로구성 예를 나타내었다. 이것은 일반적인 정류기와 전류(電流)형 자력 전류(轉流)식 인버터 직류측이 공통의 직류 리액터에 의해 단락되어져 있다. 정류기는 위상 제어각 $\alpha \simeq 90^\circ$ 까지, 인버터는 $\alpha \simeq -90^\circ$ 까지 운전한다. 이러한 교류측은 계통에 병렬로 접속하여 구성한다. 정류기가 가지는 지상전류(i_N)와 인버터가 가지는 진상전류(i_F)의 대소 관계를 변화시킴으로 합성전류(i_C)가 늦은 것이 빠르게 되도록 제어한다. 이와 같이 나타낸 것이 Fig. 2.16으로 $|i_N| > |i_F|$ 의 경우는 i_C 는 느려지고, 그 반대의 경우는 i_C 는 빨라지게 된다. 이 그림에서 기본파 전류 관계만을 나타내었지만 실제로는 정류기 및 인버터의 전류는 계단파형으로 되기 때문에 고조파가 함유된다. 이 고조파는 변환장치를 다중화 하는 것에 의해 저감하는 것이 가능하다. 이 방식에서는 $I_d = I_{dN} + I_{dF}$ 가 일정하게 유지되므로 I_{dN} , I_{dF} 의 대소 관계가 변하도록 제어함으로써 직류 리액터에 흐르는 전류를 변화시키지 않고 무효전력조정이 가능하다. 따라서 무효전력제어의 속응성이 높은 장점이 있다.

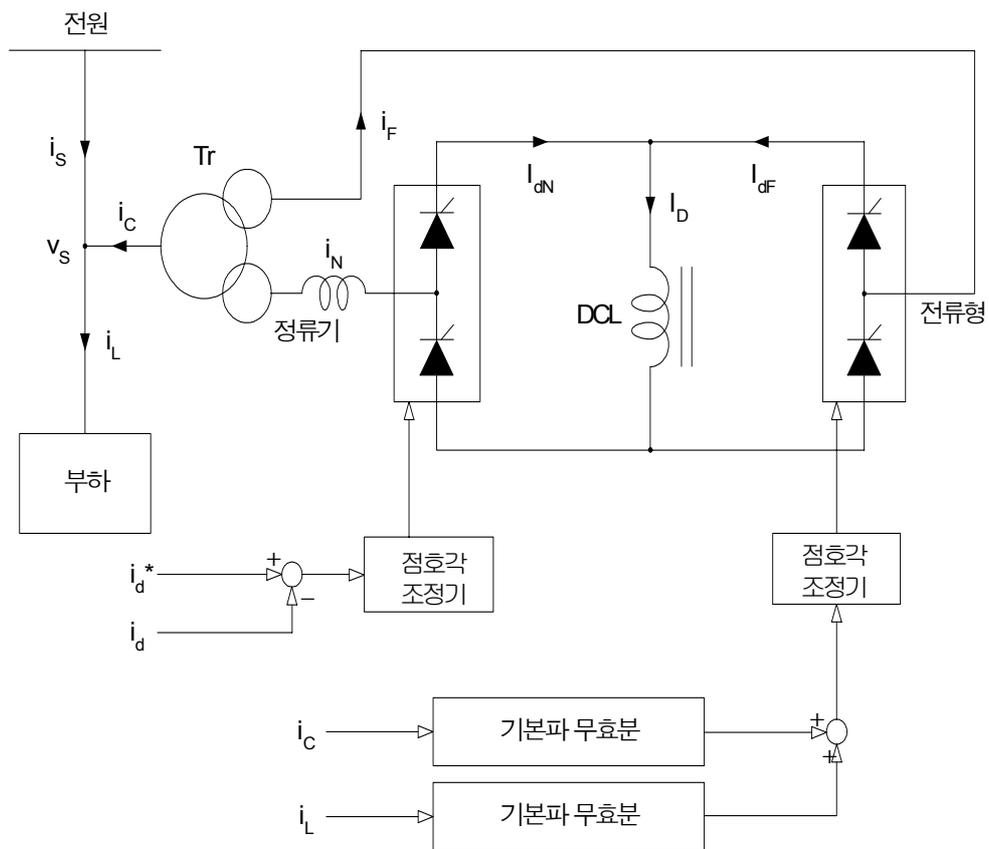


Fig. 2.15 Circuit diagram of current source type SVC circuit

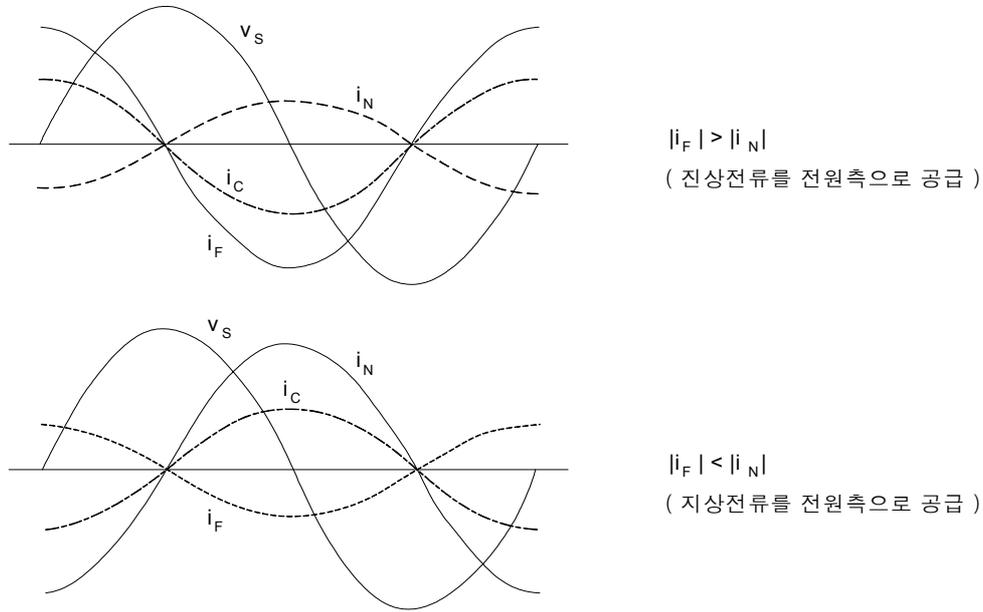


Fig. 2.16 Principle of a current source type SVC operation

(3) 액티브 필터

이상에서 설명한 자력 전류식 무효전력보상장치는 주로 기본파 무효전력 보상을 목적으로 하는 것이지만 사이리스터 변환장치를 이용한 기본파 무효전력 이외에 고조파도 보상하는 것으로 종래의 LC등의 수동소자를 이용한 필터에 반해 능동소자를 이용한 필터의 의미로 특히 액티브 필터라고 한다.

Fig. 2.17은 이와 같은 보상장치의 일례로 부하전류에서 그 기본파 유효분을 빼고 부하전류의 기본파 무효분과 고조파분을 합산하여 자력전류식 PWM 인버터에 의해 그것을 없애는 보상전류(i_C')를 만들어 출력하

고, 이 보상전류를 계통에 주입하는 것이다. 그림에서 출력필터는 펄스폭 변조된 전류의 고조파 성분을 소거하고 목표치에 근사한 보상전류(i_c)를 얻기 위한 것이다. Fig. 2.18은 각부의 파형을 나타낸 것이다.

자려 전류식 사이리스터 변환장치는 이상에서 설명한 것 이외에도 각종회로 방식의 것이 연구되고 있으며, 이후 고속 대용량 반도체 소자의 발전과 전류회로의 기술향상에 의해 실용화 연구가 한층 더 활발히 될 것으로 예상된다.

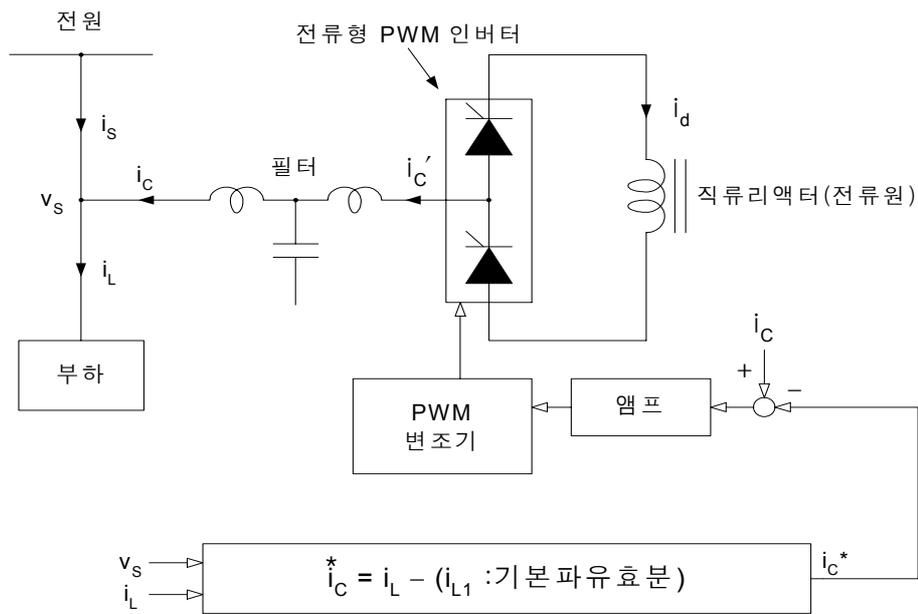


Fig. 2.17 Circuit diagram of an active filter control

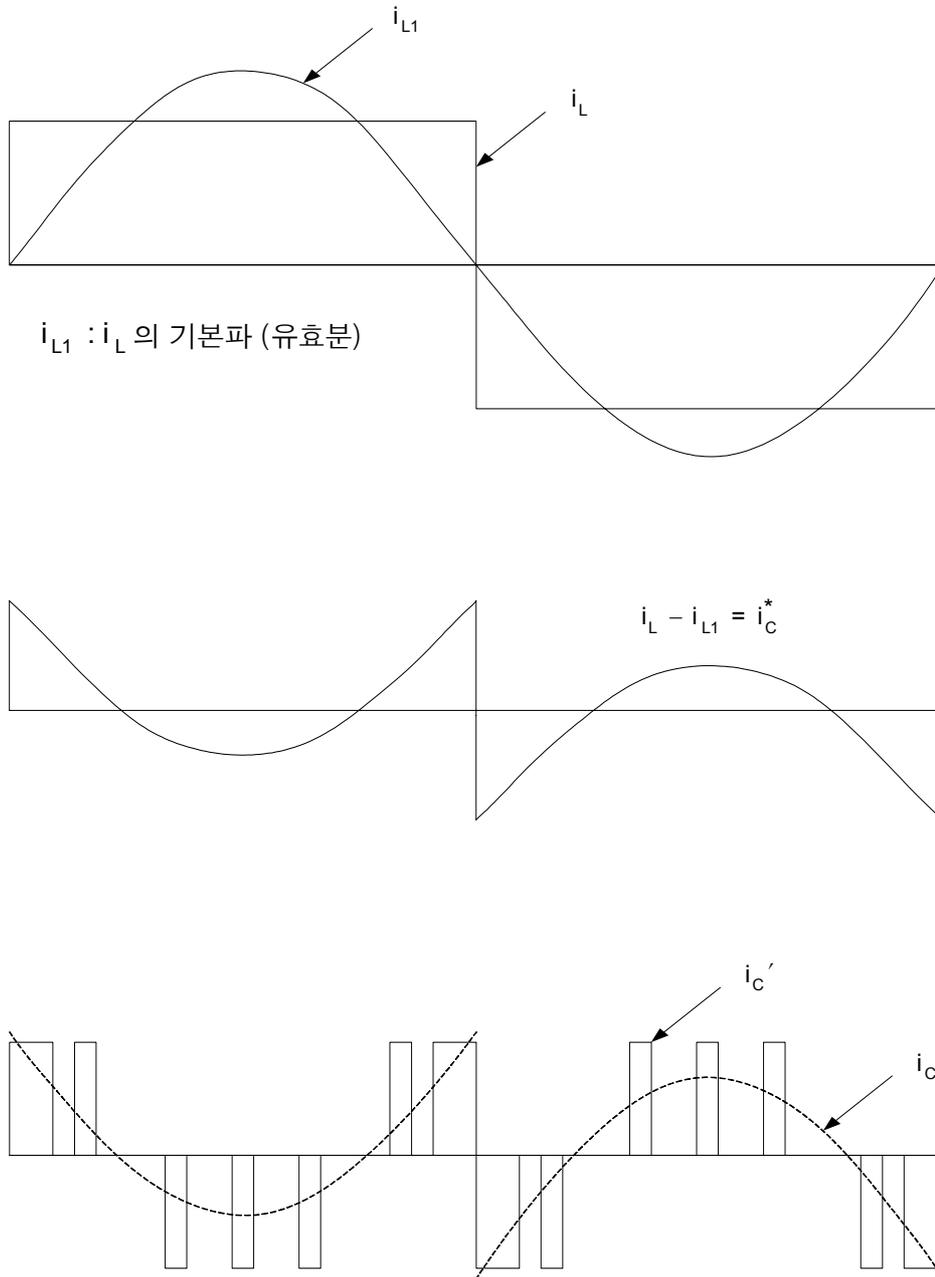


Fig. 2.18 Principle of an active filter

2.5 무효전력제어방식

2.5.1 dq좌표방식

Fig. 2.19는 자력식 SVC의 대표적인 dq 좌표방식의 제어블록도이다. 이 방식에서는 수전단 전압과 출력전류를 회전좌표계인 dq 좌표상에서 3상/2상 변환시켜서 제어하고 있다. 즉, 무효전류와 유효전류는 직교하고 있으므로 계통전압을 일정하게 유지하기 위해 무효전력제어계(d축 전류 제어계)와 직류 캐패시터전압을 일정하게 유지하는 유효전력제어계(q축 전력제어계)로 나누어 제어한다.

무효전력제어계에서는 수전단 전압의 진폭 V_{AMP} 와 기준전압 V_{AMP}^* 의 오차를 입력받아 PI제어에 의한 무효전류 지령값 i_D^* 를 만든다. 유효전력제어계에서는 직류캐패시터전압 V_{dc} 와 기준전압 V_{dc}^* 의 오차를 입력받아 PI제어에 의한 유효전류지령값 i_Q^* 를 만든다. 그리고 dq 좌표변환시킨 자력식 SVC의 출력전류를 각 전류지령값에 추종시켜 전압지령값을 만든다. 이렇게 해서 얻어진 전압지령값을 2상/3상 변환시켜 변환기의 출력전압지령값 v_{SVG}^* 로 한다.

계통전압이 큰 폭으로 떨어지는 것과 같은 큰 외란시에 자력식 SVC의 출력전류가 반도체 스위칭 소자의 연속운전 전류 허용값을 초과하는 경우에는 직류캐패시터 전압일정 제어계에서의 전류지령값 i_Q^* 를 우선하고, 무효전력제어계에서의 전류지령값 i_D^* 에 제한을 가해 출력전류가 허용값을 초과하지 않도록 하여 과전류보호에 의한 동작정지가 발생하지

않도록 함과 동시에, 계속 연속운전이 가능하도록 제어한다.

이 dq 좌표방식은 제어시스템이 복잡하고, 고정밀도, 고효율화의 문제가 있다. 또한, 기존의 제어회로 연산은 2축 좌표변환과 그 역변환을 필요로 하고, 3상 전압전류에서 직접적인 연산방식에 비해 제어회로가 복잡하다.

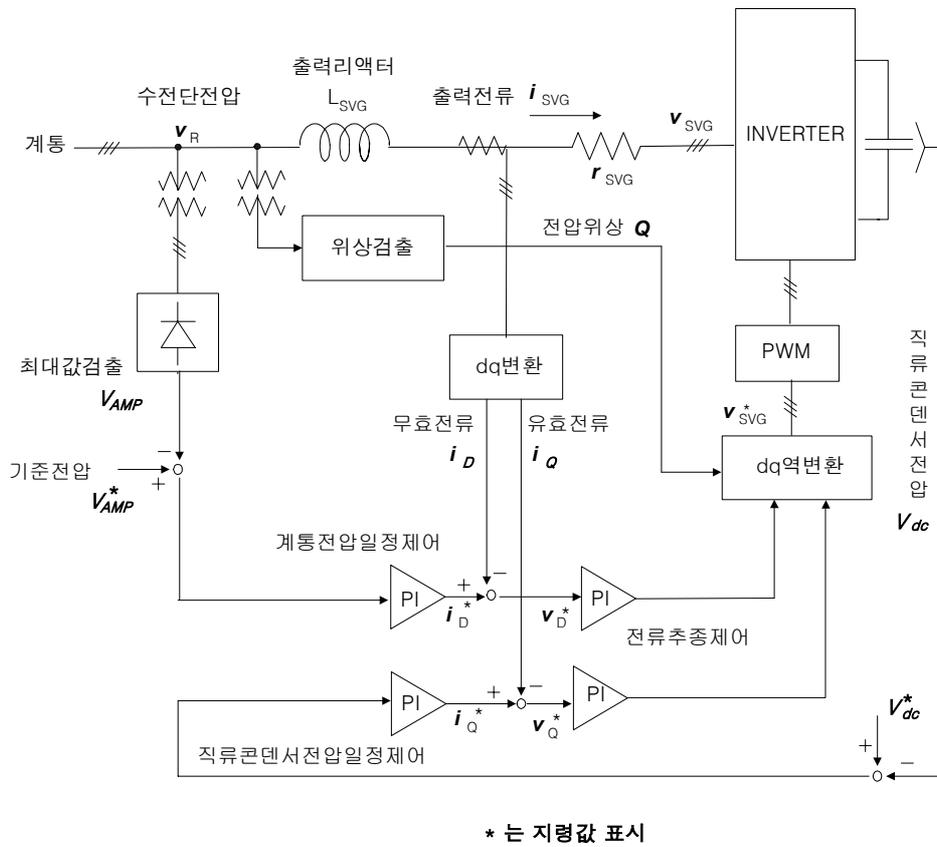


Fig. 2.19 Control block diagram of dq coordinates mode

2.5.2 VQ 벡터제어방식

전압형 인버터를 구성요소로 하는 자력식 SVC는, 계통사고시의 과전류억제를 위해 응답이 빠른 전류제어계가 필요하다. 본 방식은 계통의 교류전압과 교류전류에서 순시실전력과 순시허전력을 필요로 하고, 이것을 이용해서 VQ벡터제어를 한다.

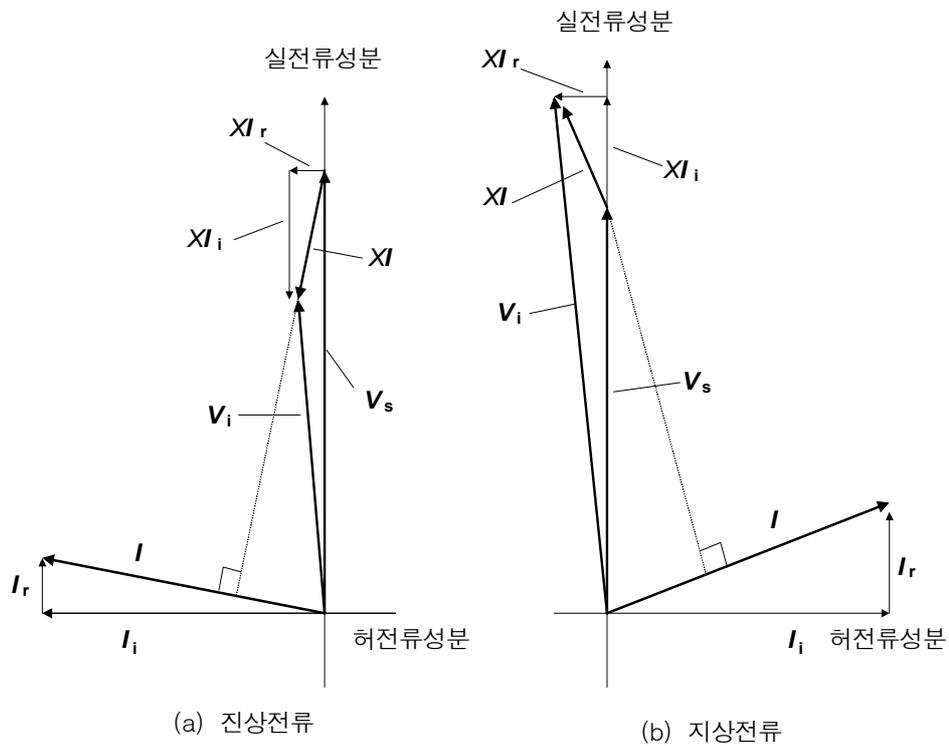


Fig. 2.20 Inverter voltage · current vector diagram

Fig.2.20에 인버터의 전압·전류 벡터도를 나타낸다. 여기서, 간단히 하기 위해 인버터의 저항분은 무시하고, 벡터도는 보기 쉽도록 하기 위해 전류벡터위상을 약간 비켜 그린다. V_s , V_i 는 전원 및 인버터의 전압벡터, I 는 인버터의 전류벡터, I_r 은 전류벡터의 실전류성분, I_i 는 전류벡터의 허전류성분, X 는 변압기의 임피던스이다. 전류를 인버터에서 교류계통의 방향으로 한다면 다음 관계식이 성립한다.

$$V_i = V_s + jX I \quad (2.7)$$

$$I = I_r + I_i \quad (2.8)$$

$$X I = X I_r + X I_i \quad (2.9)$$

교류전압 V_u , V_v , V_w 및 교류전류 I_u , I_v , I_w 를 $\alpha\beta$ 변환한다면 다음과 같은 순시실전력 P , 순시허전력 Q 가 얻어진다.

$$P = V_\alpha I_\alpha + V_\beta I_\beta \quad (2.10)$$

$$Q = V_\alpha I_\beta - V_\beta I_\alpha \quad (2.11)$$

P, Q에서 I_r , I_i 는 다음 식으로 주어진다.

$$I_r = \frac{P}{V} \quad (2.12)$$

$$I_i = \frac{Q}{V} \quad (2.13)$$

여기서

$$V = \max(|V_u|, |V_v|, |V_w|, |V_{uv}|, |V_{vw}|, |V_{wu}|) \quad (2.14)$$

제어회로에서는 식(2.7)의 관계가 성립하는 I_r , I_i 를 제어한다. Fig. 2.21에 제어 블록도를 나타낸다.

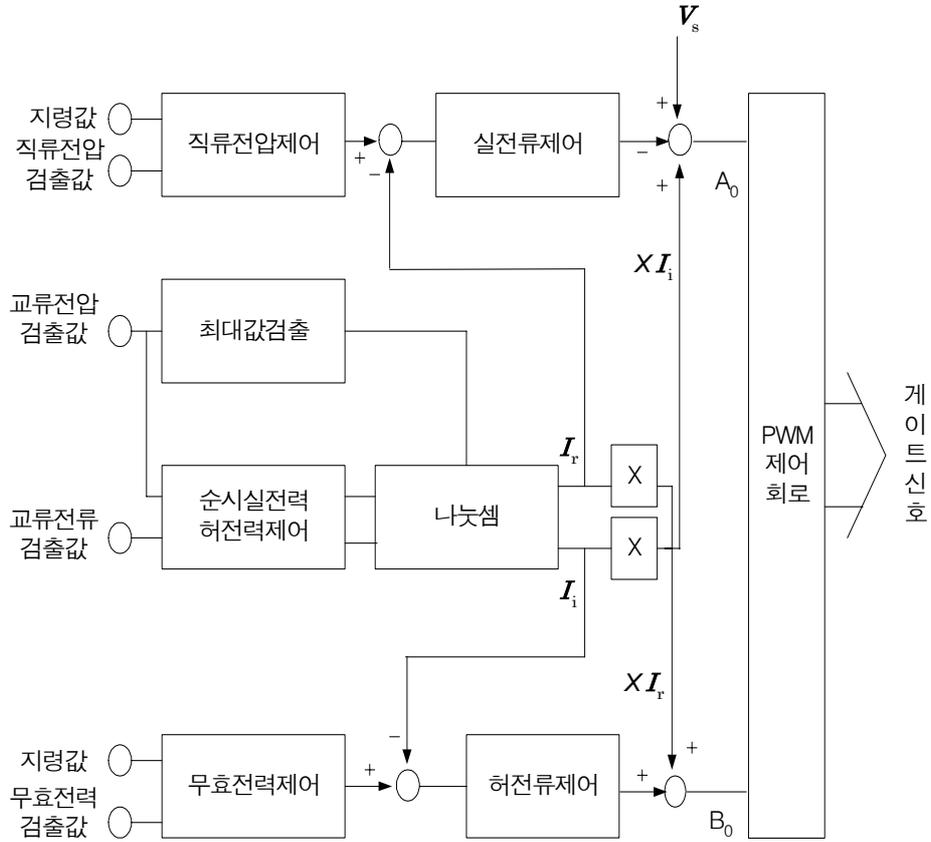


Fig. 2.21 Control block diagram of VQ vector control mode

실전류 및 허전류 제어회로의 지령값은 각각 직류전압제어회로와 무효전력제어회로의 출력으로 구성되고 있지만, 예로서 허전류 제어회로의 지령값은 계통전압일정제어회로의 출력으로 주어질 수 있으며, 이 경우는 계통전압이 일정하게 되도록 무효전력이 제어된다.

Fig. 2.20의 벡터도에서 I_r , I_i 에 변압기의 임피던스 X 를 곱해서 임

피턴스강하를 계산하고, XI_r 은 허전류제어회로의 출력, XI_i 는 실전류 제어회로의 출력에 전원전압 V_s 와 같이 그림에 나타낸 것처럼 더해진다. 또, 실전류제어회로와 허전류제어회로의 출력 A_0 , B_0 는 PWM 제어회로에서 식(2.15), (2.16)에 의해 합성된 진폭지령 k 와 위상지령 θ 로 만들어진다. 이 지령을 기본으로 하여 변조파와 반송파(삼각파)가 제어되어지고, 2개의 파형의 크기비교에 의해 3상 브릿지로 결선되어진 게이트 펄스신호가 만들어진다. 인버터에서는 이 펄스신호에 의해서 전압 V_i 가 얻어진다.

$$k = \sqrt{A_0^2 + B_0^2} \propto V_i \quad (2.15)$$

$$\theta = \tan^{-1} (A_0 / B_0) \quad (2.16)$$

$$A_0 = V_s + XI_i \quad (2.17)$$

$$B_0 = XI_r \quad (2.18)$$

이 방식과 dq 좌표방식을 비교한다면 다음과 같이 된다. 먼저 수전단 전압을 다음 식과 같이 나타낸다.

$$V_u = V \sin \omega t$$

$$V_v = V \sin \left(\omega t - \frac{2\pi}{3} \right)$$

(2.19)

$$V_w = V \sin \left(\omega t + \frac{2\pi}{3} \right)$$

이것을 $\alpha\beta$ 변환한다면 다음과 같이 된다.

$$V_\alpha = \frac{3}{2} V \sin \omega t$$

$$V_\beta = \frac{3}{2} V \cos \omega t$$

(2.20)

식(2.10), (2.11)을 행렬로 나타내면 다음 식과 같다.

$$\begin{pmatrix} P \\ Q \end{pmatrix} \equiv \begin{pmatrix} V_\alpha & V_\beta \\ -V_\beta & V_\alpha \end{pmatrix} \begin{pmatrix} I_\alpha \\ I_\beta \end{pmatrix}$$

(2.21)

식(2.21)에 식(2.20)을 대입하면 다음과 같은 관계가 얻어진다.

$$\begin{pmatrix} P \\ Q \end{pmatrix} \equiv \frac{3}{2} V \begin{pmatrix} \sin \omega t & \cos \omega t \\ -\cos \omega t & \sin \omega t \end{pmatrix} \begin{pmatrix} I_\alpha \\ I_\beta \end{pmatrix}$$

(2.22)

식(2.22)를 식(2.14)의 V 로 나누면 I_α, I_β 에서 I_r, I_i 를 구하는 관계식을 얻을 수 있다. 이 관계식은 I_α, I_β 에서 I_d, I_q 을 구하는 관계식과 일치한다. 따라서 VQ 벡터제어방식은 순시 실전력과 순시 허전력에서 직류량으로 변환하는 dq 좌표변환 행렬을 구해 제어하고 있는 것으로 된다. 이처럼 VQ 벡터방식은 계통의 전압위상을 사용한 dq 좌표변환을 할 필요가 없으므로 제어회로가 간단하게 되는 잇점이 있다.

2.5.3 순시전력 지령값에 의한 무효전력제어

2.5.3.1 벡터도

Fig. 2.22는 제안하는 자력식 SVC의 제어방식을 이용한 시뮬레이션회로이다. 자력식 SVC를 모델로 해서, 교류측은 출력리액터와 변환기가 소비하는 손실분에 상당하는 등가저항 r_{SVC} 와 가변전압원 V_{SVC} 를 이용해서 나타내고, 직류측은 캐퍼시터에 유입하는 전류를 스위칭함수를 이용하여 나타낸 가변 전류원으로 모델링을 했다. L_{SVC} , C 는 각각 자력식 SVC의 출력리액터, 직류 캐퍼시터이다.

계통측은 무한대모선전압 V_s 로 나타내고, L, r 은 송전선의 인덕턴스와 저항분, R 은 부하저항을 나타낸다. 또, 자력식 SVC의 설치 점의 수전단 전압을 V_R 로 한다.

제안하는 방식을 이용한 회로에서는, 변환기의 손실분 뿐만 아니라 출력리액터 L_{SVC} 의 손실분도 변환기내부에 포함하여 사용한다. Fig. 2.22의

점 A에 있어서 전압이 변환기의 출력전압인 것으로 정의하고, V_{SVC} 는 변환기를 모델링 한 가변전압원의 출력전압을 의미한다. 또, 출력리액터 L_{SVC} 의 저항분은 일정하지만, 변환기의 스위칭 손실이나 스너버 손실은 그 동작상태에 따라 변한다. 본 논문에서는 양자를 통합하여 손실저항 r_{SVC} 로 정의한다. 또, 가변전압원의 출력전압 V_{SVC} 는 제어계에 의해 만들어지는 출력전압지령값 V_{SVC}^* 와 같은 것으로 한다. 이때 스위칭함수는 다음과 같이 나타낸다.

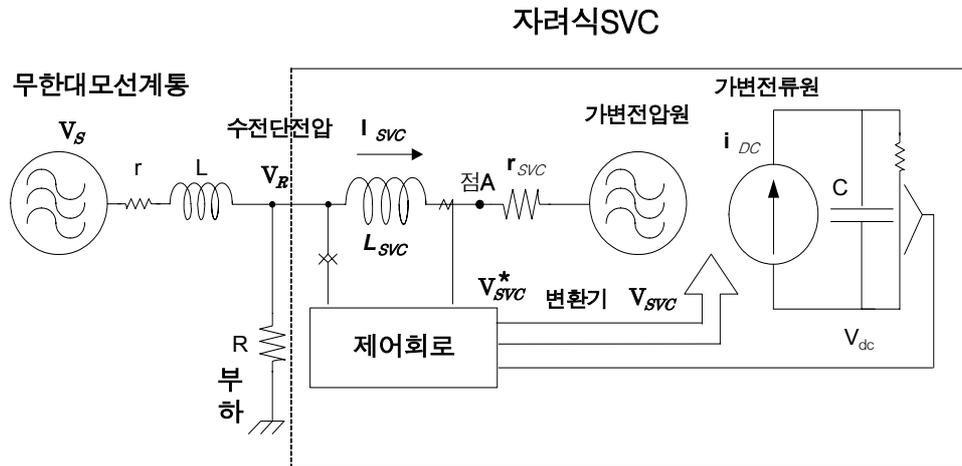


Fig. 2.22 Simulation circuit

$$s_u = \frac{2 V_{SVCu}^*}{V_{DC}^*}, \quad s_v = \frac{2 V_{SVCv}^*}{V_{DC}^*}, \quad s_w = \frac{2 V_{SVCw}^*}{V_{DC}^*} \quad (2.23)$$

이것을 이용해서 직류측의 전류원 i_{DC} 는

$$i_{DC} = s_u i_u + s_v i_v + s_w i_w$$

(2.24)

로 나타낸다. 여기서 V_{DC} 는 직류 캐패시터의 기준전압, i_u , i_v , i_w 는 자려식 SVC의 u, v, w상의 출력전류이다.

Fig. 2.23에 이 시뮬레이션회로에 있어서 자려식 SVC의 각 동작상태에 따른 공간좌표상의 전압과 전류의 관계를 나타낸다. 수전단전압 V_R 에 대해서 자려식 SVC의 변환기를 모델링한 가변전압원의 출력전압벡터 V_{SVC} 로 정한다면 리액터동작일 때는 지상의, 콘덴서동작일 때는 진상의 출력전류 I_{SVC} 가 흐른다.

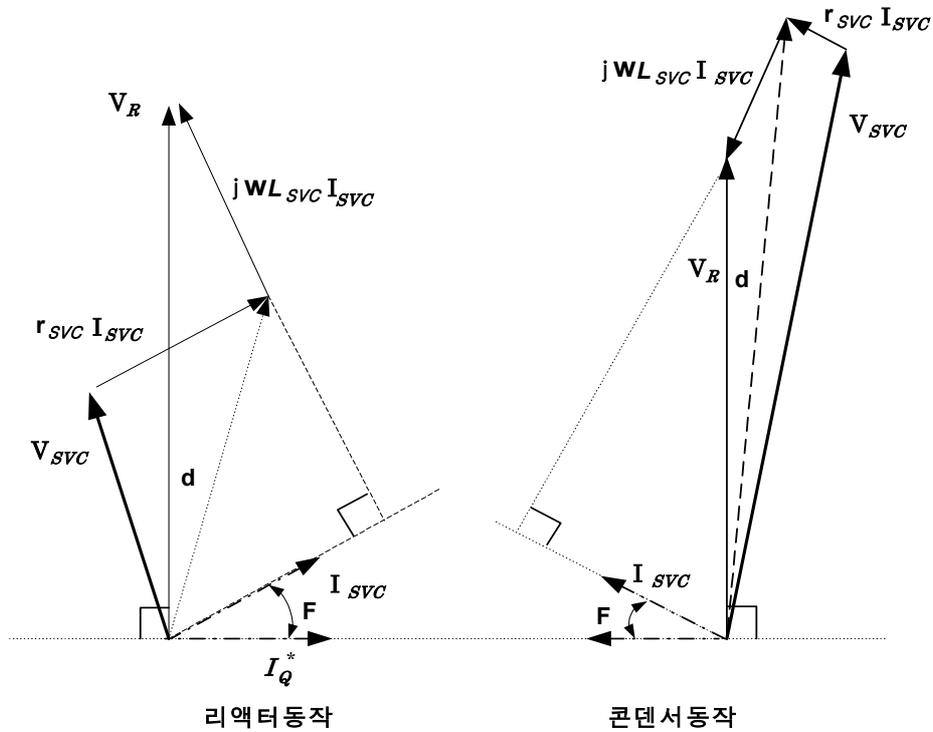


Fig. 2.23 Schematic diagram of vector

이 때 출력리액터 L_{SVC} 에는 $j\omega L_{SVC} I_{SVC}$ 로 나타내어지는 전압이 걸리고, 손실저항 r_{SVC} 에는 $r_{SVC} I_{SVC}$ 로 나타내어지는 전압이 걸린다.

자려식 SVC는 직류측에 독립전원을 가지지 않고, 출력리액터의 손실과 변환기의 스위칭 손실 등에 의해 발생하는 직류콘덴서 전압강하를 보상하기 위해서 변환기출력전압의 위상을 조정하며, 계통에서 직류측으로 유효전력을 공급할 필요가 있다. 여기서 변환기 출력전압(Fig. 2.22의 점 A에 있어서 전압)의 위상을 수전단 전압 V_R 보다 지연시킴으로써 손실저항 r_{SVC} 에서 소비되는 유효전력을 계통측에서 공급하게 된다.

제안하는 자력식 SVC의 제어방식은 수전단 전압 V_R 을 일정하게 유지하는 것을 목적으로 하고, Fig. 2.23에 나타낸 벡터도를 기본으로 해서 무효분 전압지령값, 유효분 전압지령값을 만든다. 즉, 자력식 SVC의 출력리액터의 전압강하분 $j\omega L_{SVC} I_{SVC}$ 에 대해서 무효분 전압지령값 $V^*_{La\beta}$ 를, 손실분의 전압강하분 $r_{SVC} I_{SVC}$ 에 대해서 유효분 전압지령값 $R^* I^*_{Pa\beta}$ 를 Fig. 2.24와 같이 전압벡터를 만든다. 따라서 Fig. 2.22에 있어서 가변전압원의 전압지령값 $V^*_{SVC\alpha\beta}$ 는 다음 식과 같이 수전단 전압 $V_{Ra\beta}$ 에 무효분 전압지령값 $V^*_{La\beta}$ 와 유효분 전압지령값 $R^* I^*_{Pa\beta}$ 를 더해서 얻는다.

$$V^*_{SVC\alpha\beta} = V^*_{La\beta} + R^* I^*_{Pa\beta} + V_{Ra\beta} \quad (2.25)$$

무효분 전압지령값의 작성에 관해서는 출력리액터 L_{SVC} 의 무효전력을 변동시키는 것과 자력식 SVC가 출력하는 무효전력이 변화하여 계통전압이 변동하므로 자력식의 출력리액터 L_{SVC} 의 순시전력의 개념을 도입한다.

또, 유효분 전압지령값 작성에 관하여서는 변환기 및 출력리액터의 손실분 r_{SVC} 가 존재하는 것에 의해 직류 캐퍼시터전압 V_{dc} 가 변동하므로 손실저항 r_{SVC} 의 등가저항 R^* (이후, 보상저항이라고 한다)의 개념을 도입하여 직류 캐퍼시터 전압을 일정하게 제어한다.

순시전력 지령값을 작성하기 위하여 출력리액터 L_{SVC} 에 걸리는 전압

V_L 의 위상이 필요하지만, 실제로는 검출이 어렵다. 여기서 제안하는 방식에서는 수전단 전압 V_R 의 전압위상을 이용해 순시전력을 만들어 무효전력제어를 한다. Fig. 2.25에 수전단전압 V_R 의 위상을 기준으로 한 경우 정상상태에 있어서 벡터도를 나타낸다.

이상과 같이 설명한 무효전력 제어계와 직류 캐퍼시터 전압일정 제어계를 Fig. 2.26과 같이 구성한다. 그리고 각 제어계에 대한 자세한 설명은 다음 절에서 설명한다.

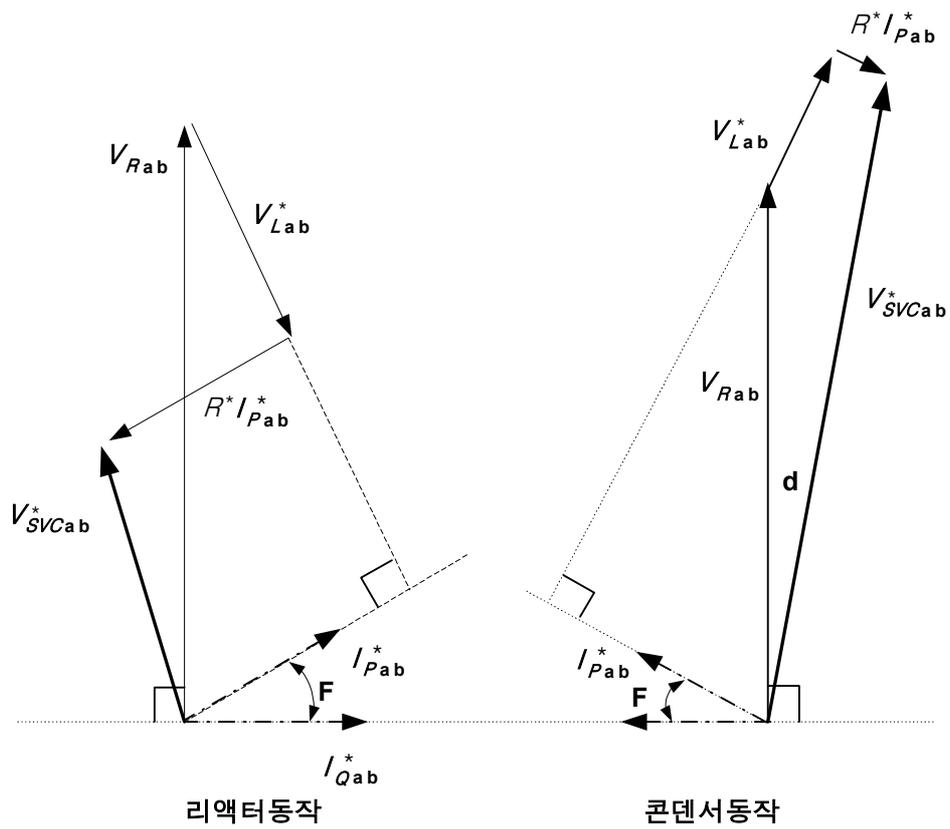


Fig. 2.24 Make out of voltage order value

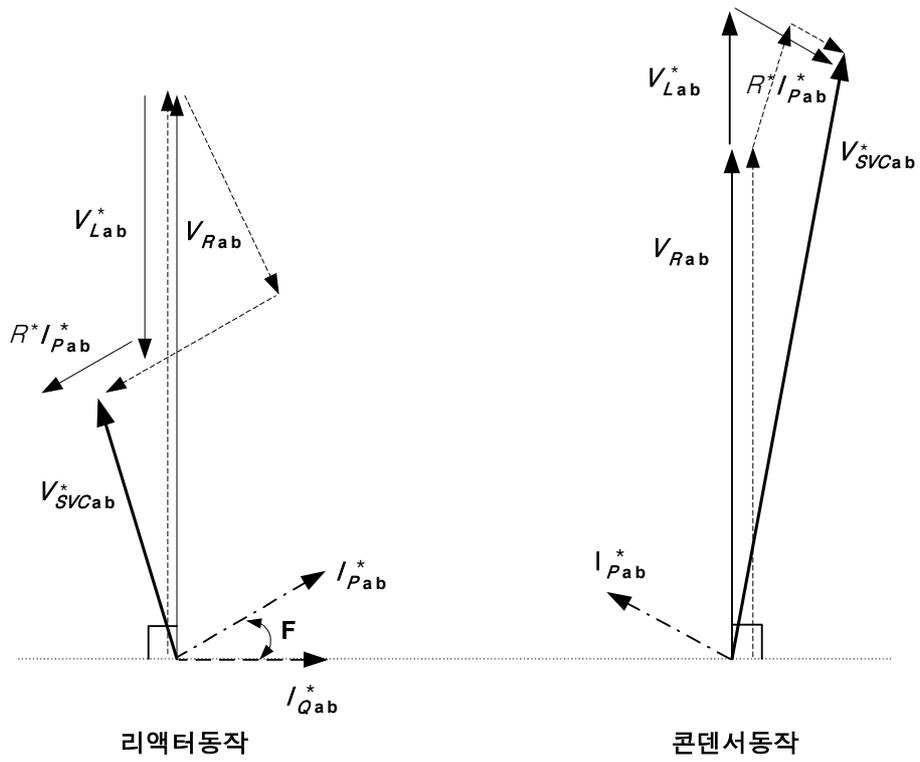


Fig. 2.25 Vector diagram in phase reference of receiving end voltage V_R

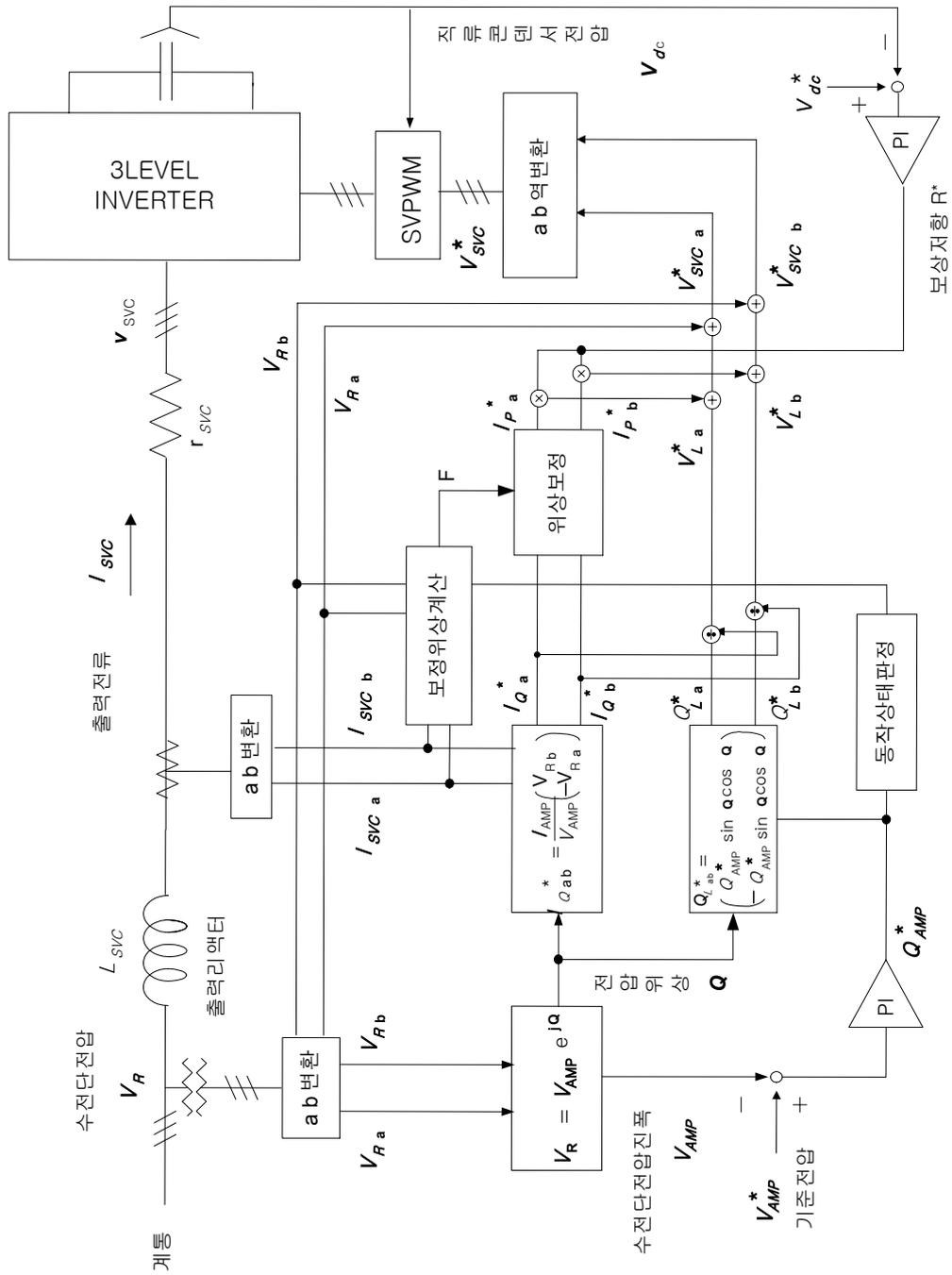


Fig. 2.26 Control block diagram of proposition mode

2.5.3.2 무효전력제어

무효분전압지령값은 출력리액터의 순시전력을 지령값으로 해서 만든다.

(1) $\alpha\beta$ 좌표평면상에서 출력리액터에 걸리는 전압 $V_{L\alpha\beta}$ 를

$$V_{L\alpha\beta} = \begin{pmatrix} V_L \cos \theta' \\ V_L \sin \theta' \end{pmatrix} \quad (2.26)$$

단, $V_L = \sqrt{v_{L\alpha}^2 + v_{L\beta}^2}$, θ' 은 출력리액터 L_{SVC} 에 걸리는 전압의 위상으로 하고 자려식 SVC의 출력전류 I_{SVC} 는

$$I_{SVC} = \begin{pmatrix} I_{SVC\alpha} \\ I_{SVC\beta} \end{pmatrix} = \begin{pmatrix} I_{AMP} \sin \theta' \\ -I_{AMP} \cos \theta' \end{pmatrix} \quad (2.27)$$

단, $I_{AMP} = \sqrt{I_{SVC\alpha}^2 + I_{SVC\beta}^2}$ 로 표현된다. 따라서 출력리액터 L_{SVG} 의 순시전력 $Q_{L\alpha\beta}$ 는

$$Q_{La\beta} \equiv \begin{pmatrix} V_{La} i_{SVCa} \\ V_{L\beta} i_{SVC\beta} \end{pmatrix} = \begin{pmatrix} Q_{AMP} \sin\theta' \cos\theta' \\ -Q_{AMP} \sin\theta' \cos\theta' \end{pmatrix} \quad (2.28)$$

단, $Q_{AMP} = V_L I_{AMP}$ 로 나타낸다.

앞 절에서 설명한 것처럼 자력식 SVC의 출력리액터 L_{SVC} 에 걸리는 전압 V_L 의 위상검출은 어렵기 때문에, 제안하는 방식에서는 수전단 전압 V_R 의 전압위상각 θ 를 이용해서 순시전력을 만든다. 따라서 순시전력지령값의 진폭 Q^*_{AMP} 는 수전단전압의 진폭 V_{AMP} 와 기준전압 V^*_{AMP} 의 차를 구해 PI제어로 만들고, 출력리액터 L_{SVC} 의 전압위상 θ' 를 대신하여 수전단전압 V_R 의 전압위상 θ 를 이용한다. 순시전력지령값 $Q^*_{La\beta}$ 는 진폭 Q^*_{AMP} 와 수전단 전압 V_R 의 전압위상각 θ 에 의해 식(2.29)에서 구한다.

$$Q^*_{La\beta} = \begin{pmatrix} Q^*_{AMP} \sin\theta \cos\theta \\ -Q^*_{AMP} \sin\theta \cos\theta \end{pmatrix} \quad (2.29)$$

Fig. 2.26에서 순시전력지령값의 진폭 Q^*_{AMP} 는 자력식 SVC동작상태에서 극성이 변한다. 즉, 리액터동작에서 Q^*_{AMP} 는 부의 방향, 캐피시터 동작에서 Q^*_{AMP} 는 정의 방향으로 된다.

(2) $\alpha\beta$ 좌표평면상에 있어서 자력식 SVC의 출력전류 $I_{SVC\alpha\beta}$ 는 손실저항 r_{SVC} 가 존재하지 않는 경우, 수전단전압 $V_{R\alpha\beta}$ 와 직교하고 있다. 리액터동작에서는 수전단전압 V_R 에 대해서 출력전류 $I_{SVC\alpha\beta}$ 의 위상은 90° 늦어지고, 콘덴서동작에서는 90° 빨라진다. 여기서 리액터동작일 때를 기준으로 한다면 무효전력지령값 $I^*_{Q\alpha\beta}$ 는 출력전류 $I_{SVC\alpha\beta}$ 의 진폭 I_{AMP} 를 이용해서

$$I^*_{Q\alpha\beta} = \frac{I_{AMP}}{V_{AMP}} \begin{pmatrix} V_{AMP} \sin \Theta \\ - V_{AMP} \cos \Theta \end{pmatrix} \quad (2.30)$$

로 한다. 콘덴서동작일 때를 기준으로 한다면 식(2.30)에 있어서 무효분전류지령값 $I^*_{Q\alpha\beta}$ 의 α 상과 β 상의 부호가 바뀌게 된다.

(3) 출력리액터 L_{SVG} 의 순시전력지령값 $Q^*_{L\alpha\beta}$ 를 무효분전류지령값 $I^*_{Q\alpha\beta}$ 로 나누고 무효분전압지령값 $V^*_{L\alpha\beta}$ 를 만든다
무효분전압지령값 $V^*_{L\alpha\beta}$ 은 식(2.29)에서 나타내는 순시전력지령값 $Q^*_{L\alpha\beta}$ 를 식(2.30)에 나타내는 무효분전류지령값 $I^*_{Q\alpha\beta}$ 로서 나누면 얻어진다.

$$\begin{aligned}
\begin{pmatrix} V^*_{L\alpha} \\ V^*_{L\beta} \end{pmatrix} &= \begin{pmatrix} \frac{Q^*_{L\alpha}}{I^*_{Q\alpha}} \\ \frac{Q^*_{L\beta}}{I^*_{Q\beta}} \end{pmatrix} = \begin{pmatrix} \frac{Q^*_{AMP} \sin\theta \cos\theta}{I_{AMP} \sin\theta} \\ \frac{-Q^*_{AMP} \sin\theta \cos\theta}{-I_{AMP} \cos\theta} \end{pmatrix} \\
&= \begin{pmatrix} \frac{Q^*_{AMP}}{I_{AMP}} \cos\theta \\ \frac{Q^*_{AMP}}{I_{AMP}} \sin\theta \end{pmatrix} = \begin{pmatrix} V^*_L \cos\theta \\ V^*_L \sin\theta \end{pmatrix}
\end{aligned}$$

(2.31)

$$\text{단, } V^*_L = \frac{Q^*_{AMP}}{I_{AMP}}, \quad I_{AMP} = \sqrt{I^2_{SVC\alpha} + I^2_{SVC\beta}}$$

Fig. 2.25에 의해 리액터동작에서는 무효분전압지령값 $V^*_{L\alpha\beta}$ 의 위상은 무효분전류지령값 $I^*_{Q\alpha\beta}$ 보다 90° 앞선다. 결국 식(2.7)에 있어서 V^*_L 이 부(負)로 된다.

따라서 출력전류의 진폭 I_{AMP} 는 정(正)이므로 리액터동작일 때 순시전력지령값의 진폭 Q^*_{AMP} 는 부(負)로 된다. 또한 콘덴서동작일 때는 무효분전압지령값 $V^*_{L\alpha\beta}$ 의 위상은 무효분전류지령값 $I^*_{Q\alpha\beta}$ 보다 90° 뒤지고, V^*_L 은 정(正)으로 된다.

그러므로 콘덴서동작일 때의 순시전력지령값의 진폭 Q^*_{AMP} 는 정(正)으로 된다. 이와 같이 순시전력지령값의 진폭 Q^*_{AMP} 는 자력식 SVC의 동작상태에 의해 극성이 변환다.

제 3 장 멀티레벨 인버터를 이용한 SVC의 중성점 전위변동 제어

3.1 멀티레벨 인버터를 이용한 SVC의 원리

부하에서 무효전력을 소비시키면 발전기에서 선로를 통해 송전 중에 큰 전압강하와 전력전송 손실이 발생한다. 이 때문에 전원계통 내에 적당한 무효전력원을 설치하고 부하가 소비하는 무효전력을 공급할 필요가 있다. 이렇게 함으로 전압의 조정과 전력전송 손실경감 또는 송전전력의 증대가 가능하게 된다.

이러한 설비 중에서 송전계통에 설치되는 것을 조상설비라고 하며, 직렬, 병렬 콘덴서, 분포리액터, 동기조상기, 정지형 무효전력보상장치 등이 이에 속하게 된다. 이 중에서도 동기안정도 문제를 가지고 있거나 부하에 민감하게 반응하는 지역에서 활용도를 증대시킬 수 있는 것이 자력식 무효전력보상장치이다. 이것은 최근 대용량 반도체 스위칭 소자의 발전에 의하여 개발되어 실용화된 장치로 자력식 변환기를 이용하여 계통전압에 동기시켜 교류전압을 발생시키고, 변환기의 무효전력공급원인 직류측 캐패시터의 전압을 일정하게 유지해 가면서 변환기의 출력전압의 진폭을 크게 하거나 작게 하는 것에 의해 무효전력의 발생과 소비를 행하는 것이다.

이 때 변환기의 출력전압의 진폭을 크게 한다면 콘덴서동작과 같은 효과를 나타내며 무효전력이 발생된다. 반대로 변환기 출력전압의 진폭을 작게 하면 리액터와 같은 효과가 발생되어 무효전력의 소비를 행하게

된다.

다음은 SVC의 기본원리를 나타낸다. Fig. 3.1은 계통에 자력식 SVC를 접속시킨 등가회로를 나타낸다. 여기서 V_s 는 계통전압, V_R 은 자력식 SVC를 접속하는 점의 수전단 전압, V_{SVC} 는 SVC의 출력전압, I_{SVC} 는 SVC의 출력전류, L_{SVC} 는 출력리액터이다.

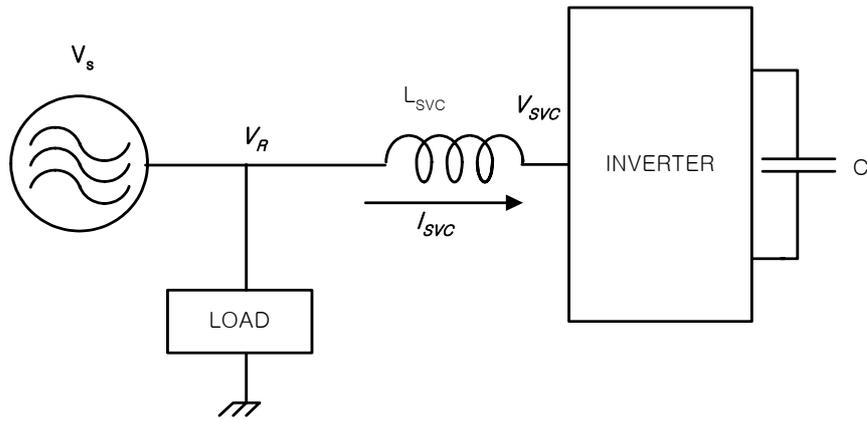


Fig. 3.1 Basic principle of a SVC

$$V_R = V_R e^{j\omega t} \quad (3.1)$$

$$V_{SVC} = V_{SVC} e^{j(\omega t - \phi)} \quad (3.2)$$

로 된다. SVC의 출력전류는

$$I_{SVC} = \frac{1}{j\omega L_{SVC}} (V_R - V_{SVC}) \quad (3.3)$$

로 되기 때문에 식(3.1), (3.2)를 식(3.3)에 대입하면

$$I_{SVC} = \frac{1}{j\omega L_{SVC}} (V_R - V_{SVC} e^{-j\phi}) e^{j\omega t} \quad (3.4)$$

여기서, SVC에 유입하는 피상전력 S 는 다음과 같다.

$$\begin{aligned} S &= P + jQ = V_R I_{SVC} \\ &= \frac{1}{\omega L_{SVC}} \{ V_R V_{SVC} \sin \phi + j (V_R^2 - V_R V_{SVC} \cos \phi) \} \end{aligned} \quad (3.5)$$

따라서 유효전력 P 와 무효전력 Q 는 각각

$$P = \frac{1}{\omega L_{SVC}} V_R V_{SVC} \sin \phi \quad (3.6)$$

$$Q = \frac{1}{\omega L_{SVC}} (V_R^2 - V_R V_{SVC} \cos \phi) \quad (3.7)$$

로 나타낼 수 있으며, 여기서 ϕ 는 계통전압과 SVC출력전압의 위상

차이고, $\phi = 0$ 이면 V_R 과 V_{SVC} 를 동기화 시킨 것으로서 $P=0$ 가 되어 SVC는 무효분만 출력한다. 그리고 SVC의 출력전압을 제어함으로써 무효전력출력의 조절이 가능하다.

이것은 Fig. 3.2의 벡터도와 같이 나타낼 수 있으며, SVC의 출력전압 V_{SVC} 의 위상을 계통전압 V_S 에 동기시킨 상태로 V_{SVC} 의 크기를 제어하는 것으로 무효전력출력을 조정한다.

즉, V_{SVC} 와 V_S 의 크기를 같게 한다면 SVC의 무효전력출력은 0으로 되지만, V_{SVC} 를 V_S 보다 크게 한다면 SVC는 진상무효전력(콘덴서 동작)이 흐르고, 역으로 V_{SVC} 를 V_S 보다 작게 하면 SVC는 지상무효전력(리액터 동작)이 흐르게 된다.

따라서 위의 사실과 식(3.6), (3.7)에 의하여 Table 3.1과 같이 SVC를 운전할 수 있다. 이처럼 SVC는 계통전압에 동기시켜 변환기출력전압의 조절에 의해, 지상에서 진상까지의 무효전력이 연속으로 제어가 가능하다. 그리고 SVC는 다음과 같은 특징이 있다.

변환기 출력전압을 변환시키는 것으로써 지상에서 진상까지 연속적인 무효전력출력이 변화가능하며, 직류측에 독립전원을 필요로 하지 않는다. 또, 보수와 점검이 용이하고 수명이 길며, 진동과 소음이 적고, 설치공간도 작다. 그러나, 직류측에 독립전원을 가지지 않기 때문에 출력리액터의 손실과 변환기의 스위칭 손실 등에 의해 생기는 직류 캐패시터 전압의 강하를 보상하기 위해 변환기 출력전압의 위상을 조정하여 직류측에 유효전력을 공급할 필요가 있다. 또, SVC에서는 무효전력제어 뿐만 아니라 유효전력제어(직류 캐패시터 정전압제어)도 동시에 제어할 필요가 있다.

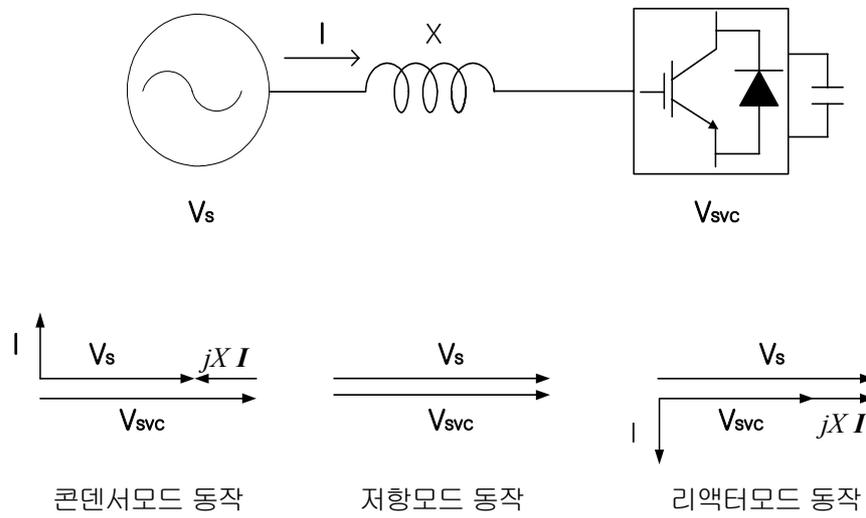


Fig. 3.2 Basic operation mode of SVC

Table 3.1 Conditions and modes of a SVC

condition	reactive power	mode
$V_{svc} = V_s$	$Q = 0$	resistive mode
$V_{svc} > V_s$	$Q < 0$	capacitive mode
$V_{svc} < V_s$	$Q > 0$	reactive mode

3.2 3레벨 인버터의 구성과 스위칭 패턴

본 장에서는 본 연구를 위해 정지형 무효전력 보상장치용으로 3레벨 인버터에 대해 설명한다.

3레벨 인버터는 기본적으로 전압원으로 보지 않기 때문에 무효전력보상장치로 이용한다면 과도응답특성과 분해능의 면에서 특히 우수한 특성을 나타내는 것으로 기대가 된다. 또, 3레벨 인버터는 직렬다중구조이므로 고전압화가 가능하고 고조파를 저감시킬 수 있는 장점이 있다.

SVC용 3레벨 인버터를 일반적인 2레벨 인버터와 비교한다면 고내압성 동일한 소자를 이용하는 경우 일반의 2레벨 인버터의 2배의 내압성을 가지는 것이 가능하므로 최대무효전력 보상량을 증가시키는 것이 가능하다. 그리고 출력파형의 찌그러짐이 2레벨 인버터보다 더 작다.

(1) 중성점 클램프형 3레벨 인버터

본 연구에서는 중성점 클램프형 3레벨 인버터(이하 3레벨 인버터)를 이용하여 무효전력 보상장치를 검토한다. 3레벨 인버터는 직렬 다중 구조의 인버터 일종으로 직류측 전압을 캐패시터로 분압하여 중성점 전위를 발생시켜 이 전위도 출력할 수 있다. 기존의 인버터는 GND 레벨과 직류측 전압의 V_{dc} 레벨의 2종류가 출력 가능하지만 3레벨 인버터에서는 중성점 전위의 V_N 출력이 가능하다. 이것에 의해 출력파형의 고조파 성분을 저감하는 것이 가능하다. 또, 직류전압을 여러 개의 소자로 분압가능하기 때문에 중성점 전위가 정확히 제어되어진다면 소자의 내압은 분압한 만큼 줄어든다. 이 때문에 같은 소자로 인버터를 구성할 경우 고전압

화 할 수 있다.

이와 같은 장점이 있는 반면, 3레벨 인버터는 스위칭 소자의 개수가 통상의 2레벨 인버터의 2배로 되어 중성점 전위와의 접속 때문에 다이오드도 필요하게 된다. 이것 때문에 구성이 복잡하게 되는 결점이 있다. 또, 중성점 전위는 플로팅되기 때문에 정확한 무효전력제어 하는 것이 어렵다.

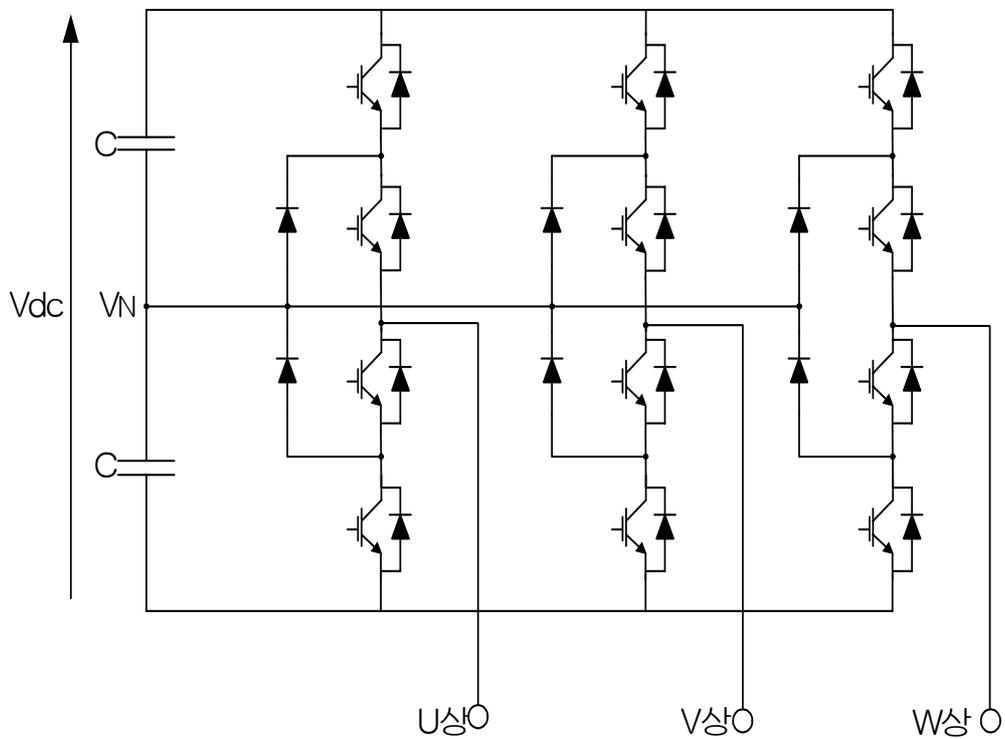


Fig. 3.3 Circuit diagram of a three level inverter

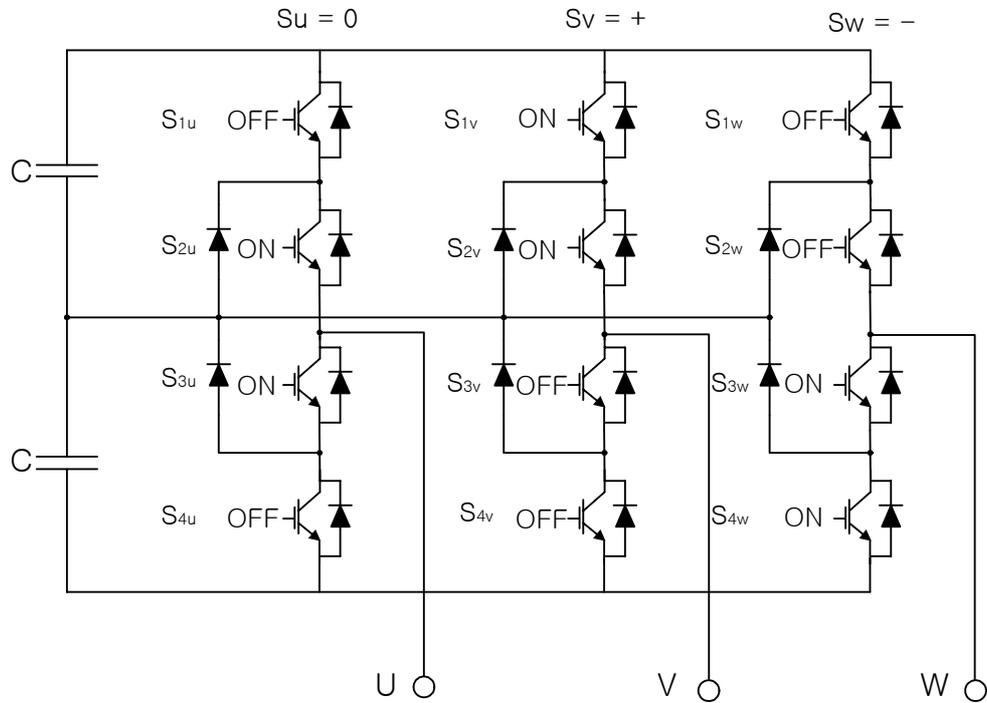


Fig. 3.4 Three level inverter operating switch mode

Table 3.2 Three level inverter switching table

스위칭 기호	스위칭 상태 (x=u,v,w)				단자 전압
	S _{1x}	S _{2x}	S _{3x}	S _{4x}	
P	ON	ON	OFF	OFF	$V_{dc}/2$
O	OFF	ON	ON	OFF	0
N	OFF	OFF	ON	ON	$-V_{dc}/2$

3.3 3레벨 인버터의 중성점 전위변동 메카니즘 해석

Fig. 3.3에 3레벨 인버터를 이용한 SVC의 구성을 나타낸다. 본 장에서는 이 모델을 이용하여 해석하였다. 직류전압 V_{dc} 가 일정하게 되도록 제어하고 있을 때 중성점 전위 V_N 의 변동 dV 는 중성점에 유입하는 전류 i_N 만에 의해 결정되고 다음과 같이 표현된다.

$$dV = \frac{1}{2C} \int i_N dt \quad (3.8)$$

따라서, 중성점 전위의 변동을 알기 위해서는 i_N 에 대해 조사해야 한다. 여기서는 중성점 전위가 직류적인 평균치의 상하로 움직이는 것을 변동이라하고, 교류적인 것을 맥동으로 구분한다.

3.3.1 단펄스 제어

3레벨 인버터를 SVC로 이용하는 경우, 대용량의 스위칭 소자를 이용하기 때문에 스위칭 주파수가 제한된다. 여기서는, 이와 같은 용도를 가정해서 Fig. 3.5(a)에 나타낸 것과 같이 단펄스 패턴을 이용해 제어하는 경우를 가정한다.

정(正)전위를 출력하고 있는 기간을 “1”, 그 외 기간을 “0”인 스위칭 함수 S_{+x} 와 부(負)전위를 출력하고 있는 기간은 “1”, 그 외 기간은 “0”인 스위칭 함수 S_{-x} 로 정의하면 S_{+x} , S_{-x} 는 다음 식과 같이 된다. (U상에

대해서만 나타낸다)

$$S_{+u} = \begin{cases} 1 & (\alpha + 2n\pi \leq \omega t \leq -\alpha + (2n+1)\pi) \\ 0 & (-\alpha + (2n-1)\pi \leq \omega t \leq \alpha + 2n\pi) \end{cases} \quad (3.9)$$

$$S_{-u} = \begin{cases} 1 & (\alpha + (2n+1)\pi \leq \omega t \leq -\alpha + 2(n+1)\pi) \\ 0 & (-\alpha + 2n\pi \leq \omega t \leq \alpha + (2n+1)\pi) \end{cases} \quad (3.10)$$

스위칭 함수 S_{+x} , S_{-x} 를 Fig. 3.5(b)에 나타내었다. 또, 중성점 전위를 출력하고 있는 기간은 “1”, 그 외 기간은 “0”인 값으로 하는 스위칭 함수 S_{Nx} 를 정의하면

$$S_{Nx} = 1 - S_{+x} - S_{-x} \quad (3.11)$$

로 된다. 이 스위칭 함수 S_{Nx} 를 Fig. 3.5(b)에 나타낸다. 이러한 스위칭 함수를 이용한다면, 중성점 전위변동 $V_N=0$ 일 때의 출력 상전압을 e_{0x} 로 한다면 e_{0x} 는

$$e_{0x} = \frac{V_{dc}}{2}(S_{+x} - S_{-x}) \quad (3.12)$$

로 표현된다.

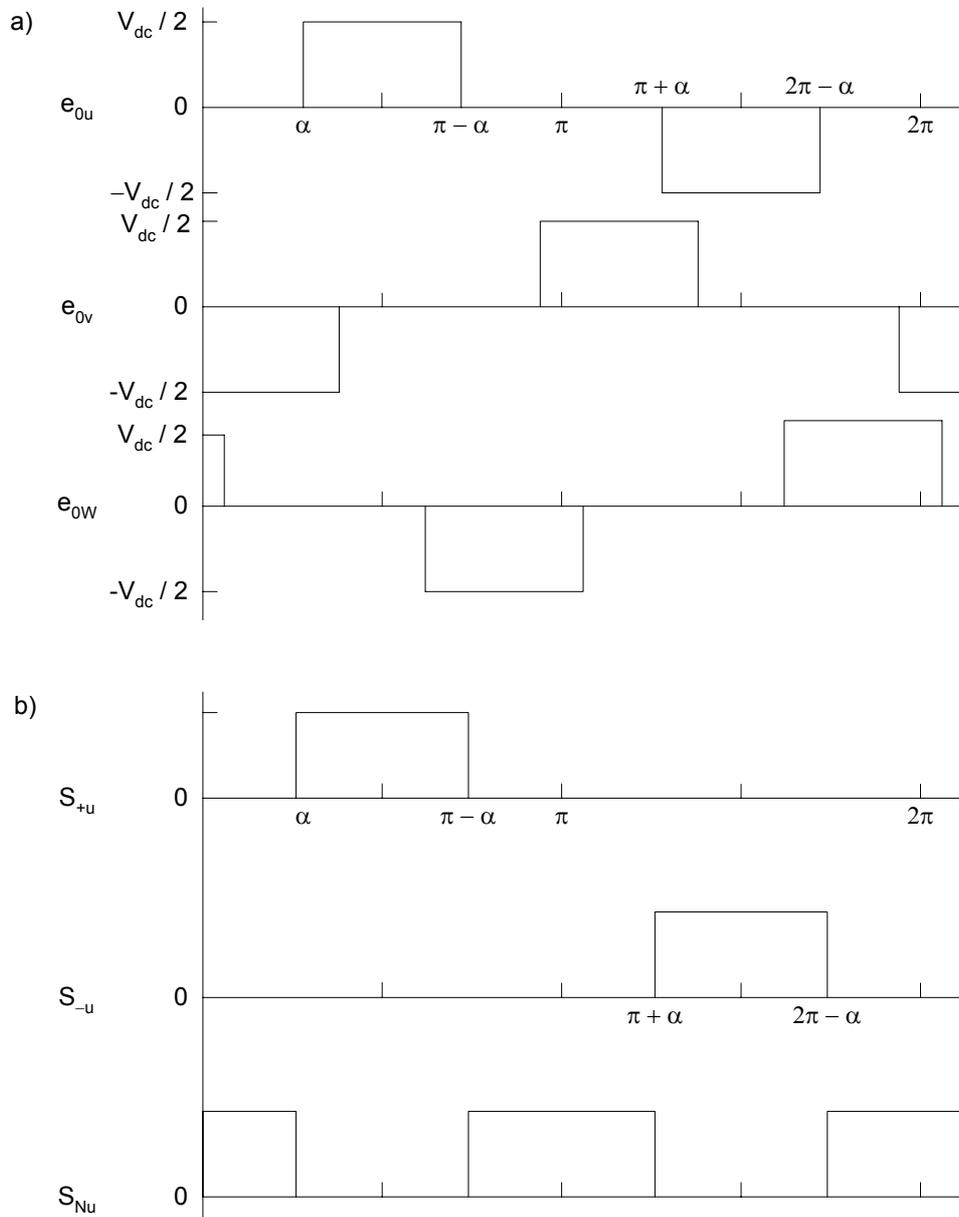


Fig. 3.5 a) Three level inverter output voltage waveform
 b) Three level inverter switching function

또, 중성점에는 중성점 전위를 출력하고 있는 기간(중성점이 출력단에 접속되고 있는 기간)에 전류가 유입 또는, 유출하기 때문에 각 상에 유입하는 전류를 각각 i_u, i_v, i_w 로 하면 중성점 전류 i_N 는

$$i_N = S_{Nu}i_u + S_{Nv}i_v + S_{Nw}i_w \quad (3.13)$$

로 S_{Nx} 를 이용해서 표현하는 것이 가능하다.

이것을 푸리에 급수로 전개한다면 출력상전압 e_{0x} 는

$$\begin{aligned} e_{0u}(t) &= \sum_{n=1}^{\infty} \frac{2V_{dc}}{n\pi} \sin^2 \frac{n}{2} \pi \cos n\alpha \cdot \sin n\omega t \\ e_{0v}(t) &= \sum_{n=1}^{\infty} \frac{2V_{dc}}{n\pi} \sin^2 \frac{n}{2} \pi \cos n\alpha \cdot \sin n(\omega t - \frac{2}{3}\pi) \\ e_{0w}(t) &= \sum_{n=1}^{\infty} \frac{2V_{dc}}{n\pi} \sin^2 \frac{n}{2} \pi \cos n\alpha \cdot \sin n(\omega t + \frac{2}{3}\pi) \end{aligned} \quad (3.14)$$

로 된다. 식 (3.7)에서 알 수 있듯이 n 이 우수일 때 $\sin^2 \frac{n}{2} \pi = 0$ 으로 되기 때문에, e_{0x} 에는 우수차 고조파는 나타나지 않는다. 이 때의 부하 상전압 v_{0x} 는 3상회로이기 때문에 3배 수차의 고조파는 나타나지 않기 때문에 $n = 6m \pm 1 (m = 1, 2, 3 \dots)$ 로 하는 것이 가능하며 u상만을 나타내면

$$\begin{aligned}
v_u(t) &= \frac{2V_{dc}}{\pi} \cos \alpha \sin \omega t \\
&+ \sum_{m=1}^{\infty} \frac{2V_{dc}}{(6m \pm 1)\pi} \cos(6m \pm 1)\alpha \sin(6m \pm 1)\omega t
\end{aligned} \tag{3.15}$$

로 된다. 따라서, 각 상에 흐르는 상전류 $i_u(t)$ 는 Fig. 3.3 구성도와 같이 고조파 성분에 대해서 전원측은 단락되어 있다고 생각할 수 있기 때문에

$$\begin{aligned}
i_u(t) &= \frac{\sqrt{\frac{2}{3}}V_s - \frac{2V_{dc}}{\pi} \cos \alpha}{Z_1} \sin(\omega t - \phi_1) \\
&- \sum_{m=1}^{\infty} \frac{2V_{dc}}{(6m \pm 1)\pi Z_{6m \pm 1}} \cos(6m \pm 1)\alpha \sin((6m \pm 1)\omega t - \phi_{6m \pm 1}) \\
&(Z_n = \sqrt{r^2 + n^2 \omega^2 L^2}, \phi_n = \tan^{-1} \frac{n\omega L}{r})
\end{aligned} \tag{3.16}$$

으로 된다.

식(3.8), (3.13), (3.16)에서 중성점 전위 변동을 다음과 같이 구할 수 있다. 중성점에 유입하는 x상의 1상분 전류는

$$i_{N_x}(t) = S_{N_x} I_x(t) \tag{3.17}$$

로 된다. 각 상에 있어서 이 i_{N_x} 의 전원 기본파 1주기 T의 적분값은 서로 같으므로

$$\int_0^T i_{N_u} dt = \int_0^T i_{N_v} dt = \int_0^T i_{N_w} dt \tag{3.18}$$

로 된다. 따라서, 전원 기본파 1주기 동안의 중성점 전위 변동량 dV 는

$$\begin{aligned}
 dV &= \frac{1}{2C} \int_0^T i_N dt \\
 &= \frac{1}{2C} \int_0^T i_N dt \\
 &= \frac{1}{2C} \left\{ \int_0^\alpha \frac{i_u}{\omega} d\theta + \int_{\pi-\alpha}^{\pi+\alpha} \frac{i_u}{\omega} d\theta + \int_{\pi+\alpha}^{2\pi-\alpha} \frac{i_u}{\omega} d\theta \right\} \\
 &= 0
 \end{aligned} \tag{3.19}$$

가 된다. 즉, 전원 기본파 1주기에서 중성점 전위변동이 “0”으로 되는 것을 알 수 있다. 이 경우, 출력 상전압, 선전류 및 중성점 전류의 관계를 Fig. 3.6에 나타내었다. v_{1u} 는 u상 부하 상전압 기본파 성분, i_{1u} 는 u상 선전류의 기본파 성분, i_{Nu} 는 중성점 전류를 나타낸다. Fig. 3.6에서 식 (3.19)는 다음과 같이 설명할 수 있다. 선전류의 기본파 중에 중성점으로 유입하는 성분 i_{Nu} 와 중성점에서 유출하는 성분과 합하면, 전하량은 전원 1주기에서 “0”으로 된다. 또, 전류 i_x 에는 다른 기수차 고조파 성분도 포함되어 있지만 중성점에 유입하는 전류의 적분값은 “0”으로 된다. 따라서 Fig. 3.5(a)와 같은 우수차 고조파를 포함하는 전압파형을 사용하면 한 중성점 전위는 변동한다.

(1) 고조파 영향을 고려한 중성점 전위 변동 해석

앞 절에서는 $V_N=0$ 으로 가정하여 해석하였지만, V_N 은 플로팅 될 가능성이 있다. 따라서, 본 절에서는 중성점 전위의 변동이유에 대해 조사한다.

중성점 전위가 ΔV 상승되었다고 가정하면, 중성점 전위를 출력하는 기간 즉, $S_{N_x}=1$ 로 있는 기간에는 ΔV 가 상승되어지기 때문에 출력 상전압 e_x 의 파형은 Fig. 3.7과 같이 된다. 따라서 출력 상전압 $e_x(t)$ 는

$$e_u(t) = \frac{V_{dc}}{2}(S_{+u} - S_{-u}) + \Delta V S_{N_u} \quad (3.20)$$

으로 표현된다. 이 전압 파형을 푸리에 급수로 전개 한다면

$$\begin{aligned} e_u(t) &= \sum_{n=1}^{\infty} \frac{2V_{dc}}{n\pi} \sin^2 \frac{n}{2} \cos n\alpha \sin n\omega t \\ &\quad + \sum_{n=2}^{\infty} \frac{4\Delta V}{n\pi} \cos^2 \frac{n}{2} \pi \sin n\alpha \cos n\omega t \\ &= e_{0u}(t) + \Delta e_u(t) \end{aligned} \quad (3.21)$$

로 된다. 여기서, Δe_x 는 중성점 전위가 ΔV 로 변동한 것에 의해 나타난 출력 상전압의 변동분으로

$$e_u(t) = \sum_{n=2}^{\infty} \frac{4\Delta V}{n\pi} \cos^2 \frac{n}{2} \pi \sin n\alpha \cos n\omega t \quad (3.22)$$

이다.

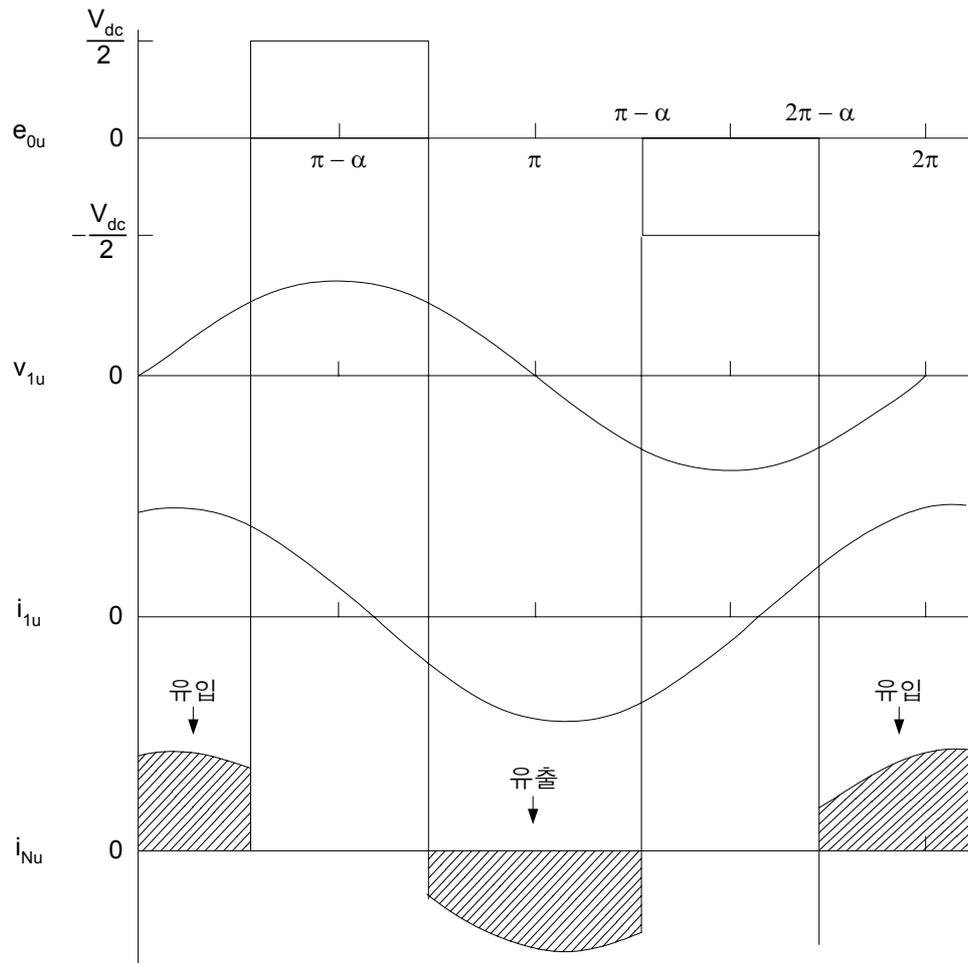


Fig. 3.6 Output waveforms of a three level inverter

식(3.22)에서 알 수 있듯이, 이 Δe_x 는 n 이 기수일 때는 $\cos^2 \frac{n}{2}\pi = 0$ 으로 되고, 우수차 조파만으로 되기 때문에 $n = 2m$ 으로 하면

$$e_u(t) = \sum_{m=1}^{\infty} \frac{2\Delta V}{m\pi} \sin 2m\alpha \cos 2m\omega t \quad (3.23)$$

로 된다. 따라서, 전압과형은 $V_N = 0$ 일 때 전압 Δe_x 로 중첩되었기 때문에 선전류는 Δe_x 가 생기는 것에 의해 전류의 변동분 Δi_x 가 중첩된 것으로 된다. 그러므로

$$\Delta i_u(t) = \sum_{m=1}^{\infty} -\frac{2\Delta V}{m\pi Z_{2m}} \sin 2m\alpha \cos (2m\omega t - \phi_{2m}) \quad (3.24)$$

으로 된다. 따라서, Δi_x 에 의한 전원 1주기의 중성점 전위의 변동 dV 는

$$\begin{aligned} dV &= \frac{1}{2C} \int_0^T \Delta i_N dt \\ &= \frac{3}{2C} \int_0^T S_N \Delta i dt \\ &= \frac{3}{2C} \left\{ \int_{\alpha}^{\pi-\alpha} \frac{\Delta i}{\omega} d\theta + \int_{\pi+\alpha}^{2\pi-\alpha} \frac{\Delta i}{\omega} d\theta \right\} \\ &= - \sum_{m=1}^{\infty} \frac{6\Delta V}{m^2 \pi \omega C Z_{2m}} \sin^2 2m\alpha \cos \phi_{2m} \end{aligned} \quad (3.25)$$

로 되고 $\cos \phi_{2m} > 0$ 이기 때문에 dV 의 부호는 dV 의 부호와 역으로 되

고, 전위의 변동을 없애는 방향으로 변동한다. 이 때의 Δe_x 와 Δi_x 의 관계를 Fig. 3.7에 나타내었다. Δe_{2u} 는 출력 상전압의 변동분 Δe_u 의 제 2차 고조파 성분, Δi_{2u} 는 선전류의 변동분 Δi_u 의 제 2차 고조파 성분이다. Fig. 3.7에서 알 수 있듯이 1주기의 우수차 고조파전류 적분값이 “0”으로 되지 않기 때문에 중성점 전위의 변동에 영향을 준다는 것을 알 수 있다.

이상에서 알 수 있듯이 Fig. 3.5(a)와 같은 우수차 조파를 포함하지 않도록 단펄스 전압 패턴으로 3레벨 인버터를 제어하고 있는 한 중성점 전위는 정상적으로 안정된다. 또, 만약 중성점 전위가 변동하더라도, 변동에 의한 불평형 성분이기 때문에 우수차 고조파에 의한 자기 피드백이 형성되어 중성점 전위는 일정한 방향으로 간다는 것을 알 수 있다.

3.2.2 해석의 일반화

3레벨 인버터를 단펄스 패턴으로 제어한 경우의 중성점 전위변동 메카니즘과 안정성에 대해 검토하고 이와 같은 제어를 행할 경우 중성점 전위가 정상적으로 안정되어 있다는 것을 밝혔다. 그러나 이 특성은 단펄스로만 제어하고 있는 특수한 경우이다. 그러므로 다른 형태의 패턴으로 출력해도 안정된 특성을 얻을 수 있는 조건을 확실히 하기위해서 해석의 일반화가 필요하다. 여기서는 이상적인 3레벨 인버터로 가정하고 일반적으로 상전압으로 제어하는 경우에 대해서 해석을 한다. 또, 3레벨 인버터의 상전압 지령값을 e_x^* ($x = u, v, w$)로 한다면, 상전압 지령값을 직류측 전압 V_{dc} 로 규격화 한 규격화 상전압 지령값을

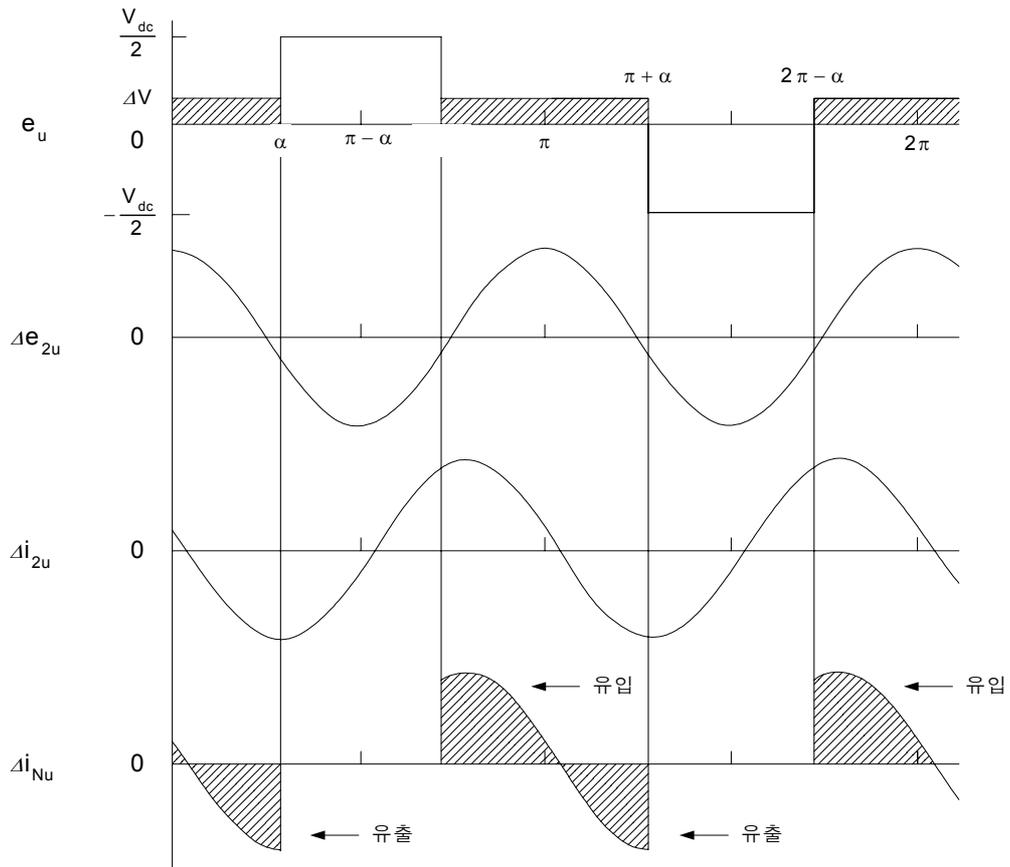


Fig. 3.7 Relation of Δe and Δi

$$\widehat{e}_x^* = \frac{2e_x^*}{V_{dc}} \quad (3.26)$$

로 정의 된다. 이 규격화 상전압 지령값은 $-1 \leq \widehat{e}_x^* \leq 1$ 의 값을 가지고, 정(正)의 값을 가졌을 때는 캐퍼시터의 정(正)측 전위 $\frac{V_{dc}}{2}$ 를 출력하는 타이밍 차트를 나타내고, 부(負)의 값을 가졌을 때는 그 절대값이 캐퍼시터의 부(負)측 전위 $-\frac{V_{dc}}{2}$ 를 출력하는 타이밍 차트를 나타낸다.

이 규격화 상전압 지령값을 이용해 스위칭 함수 N_x 를 다음과 같이 정의 한다.

$$N_x = 1 - |\widehat{e}_x^*| \quad (3.27)$$

이 N_x 는 $0 \leq N_x \leq 1$ 의 값을 가지고 중성점 전위가 출력되는 타이밍 차트를 나타낸다. Fig. 3.8에 정현파 전압 출력시의 \widehat{e}_x^* , N_x 를 나타낸다 이 N_x 를 이용한다면, 중성점 전류 i_N 는 각 상전류를 i_x 로 해서

$$i_N = N_u i_u + N_v i_v + N_w i_w \quad (3.28)$$

로 나타낼 수 있다. 따라서, 단펄스의 경우와 같은 방법으로 중성점 전류를 구하는 것이 가능하다. 중성점 전위가 변동하는 것은 중성점 전류에 직류분이 포함되어지는 경우이므로 고조파가 함유된 전류가 인버터에 유입되었을 때 어느 정도의 고조파 성분이 중성점 전류에 직류성분이 발생

되어지는가를 구한다. 상전압 지령값으로 해서

$$\begin{aligned}
 e_u^* &= \frac{a V_{dc}}{2} \sin \omega t \\
 e_v^* &= \frac{a V_{dc}}{2} \sin \left(\omega t - \frac{2}{3} \pi \right) \\
 e_w^* &= \frac{a V_{dc}}{2} \sin \left(\omega t + \frac{2}{3} \pi \right)
 \end{aligned} \tag{3.29}$$

의 3상 평형 정현파 전압지령값을 주면 규격화 상전압 지령값은

$$\begin{aligned}
 \hat{e}_u^* &= a \sin \omega t \\
 \hat{e}_v^* &= a \sin \left(\omega t - \frac{2}{3} \pi \right) \\
 \hat{e}_w^* &= a \sin \left(\omega t + \frac{2}{3} \pi \right)
 \end{aligned} \tag{3.30}$$

로 된다. 따라서 N_x 는

$$\begin{aligned}
 N_u &= 1 - |a \sin \omega t| \\
 N_v &= 1 - \left| a \sin \left(\omega t - \frac{2}{3} \pi \right) \right| \\
 N_w &= 1 - \left| a \sin \left(\omega t + \frac{2}{3} \pi \right) \right|
 \end{aligned} \tag{3.31}$$

로 된다. 이 때 인버터에는 여러 개의 조파성분을 포함하는 전류가 흐른다고 가정하면 각 상에 흐르는 전류의 각 조파 성분은

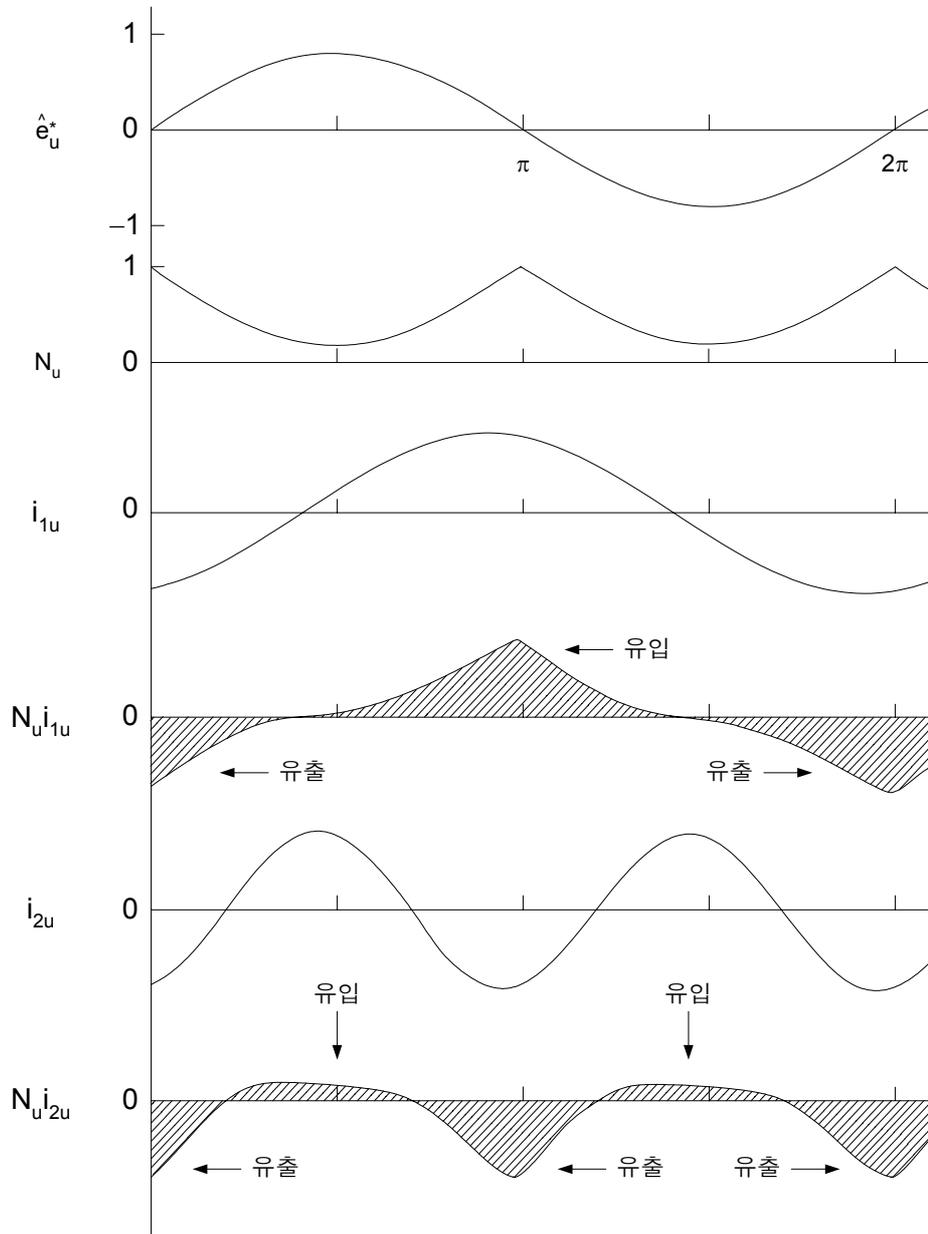


Fig. 3.8 Relation of reference voltage and N_x

$$\begin{aligned}
i_u &= \sum_{n=1}^{\infty} i_{un} = I_n \sin(n\omega t - \phi_n) \\
i_v &= \sum_{n=1}^{\infty} i_{vn} = I_n \sin\left(n\left(\omega t - \frac{2}{3}\pi\right) - \phi_n\right) \quad (n = 1, 2, 3, \dots) \\
i_w &= \sum_{n=1}^{\infty} i_{wn} = I_n \sin\left(n\left(\omega t + \frac{2}{3}\pi\right) - \phi_n\right)
\end{aligned} \tag{3.32}$$

로 한다면, 각 조파전류에 의한 중성점 전류는

$$\begin{aligned}
i_{Nn} &= N_u i_{un} + N_v i_{vn} + N_w i_{wn} \\
&= \begin{cases} \sum_{m=1}^{\infty} i_{Nnm} & (m = \text{odd number}) \\ -\frac{2aI_n}{(n^2-1)\pi} \sin\phi_n + \sum_{m=1}^{\infty} i_{Nnm} & (m = \text{even number}) \end{cases} \tag{3.33}
\end{aligned}$$

로 표현된다. 단, i_{Nn} 의 m 차 고조파성분이다. 중성점 전위변동의 원인이 되는 중성점 전류의 직류성분만 있기 때문에 각 조파전류의 중성점 전위변동에 영향을 주는 변동량 dV_n 은

$$\begin{aligned}
dV_1 &= \frac{1}{2C} \int_{-\frac{T}{2}}^{\frac{T}{2}} i_{N1} dt \\
&= 0
\end{aligned} \tag{3.34}$$

$$\begin{aligned}
dV_2 &= \frac{1}{2C} \int_{-\frac{T}{2}}^{\frac{T}{2}} i_{N2} dt \\
&= -\frac{2aI_2}{\omega C} \sin \phi_2
\end{aligned} \tag{3.35}$$

⋮

$$\begin{aligned}
dV_n &= \frac{1}{2C} \int_{-\frac{T}{2}}^{\frac{T}{2}} i_{Nn} dt \\
&= -\frac{6aI_n}{(n^2-1)\omega C} \cos^2 \frac{n}{2} \pi \sin \phi_n \\
&= \begin{cases} 0 & (n = \text{odd number}) \\ -\frac{6aI_n}{(n^2-1)\omega C} \sin \phi_n & (n = \text{even number}) \end{cases}
\end{aligned} \tag{3.36}$$

로 계산할 수 있다.

이 식(3.36)의 의미를 Fig. 3.8을 이용하여 설명한다. 선전류 기본파에 의한 중성점 전류의 1상분 $N_u i_{1u}$ 에 의한 전원 기본파 1주기 동안에 중성점에 유입, 유출하는 전하의 총합은 “0”으로 되고 중성점 전위에 변동을 주지 않는다. 여기에 대해, 2차 조파 전류에 의한 중성점 전류의 1상분 $N_u i_{2u}$ 에서 중성점에 유입, 유출하는 전하의 총합은 “0”으로 되지 않고 중성점 전위는 변동한다. 식(3.36)에서 기본파 및 기수차 조파 전원에 의한 중성점 전위변동은 발생하지 않는다. 그리고 중성점 전위의 변동은 우수차 조파 전류가 흐르는 것에 의해 일어나고 그 영향은 저차 일수록 크다는 사실을 알 수 있다.

(1) 고조파의 영향을 고려한 일반적인 스위칭 해석

단펄스 제어와 같은 조건으로 하고 중성점 전위가 변동한 경우의 안정성에 대해 해석한다.

단펄스 제어와 같은 조건으로 중성점 전위가 변동한 것에 의해 출력 상전압에 왜곡성분 Δe_x 가 중첩되고, 중성점 전위가 출력되어지는 시간적 타이밍도는 N_x 로 나타내어지기 때문에

$$\Delta e_x = N_x \Delta V \quad (3.37)$$

으로 된다. 따라서 출력 상전압 e_x 는

$$e_x = e_x^* + N_x \Delta V \quad (3.38)$$

로 된다. 이 때의 e_x 의 파형은 Fig. 3.9에 나타낸 것과 같이 지령값에 왜곡성분 $N_x \Delta V$ 가 중첩된 파형으로 된다. 이 전압을 푸리에 급수 전개한다면

$$\begin{aligned} e_u &= \frac{a V_{dc}}{2} \sin \omega t + \frac{\Delta V}{\pi} (\pi - 2a) + \sum_{n=2}^{\infty} \frac{4a \Delta V}{(n^2 - 1)\pi} \cos^2 \frac{n}{2} \pi \cos n \omega t \\ e_v &= \frac{a V_{dc}}{2} \sin \left(\omega t - \frac{2\pi}{3} \right) + \frac{\Delta V}{\pi} (\pi - 2a) + \sum_{n=2}^{\infty} \frac{4a \Delta V}{(n^2 - 1)\pi} \cos^2 \frac{n}{2} \pi \cos n \left(\omega t - \frac{2\pi}{3} \right) \\ e_w &= \frac{a V_{dc}}{2} \sin \left(\omega t + \frac{2\pi}{3} \right) + \frac{\Delta V}{\pi} (\pi - 2a) + \sum_{n=2}^{\infty} \frac{4a \Delta V}{(n^2 - 1)\pi} \cos^2 \frac{n}{2} \pi \cos n \left(\omega t + \frac{2\pi}{3} \right) \end{aligned} \quad (3.39)$$

로 된다. 즉, N_x 는 우수차 조파성분에서만 만들어지기 때문에 지령값에 우수차 조파성분이 중첩된 전압으로 된다. 3상 회로에서는 직류분과 3배수차 조파성분은 나타나지 않기 때문에 이 때의 부하 상전압 v_x 는

$$v_u = \frac{a V_{dc}}{2} \sin \omega t + \sum_{n=2}^{\infty} \frac{4a \Delta V}{(n^2 - 1)\pi} \cos n \omega t$$

$$v_v = \frac{a V_{dc}}{2} \sin \left(\omega t - \frac{2\pi}{3} \right) \sum_{n=2}^{\infty} \cos n \left(\omega t - \frac{2\pi}{3} \right) \quad (n = 2, 4, 8, 10, 14, 16, \dots) \quad (3.40)$$

$$v_w = \frac{a V_{dc}}{2} \sin \left(\omega t + \frac{2\pi}{3} \right) \sum_{n=2}^{\infty} \cos n \left(\omega t + \frac{2\pi}{3} \right)$$

로 되고 따라서, 선전류는

$$i_u = \frac{\sqrt{\frac{2}{3}} V_s - \frac{a V_{dc}}{2}}{Z_1} \sin (\omega t - \phi_1) - \sum_{n=2}^{\infty} \frac{4a \Delta V}{(n^2 - 1)\pi Z_n} \cos^2 \frac{n}{2} \pi \cos (n \omega t - \phi_n)$$

$$(Z_n = \sqrt{r^2 + n^2 \omega^2 L^2}, \phi_n = \tan^{-1} \frac{n \omega L}{r})$$

로 구할 수 있다. 따라서 선전류에 우수차 고조파 성분이 중첩되어지기 때문에 식(3.33)에서 중성점 전류에는 직류분 i_{N0} 가 발생하여

$$i_{N0} = \sum_{n=2}^{\infty} - \frac{4a^2 \Delta V}{(n^2 - 1)^2 \pi^2 Z_n} \cos \phi_n \quad (3.41)$$

로 된다. 따라서 전원 1주기에 있어서 중성점 전위 변동은

$$\begin{aligned}
dV &= \frac{1}{2C} \int_0^T i_N dt \\
&= - \sum_{n=2}^{\infty} \frac{24a^2 \Delta V}{(n^2 - 1)^2 \pi \omega CZ_n} \cos^4 \frac{n}{2} \pi \cos \phi_n
\end{aligned} \tag{3.42}$$

로 된다. 이것을 적분하면 중성점 전위는

$$V_N(t) = \Delta V \exp \left(- \sum_{n=2}^{\infty} \frac{12a^2}{(n^2 - 1)^2 \pi^2 CZ_n} \cos^4 \frac{n}{2} \pi \cos \phi_n t \right) \tag{3.43}$$

으로 되고, V_N 은 “0”으로 수렴하는 것을 알 수 있다.

그러므로, 3레벨 인버터는 단펄스 제어하는 경우에 한하지 않고 일반적인 상전압 제어로 정현파 전압을 출력하고 있는 동안 중성점 전위변동이 일어나지 않음을 알 수 있다.

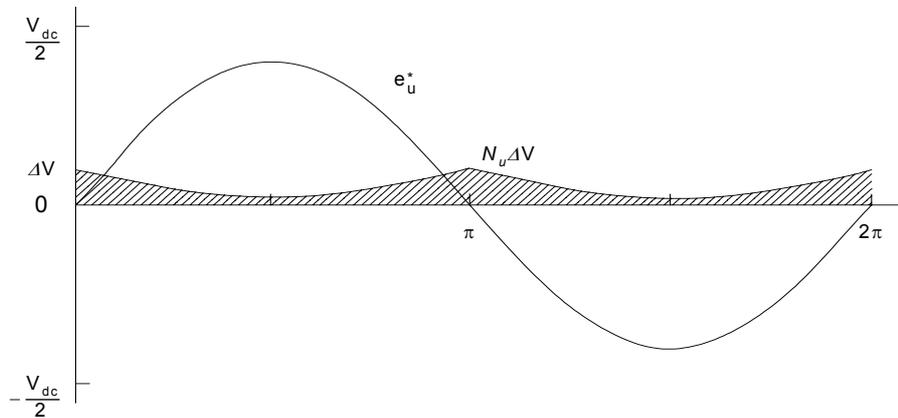


Fig. 3.9 Neutral point voltage variation of a three level inverter

3.4 멀티레벨 인버터의 중성점 변동 억제방식

최근 멀티레벨 인버터에서 사용하고 있는 전압원 인버터 DC링크전압의 불균압 문제를 해결하기 위한 방법이 몇 가지 제안되었다. 기본적으로 이상적인 균압화 방법은 간단하고, 외부전원이나 부가회로가 필요 없어야 한다. 유효전력공급을 필요로 하는 모터구동용, 주파수 변환, 비동기 시스템의 인터 커넥션, 페이서 스위터에 멀티레벨 전압원 인버터의 적용을 위한 제안이 발표되었다. 이러한 것에 적용하기 위해 PWM 스위칭 AC/DC 변환장치, RC필터 등의 기술조합이 필요로 한다. 이러한 방법은 다음과 같은 이유로 SVC에 적용하기 어렵다.

- 1) PWM방식을 사용하는 높은 스위칭 주파수는 SVC에서 스위칭손실을 증가시킨다.
- 2) 저항요소나 변환요소를 추가하는 것은 손실을 증가시키고, 크기와 설치비용을 증가시키는 결과를 초래한다.

3.4.1 외부 DC전원의 공급과 위상제어

외부 DC전원의 공급과 위상제어의 기본원리는 AC전류와 인버터의 출력전압과의 위상이 정확히 90°가 되기 때문에 직렬로 연결된 캐패시터의 분압점이 균압화 되어진다는 사실에 기인한다. 제어루프는 AC전류와 인버터출력전압의 위상이 정확하게 90°가 되도록 반도체 디바이스의 스위칭 타이밍을 조정하는 것이다. DC전원을 공급하는 비율은 변환기 VA비의 1[%] 미만인 캐패시터와 반도체 디바이스에서의 손실을 보상분이다. 그러나 전압 변동이나 갑작스런 부하의 변동이 원인인 다이내믹 불균등에서도 어떤 동작조건이든 항상 캐패시터 전압이 균압화 되도록 장치를 추가하여야 한다. 그러므로 이 균압화 방법은 실제적인 SVC적용에 맞지 않다고 본다.

3.4.2 용량이 다른 콘덴서 추가법

용량이 상이한 콘덴서 추가법은 균압화하기 위한 다른 추가적인 회로가 필요 없다고 제안하였다.⁴⁾⁵⁾⁶⁾ Fig. 3.10에서와 같이 5레벨 SVC는 PWM스위칭으로 두 개의 3레벨 SVC로 분해 할 수 있고 각각은 변조율 (m_1 , m_2)에 의해 제어된다. 캐패시터 전압의 균압화가 언제나라도 유지되기 위해서는 캐패시터 용량과 변조율은 다음과 같은 관계로 만족된다.

$$\frac{C_2}{C_1} = \frac{m_2}{m_1 + m_2} \quad (3.44)$$

여기서 C_1 과 C_2 는 각각의 내부측 캐패시터, 외부측 캐패시터이다. 식(3.37)은 주어진 전모드 동작에서 캐패시터 전압 균압화를 유지하기 위한 적당한 캐패시터 용량선택 비율인 변조율 m_1 , m_2 를 얻기 위해서 5레벨 SVC를 3레벨 SVC로 분해한다. PWM스위칭을 사용한 예로서 일반적인 방법은 기본파 주파수의 스위칭만 적용할 수 있다. 이 제안은 확실히 외부에 부가회로를 부착하지 않고 캐패시터 전압 균압화를 할 수 있음을 알 수 있다. 그러나, 대전력용으로 사용하기 위해서는 캐패시터 용량이 정확해야 하고 그 용량이 커지므로 설치비용 측면에서 본다면 적용하기 어렵다.

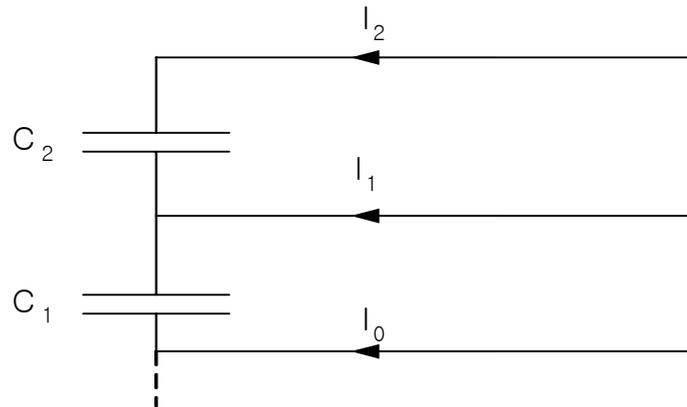


Fig. 3.10 DC side current division for upper capacitors in a multi-level SVC topology

3.4.3 스위칭각의 변조법

다이오드 클램프형 멀티레벨 인버터의 DC링크의 분압용 캐퍼시터 전압을 강제로 균압화하는 방법은 전절과 달리 외부의 부가적인 회로가 필요 없다.⁷⁾⁸⁾⁹⁾ 원리는 각 출력전압 레벨의 변조로 직렬 연결된 캐퍼시터 사이에 강제적으로 전류를 나누어 흘러 들어가도록 한다. 이것은 반도체 디바이스에 스위칭 변조로 가능하다. 각각의 캐퍼시터에 선택적으로 충전이나 방전으로 캐퍼시터전압 균압화를 하기 위한 동작은 순간적인 스위칭각 조작으로 한다. 이 방법은 외부 전원회로가 필요 없고 캐퍼시터의 용량제한이 없는 장점을 갖고 있다. 이러한 방법은 다이오드 클램프형 멀티레벨 인버터에 가장 적합하다.

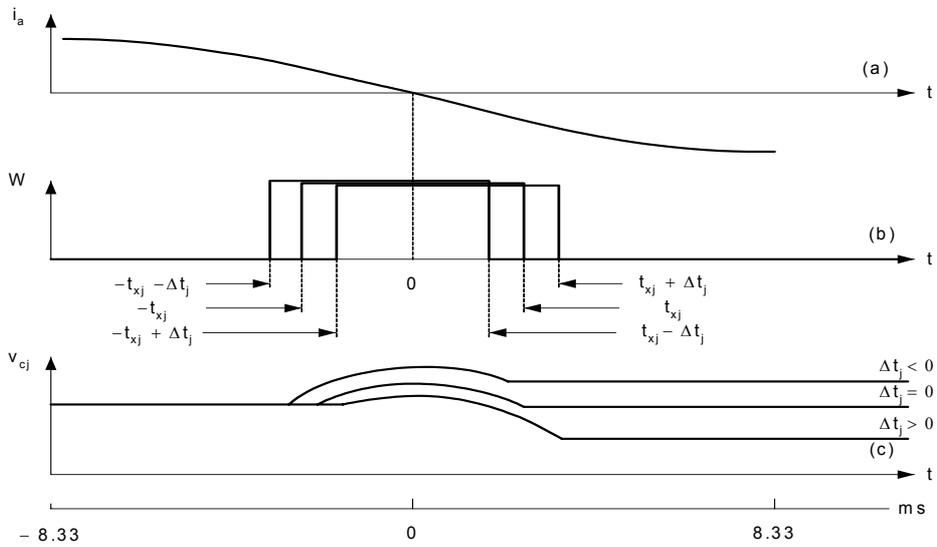


Fig. 3.11 Relation of switching angle and dc capacitor voltage

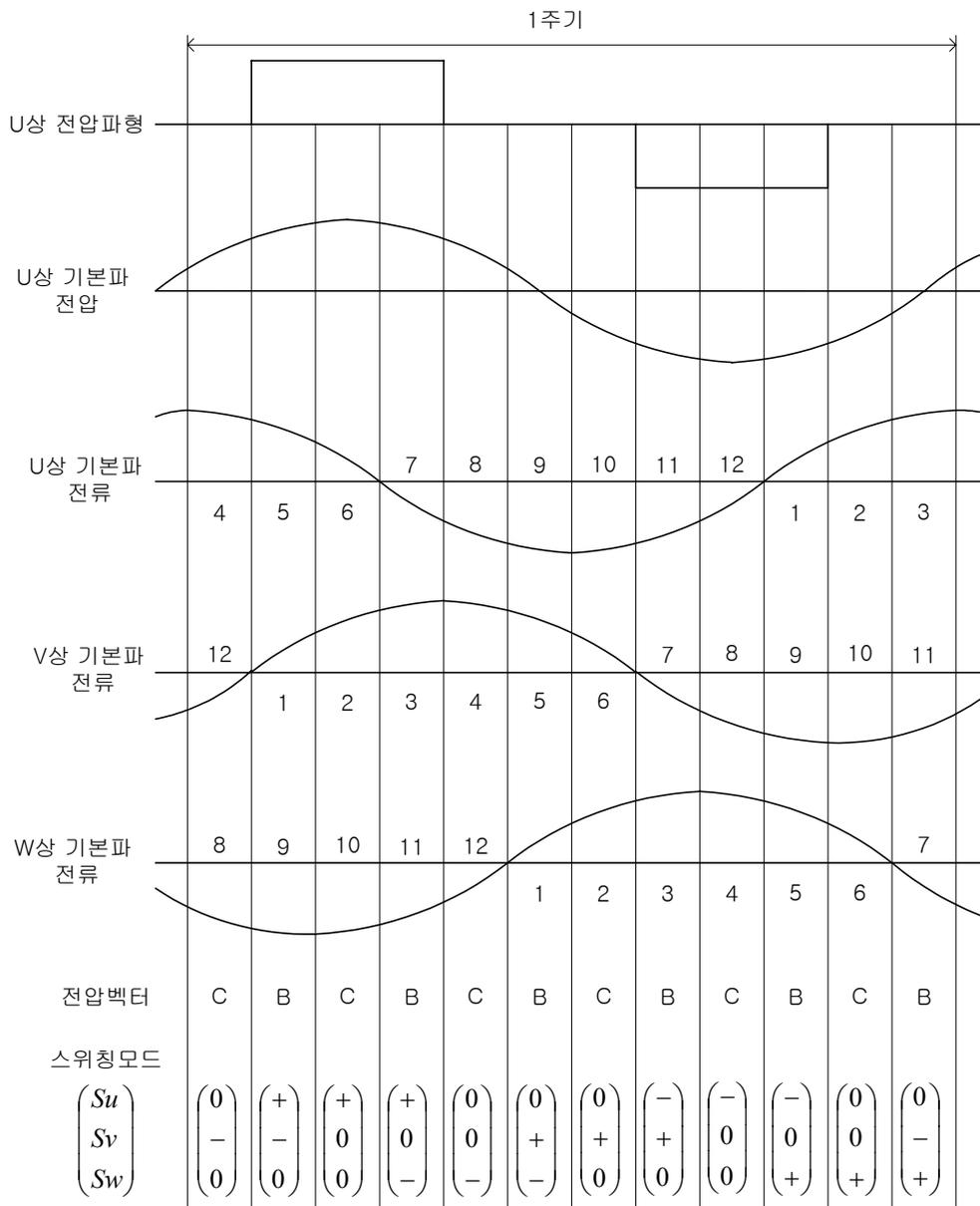


Fig. 3.12 Three level inverter switching mode

제 4 장 새로운 중성점 전위제어 알고리즘

4.1 3레벨 인버터의 SVPWM 스위칭법

3레벨 인버터를 이용해서 무효전력보상을 행할 경우 Fig. 3.1과 같이 계통에 리액터와 같은 수동소자를 통해서 접속하고 같은 위상에서 진폭이 다른 전압을 출력한다. 진폭이 계통보다도 큰 경우는 리액터에 의해 계통으로 지상의 전류가 흐른다. 이것은 계통에서 본다면 부호가 역으로 되기 때문에 진상의 전류가 흐르게 된다. 또, 역으로 진폭이 계통보다도 더 작은 경우에는 같은 조건으로 지상전류가 흐른다. Fig. 3.1에 진상동작, 지상동작, 무부하 동작일 때의 벡터도를 나타낸다. 이러한 것으로 계통에 대해서도 진상, 또는 지상의 전류를 가할 수 있어 계통의 역률조정이 가능하다. 출력전압이 변화된다면 흐르는 전류의 양도 비례하여 변화하기 때문에 전류량도 자유롭게 조정가능하다. 따라서, 출력전압의 진폭을 자유롭게 가변 가능한 3레벨 인버터에서는 무효전력을 연속적으로 보상하는 것이 가능하다.

무효전력만을 가지고 스위칭을 한다면 3레벨 인버터에 유효전력은 입출력이 되지 않는다. 따라서, 스위칭 손실 등의 손실이 없는 이상적인 3레벨 인버터가 있다면 직류측에 특별히 다른 전원은 필요가 없다. 그러나, 실제로는 스위칭 손실과 배선저항 등이 존재하기 때문에 소량의 유효전력공급원이 필요하게 된다. 통상적으로, SVC에서는 필요한 유효전력을 무효전력보상대상에서 받아들인다. 시작(試作)한 3레벨 인버터를 이용하여 직류측에 다른 전원장치를 설치하지 않고 계통에서 필요한 유효

효전력을 받아들이도록 제어한다. 유효전력이 유입된다면 직류측 캐퍼시터 전위는 상승하고, 유출되는 경우는 하강한다. 따라서 이 캐퍼시터 전위를 적절한 값으로 일정하게 유지되도록 제어한다. 3레벨 인버터를 무효전력 보상장치로 사용하는 경우는 직류측의 전압을 출력전압의 위상으로 하여 무효전력 보상량을 출력전압의 진폭에 의해 제어한다.

3레벨 인버터의 각 상의 스위칭 상태는 Table 3.2에 나타내었다. 각 상에 대한 스위칭 상태에는 3가지 종류 P, O, N이 있다. 그래서 3상 3레벨 인버터에서는 27개의 스위칭 상태가 존재한다.

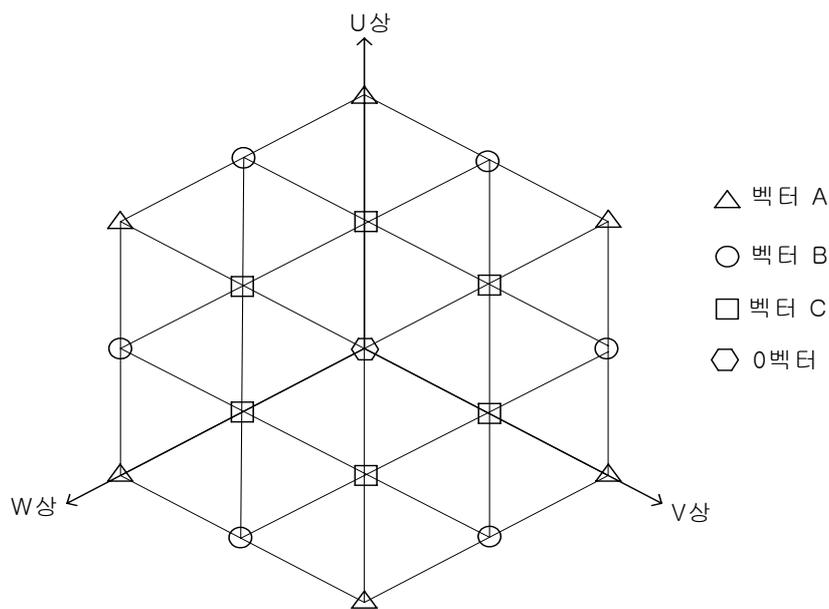


Fig. 4.1 Three level inverter vector diagram

3레벨 인버터의 출력 스위칭 모드에는 Fig. 3.4에 나타낸 3개의 스위칭 모드가 존재한다. 3상에 대해서는 각각 3패턴이 존재하기 때문에 모두 27종류의 전압벡터가 출력가능하기 때문에 스위칭 모드가 다르게 되어도 전압벡터가 같기 때문에 같은 벡터가 포함되지 않도록 하기 위해 전압벡터의 종류는 Fig. 4.1의 19종류로 된다. Fig. 4.1에서는 벡터를 A벡터, B벡터, C벡터, 0벡터의 4종류로 분류하고 있다. 여기에, A벡터는 어떤 상에서도 V_{dc} 벡터가 GND벡터에 접속되어서 중성점 전위를 이용하지 않는 벡터이고 통상의 2레벨 인버터의 출력과 같다. B벡터와 C벡터는 중성점 전위를 출력하는 상을 포함하는 벡터이다. 또, C벡터에는 대응하는 스위칭 모드가 2종류가 있다. 이 두 종류의 스위칭 모드는 각각 중성점 이외의 접속이 한 방향은 V_{dc} , 또 다른 방향은 GND로 되기 때문에 중성점 전위로 흐르는 전류의 방향이 반대로 되는 관계가 있다.

3레벨 인버터 직류측의 중성점 전위는 플로팅 되고, 중성점에 전류가 유입된다면 중성점 전위는 상승되고 유출된다면 내려간다. 중성점 전위가 직류전압의 $\frac{1}{2}$ 보다 큰 경우에는 출력전압과형이 왜곡이 발생하여 직류전압의 분압 밸런스가 깨어지기 때문에 한 쪽으로 소자에 많은 전압이 걸린다. 이것 때문에 중성점 전위의 제어가 필요하다.

4.2 스위칭 순서 결정법에 의한 SVPWM 스위칭법

3레벨 인버터의 공간 벡터도를 이용하여 제안된 SVPWM 방법의 기본원리는 쉽게 설명될 수 있다. Fig. 4.2는 일반적인 3레벨 인버터의 스위칭 벡터를 나타며 Fig. 4.3은 3레벨 공간 벡터를 단순화한 그림이다. Fig. 4.3에 나타난 3레벨 인버터의 공간 벡터도는 기존의 2레벨 공간벡터도인 6개의 작은 육각형으로 구성된다고 생각할 수 있다. Fig. 4.4는 3레벨 인버터의 기준전압벡터(이하 “원래의 기준전압벡터”라 칭한다)인 V^* 를 2레벨 인버터의 기준전압벡터(이하 “수정된 기준전압벡터”로 칭한다) \hat{U}^* 로 단순화하기 위하여 기준벡터(base vector)를 수정한 그림이다. Fig. 4.4에 나타나 있는 것처럼 3레벨 인버터의 공간 벡터도를 구성하는 이들 6개 각각의 육각형들은 내부의 작은 육각형의 6개 꼭지점을 중심으로 한다. 그래서 만약 이들 6개의 작은 육각형들이 $V_{dc}/3$ 에 의해 내부 육각형의 중심을 향해 움직이게 되면 3레벨 인버터의 공간 벡터도는 2레벨 인버터의 공간 벡터도로 단순화된다. 앞에서 설명한바와 같이 2레벨 인버터의 공간 벡터도로 단순화시키기 위해서 아래의 두 단계를 거쳐야만 한다. 첫 번째는 주어진 기준전압벡터의 위치로부터 여섯개의 육각형 중에서 하나의 육각형을 선택 한다.

두 번째로 수정된 기준전압벡터는 원래의 기준전압벡터에서 선택된 육각형의 기준벡터(base vector)의 크기에 의해 감해져야 한다. 이러한 두 단계를 통해서 3레벨 공간벡터평면은 2레벨 공간벡터평면으로 변환되어진다. 그러면 스위칭 순서(sequencing)의 결정과 전압벡터 지연 시간(duration time)의 계산은 기존 2레벨 SVPWM의 방법과 같이 이루어진다.

이 절에서는 단순화된 3레벨 공간벡터의 스위칭 순서 결정법에 대하여 설명한다. 주어진 원래의 기준전압벡터의 위치에 의해 3레벨 공간 벡터도를 구성하는 여섯 개의 작은 육각형중 하나의 육각형이 선택된다. 기준전압벡터는 선택된 육각형의 내부에 머물러야 한다. Fig. 4.5는 3레벨 인버터의 중성점 전위제어 원리도로서, Fig. 4.3의 6개의 육각형 중에서 1개의 선택되어진 육각형을 나타낸 벡터도이다. Fig. 4.5 (a)는 섹터 1을 선택한 경우이고 Fig. 4.5 (b)는 섹터 2를 선택한 경우이다. 3레벨 공간 벡터도에서 인접한 작은 육각형에 의해 겹쳐지는 영역이 존재한다. 그래서 만약 기준전압벡터가 이러한 영역들에 머문다면, s 는 어떠한 값도 가질 수 있게 된다.

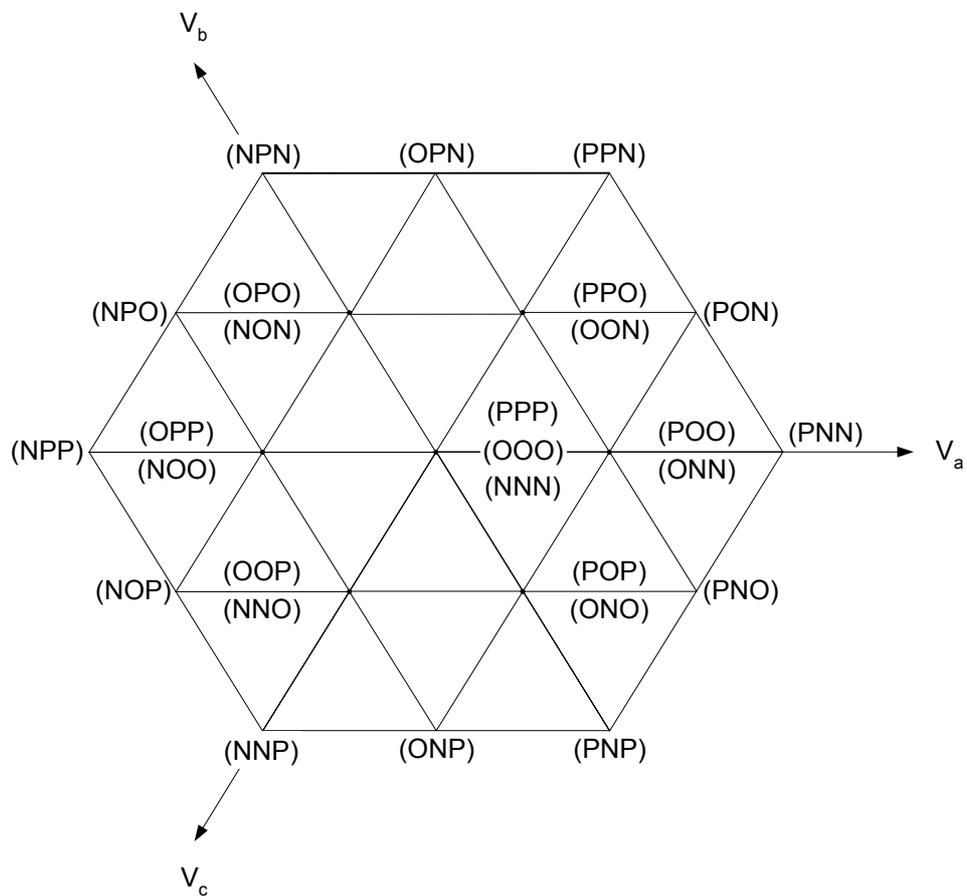
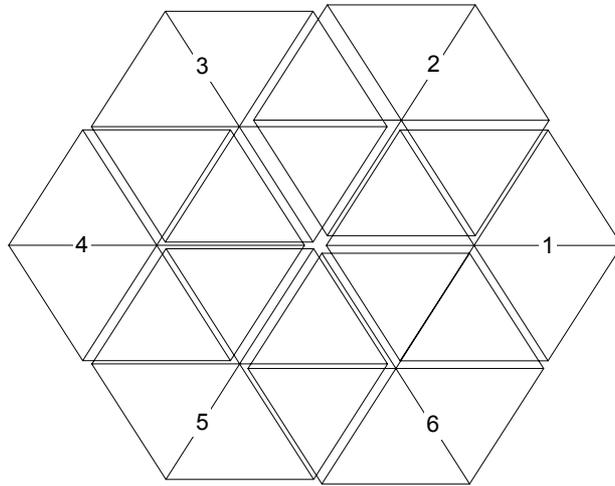
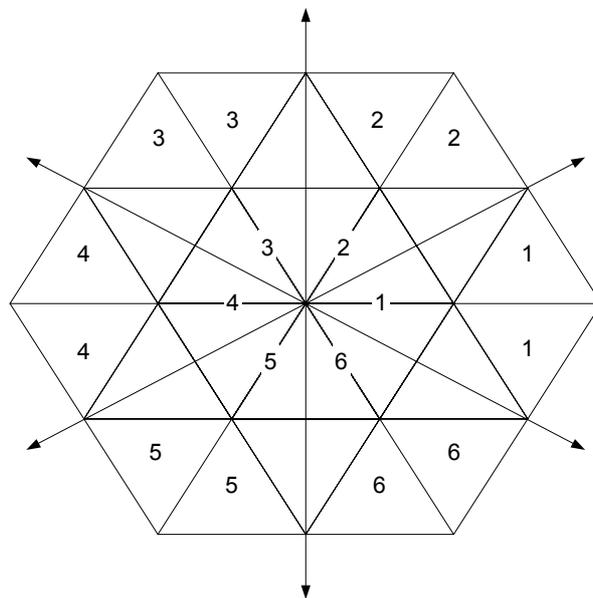


Fig. 4.2 Space-vector diagram of a three level inverter



(a)



(b)

Fig. 4.3 Simplification of a three level space vector diagram

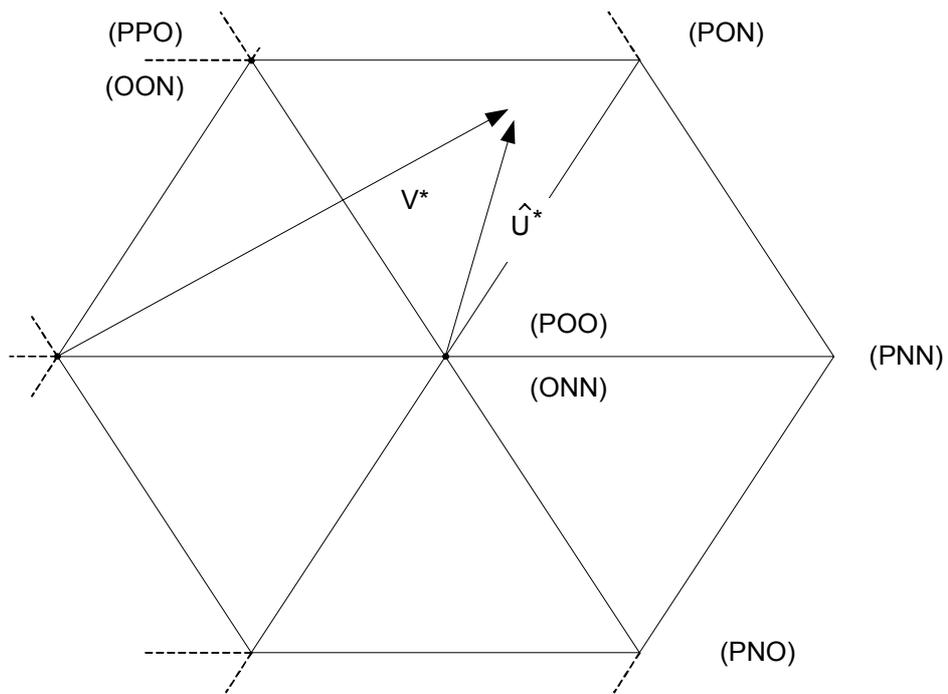


Fig. 4.4 Changing the base vector of an original reference voltage vector

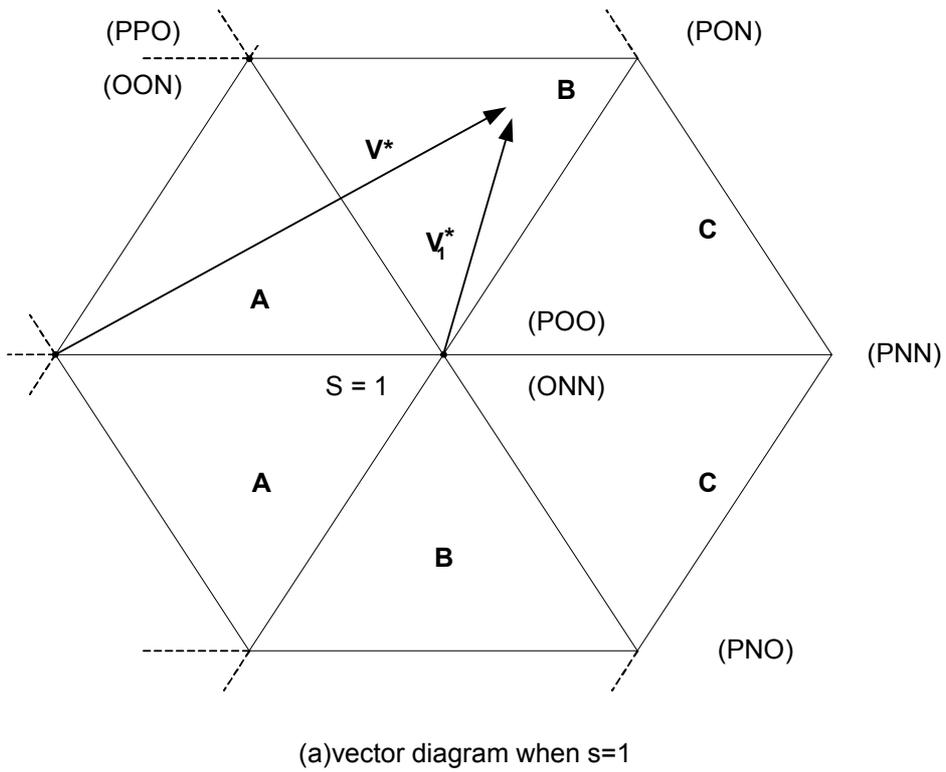
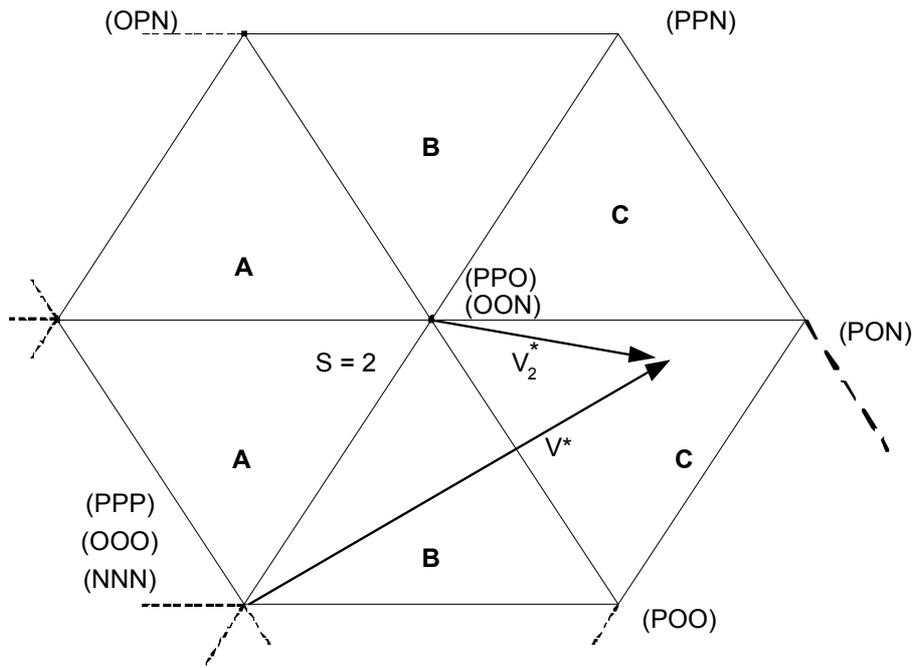


Fig. 4.5 Neutral point voltage control of a three level inverter



(b)vector diagram when s=2

Fig. 4.5 Neutral point voltage control of a three level inverter

Fig. 4.6 과 Fig. 4.7은 섹터의 결정에 따른 실제 스위칭 동작을 나타낸 그림이다.

출력전압벡터의 크기가 결정이 되면, 스위칭 순서를 결정하며, 스위칭 순서는 s 의 값에 의해 자동적으로 결정된다. 즉, 선택된 육각형의 중앙전압벡터를 기초로 하여 스위칭 순서는 기존의 2레벨 인버터처럼 결정된다. 예를 들어 Fig. 4.6 경우 스위칭 순서는 (POO) - (PON) - (OON) - (ONN)이 될 것이다. 만약 (ONN)벡터가 기준벡터로서 선택되고 2레벨 공간 벡터도에서 사용되는 표기 형식이 적용된다면, 스위칭 순서는(111) - (110) - (010) - (000)과 같이 표현될 수 있다. 이 스위칭 순서는 기존의 2레벨 SVPWM의 스위칭 순서와 같다. 그러므로 스위칭 순서를 결정하는데 있어서 수행해야하는 유일한 과제는 각 상에서 4개의 스위치들 그들의 상태를 변화시킬 수 있는 스위치들을 선택하는 것이다.

만약 기준전압벡터가 인접한 작은 육각형에 의해서 겹쳐지는 그 영역에서 머문다면 중성점 전위는 스위칭 순서를 바꾸는 것으로 제어될 수 있다. Fig. 4.6에서와 같이 기준이 주어졌을 때, 인덱스(index) s 는 앞에서 설명했듯이 1 또는 2의 값을 가질 수 있다. 이 경우 스위칭 순서는 (POO) - (PON) - (OON) - (ONN) 또는 (PPO) - (POO) - (PON) - (OON)의 순서로 주어질 수 있다. 전자의 순서는 인덱스 s 가 1의 값을 가질 경우이고, 후자의 순서는 인덱스 s 가 2의 값을 가질 경우이다. Fig. 4.5(a)에서 인덱스 s 가 1의 값을 가질 때 \mathbf{V}^* 는 원래 기준전압벡터이고 \mathbf{V}_1^* 는 수정된 기준전압벡터이다. Fig. 4.5(b)와 Fig. 4.7에서는 인덱스 s 가 2의 값을 가질 때 \mathbf{V}_2^* 가 수정된 기준전압벡터이다. 만약 전자의 스위칭 순서가 선택되고 부하전류가 DC링크 캐패시터에서 흘러나오게 된다면 부하전류는 상단의 DC링크 캐패시터를 충전하는 동시에 하단의 캐패

시터를 방전시킬 것이다. 그러나 이와 반대로, 만약 후자의 스위칭 순서가 선택된다면 상단의 캐패시터는 방전되고 하단의 캐패시터는 충전된다. 그래서 만약 인덱스 s 의 값이 전압 오차(error)와 전력의 방향(direction)에 따라 변하게 되면, 중성점 전위는 제어된다. 이는 s 의 값에서 1을 빼주거나 더해주는 것과 같은 간단한 절차에 의해서 구현된다.

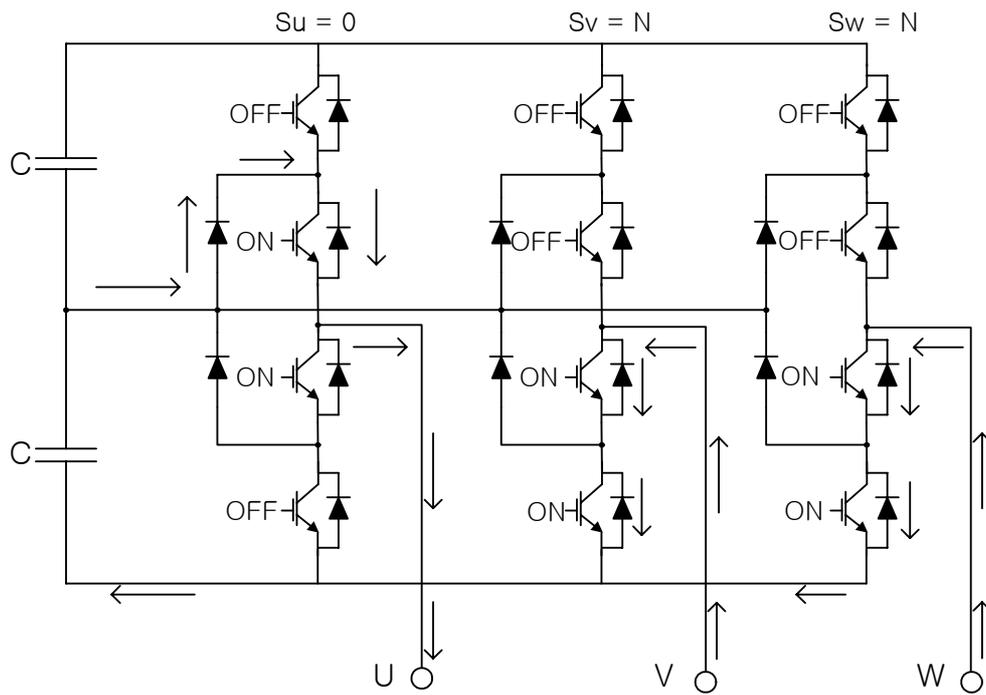


Fig. 4.6 Switching diagram of V_1^* when $s=1$ [ONN]

Upper capacitor C : charging

Lower capacitor C : discharging

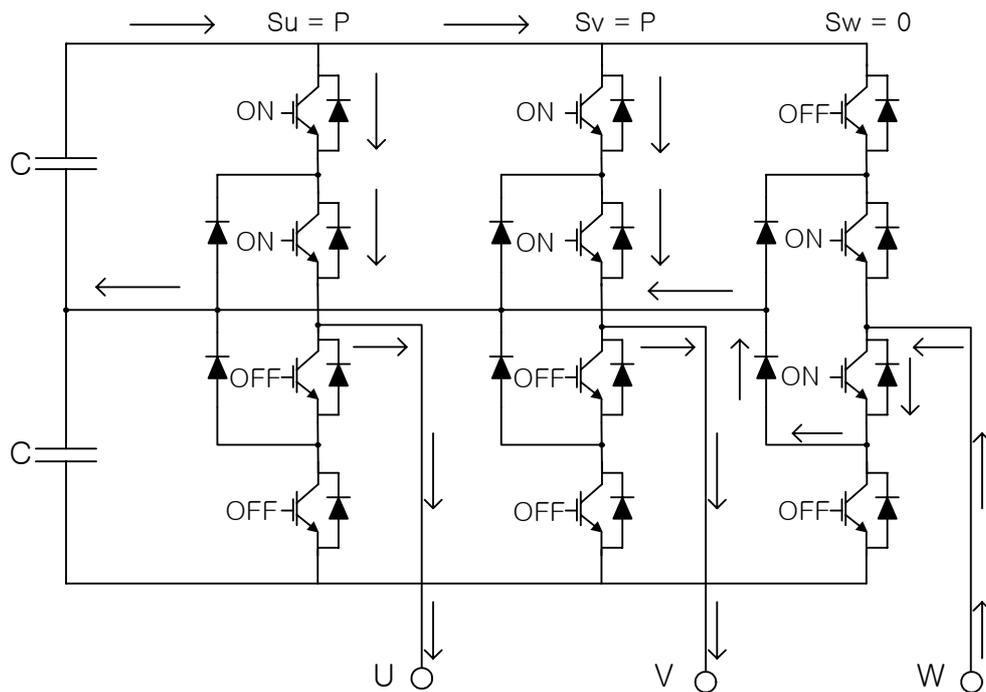


Fig. 4.7 Switching diagram of V_2^* when $s=2$ [PPO]

Upper capacitor C : discharging

Lower capacitor C : charging

제 5 장 실험결과 고찰

5.1 실험장치

본 연구에서 3레벨 변환기를 이용한 자력식SVC 실험장치는 주회로, 제어회로로 구성되어 있으며, 실험장치의 제원은 Table 5.1에 나타내었다.

제어회로는 교류전압 검출부, 직류전압 검출부, DSP(Digital Signal Processor), PC(Personal Computer), 과전류 검출부, 게이트 펄스신호 발생부 및 게이트 드라이브 회로로 구성하였다.

Table 5.1 Specification of experimental equipments

정격전압	220 [V]
정격용량	3.5 [kVA]
리액터	6.37 [mH]
콘덴서	2200 [μ F]
IGBT 모듈	2MB1150F-120 (1200V 50A)
다이오드	2F150G-100D (1000V 50A)

5.1.1 주회로

Fig. 5.1에 3레벨 변환기의 주회로 구성을 나타내었다. 스위칭 디바이스에는 정격 50[A] 1200[V]의 IGBT, 클램프다이오드에는 정격 50[A] 1000[V]의 다이오드를 이용하였으며, 또한 분압용 콘덴서는 용량 2200 [μ F]의 전해 콘덴서를 사용하였다. 각 IGBT에는 병렬로 1.0[μ F]의 스너버 콘덴서를 설치하였다.

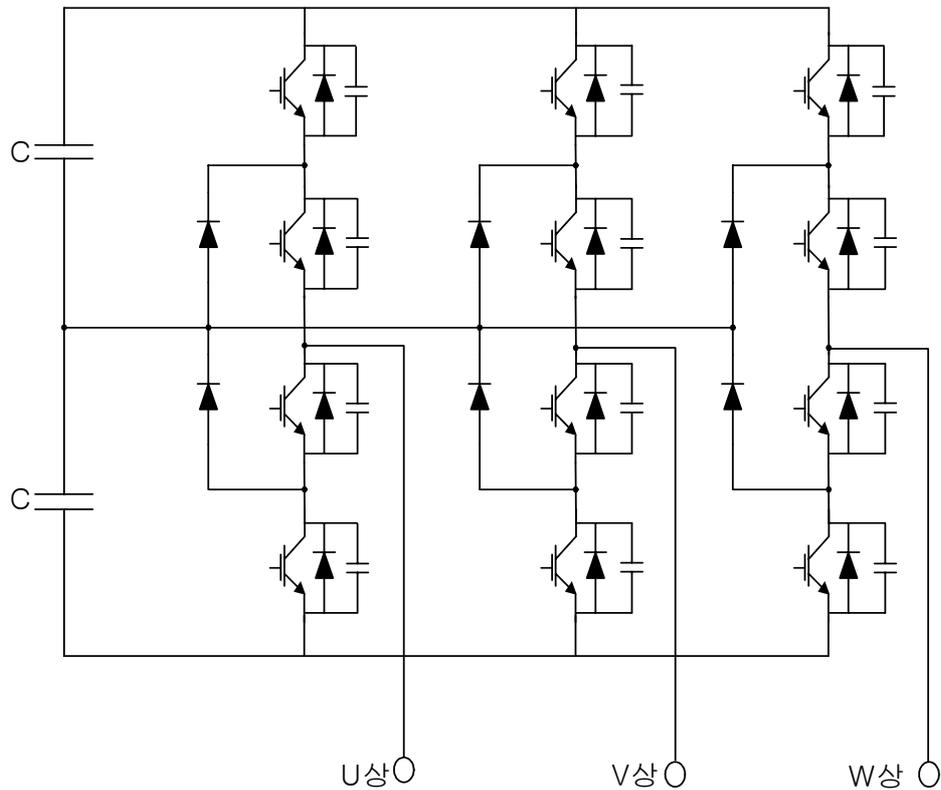


Fig. 5.1 Main circuit of three level inverter

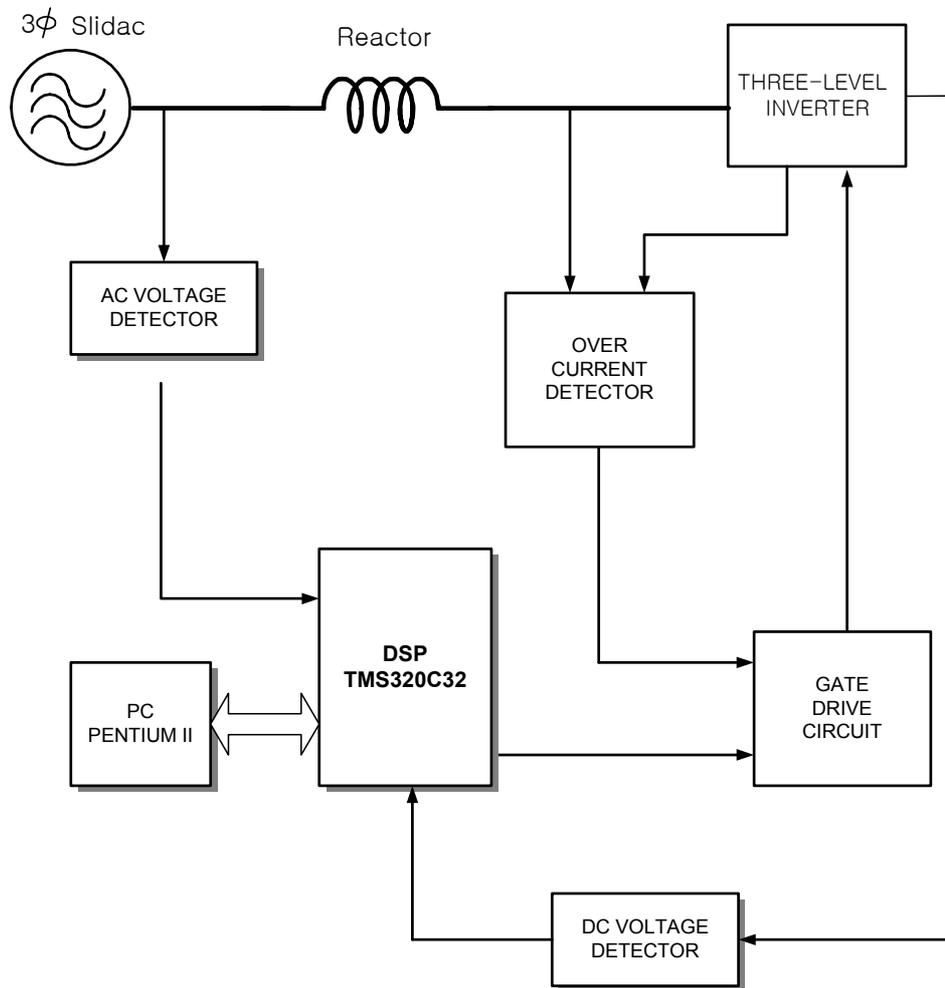


Fig. 5.2 Control block diagram of the three level inverter

5.1.2 제어회로

Fig. 5.2는 자력식 SVC 용 3레벨 인버터 제어 블록도이며 자력식 SVC 구동에 필요한 제어회로-교류전압검출부, 직류전압검출부, DSP (Digital Signal Processor), PC(Personal Computer), 과전류검출부, 게이트 펄스신호발생부 및 게이트 드라이브회로 등으로 구성된다. Fig. 5.3은 교류전압검출부, 직류전압검출부, 과전류검출부로 구성된 실험장치로서 자세한 설명은 다음과 같다.

(1) 교류전압 검출부 : 3상 가변전압조정기 출력전압인 계통전압의 각상을 전압비 220 : 5의 변압기로 강압한다. 이 변압기는 계통측과 제어회로의 절연도 겸하고 있다. 강압된 신호는 차단 주파수 878.7[Hz]의 저역통과 필터에서 정형되어 반전증폭기에 의해 진폭을 조정한 후 DSP의 AD변환기에 입력시킨다. DSP의 아날로그 입력의 제한은 $\pm 5[V]$ 이므로 반전 증폭기에서는 선간전압의 실효값 220[V]의 계통전압을 DSP의 아날로그입력으로 하여 진폭 5[V]의 상전압 신호가 되도록 게인을 조정한다. 또한, 필터의 위상지연은 약 5.6도 이기 때문에 소프트웨어로 위상보정을 한다.

(2) 직류전압 검출부 : 3레벨 변환기의 직류측 전체전압을 분압비 50 : 1이 되도록 저항 분압을 한다. 분압된 신호는 입력 임피던스 20 [$\mu\Omega$], 게인 1의 절연증폭기에 입력한다. 절연증폭기의 출력은 반전증폭기에서 진폭을 조정한 후에 DSP의 AD변환기로 입력한다. 반전증폭기에서는 직류측 전체전압 400[V]를 DSP의 아날로그 입력으로 하여 5[V]의 직류신호가 되도록 게인을 조정하고 있다.

(3) 과전류 검출부 : 가변전압조정기에서 리액터를 통해 3레벨 변환기로 유입하는 전류가 과전류로 된 경우, 또는 변환기 주회로에 사용되고 있는 IGBT에 흐르는 전류가 과전류로 된 경우에 대해서 후술의 게이트 펄스신호 발생부에서 출력하는 과전류 검출 신호를 발생시킨다.

변환기에 유입하는 전류는 전류 검출기에서 검출한다. 이것을 전과정류한 3상분을 합친 신호가 설정한 과전류 레벨을 초과한다면 과전류 검출신호를 출력한다. 한편, IGBT의 과전류 검출은 후술의 IGBT 드라이버 IC에서 검출되고, 과전류가 검출된다면 각 IGBT마다 과전류 검출 신호를 출력한다. 이러한 신호는 총 7개이고, 이 과전류 검출 신호를 wired-and 접속하여 게이트 펄스신호 발생부에 출력한다.

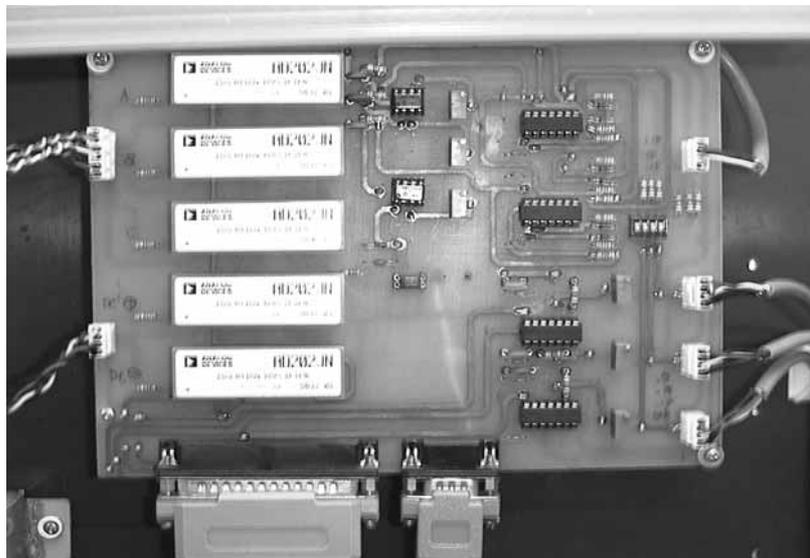


Fig. 5.3 Photograph of voltage and over current detector

Fig. 5.4는 게이트 펄스 발생 및 드라이브 회로를 나타내며, 자세한 설명은 다음과 같다.

(4) 게이트 펄스 발생부 : DSP에서 디지털출력은 6[ch]이며, 이 신호에서 12[ch]의 게이트 펄스신호를 발생하고, 과전류검출 신호를 받아서 전체 IGBT 게이트를 차단한다. 데드타임을 투입하기 위해서 PLD (Programable Logic Device)를 각 상에 1개씩 사용한다. 데드타임은 6.25 [μ S]이다. PLD에서 게이트 펄스신호는 랫치신호를 받아서 타이밍에 맞추어 출력되고, 버퍼를 통해서 게이트 드라이브회로에 입력한다.

(5) 게이트 드라이브회로 : IGBT를 구동하는 게이트 드라이브 회로에는 전용의 하이브리드 IC를 사용한다. 이 IC에는 TTL레벨의 H입력에 의해 +15[V], L입력에 의해 -5[V]를 출력하는 것으로서 IGBT를 직접 구동한다. 또한 에미터-콜렉터 사이에 흐르는 과전류를 검출한 경우에는 과전류 검출 신호를 출력한다.

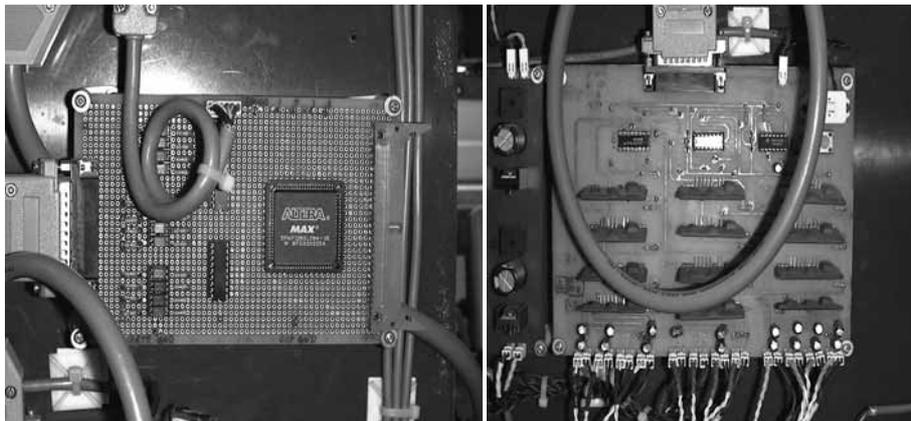


Fig. 5.4 Photograph of gate pulse generator and drive circuit

(6) DSP, PC : 앞의 검출부에서 계통 교류전압신호, 직류전압신호는 DSP의 AD 변환기에서 디지털 값으로 변환되고, PC에서 C언어로 프로그램을 작성하고 DSP에 다운로드한다. 직류측 전체전압을 일정하게 유지하기 위하여 계통전압과 변환기 출력전압의 위상차와 프로그램 중에 설정된 변조율에서 출력하도록 하여 게이트 패턴을 만들어 DSP에서 6[ch]의 디지털 신호를 출력한다. 제어를 하는 주회로의 IGBT의 수는 12개이지만, 2개 1조가 되어 항상 반전동작을 하기 위해서 출력신호는 6[ch]로 한다. DSP의 제어주기는 전원주기의 위상각에 있어서 1.8° 일 때 $0.1[\text{ms}]$ 이다.

Fig. 5.5는 본 논문에서 사용한 전체 실험장치 사진이다.

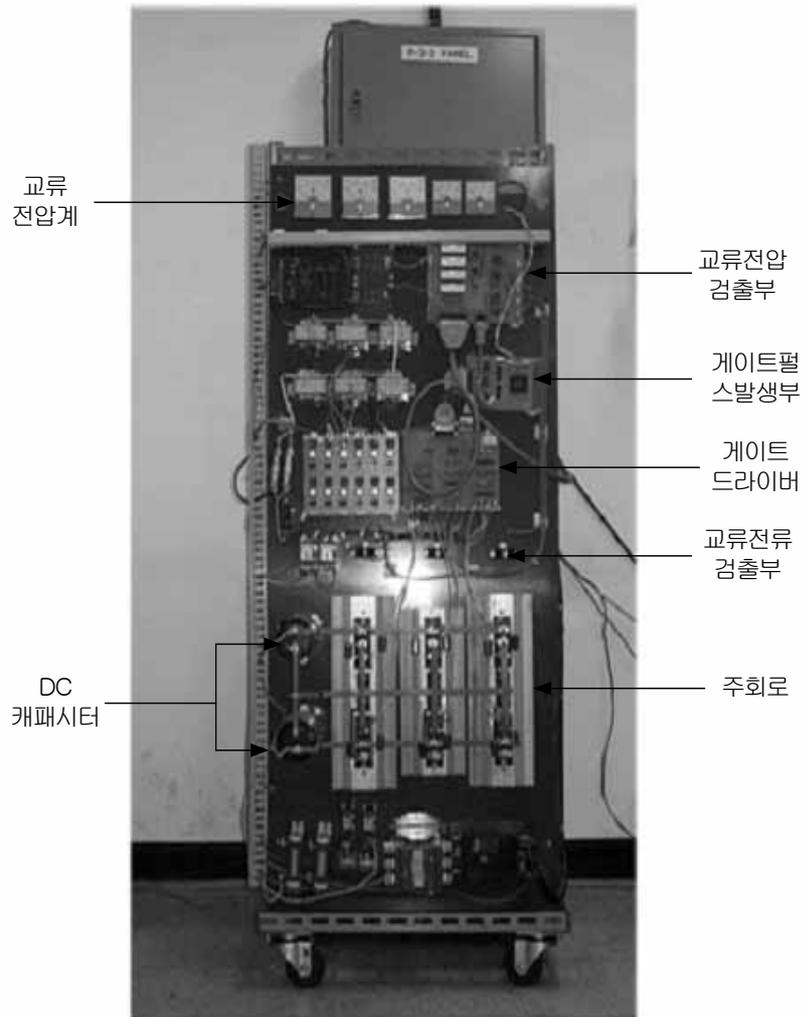


Fig. 5.5 Photograph of the experimental apparatus

5.2 스위칭 순서 결정법에 의한 중성점 변동고찰

본 장에서는 스위칭 순서 결정법에 의한 3레벨 인버터의 중성점 전위 변동 억제 타당성을 검증하기 위해 실험을 하였다.

본 실험을 위해 시작(試作)한 실험장치의 사양은 정격전압 220[V], 정격용량 3.5[kVA], 분압용 콘덴서 용량은 2200[μ F]이며 실험장치인 3레벨 인버터를 무한대 모션계통과 같이 직렬로 연계시키고 계통전압에 동기하여 교류전압을 발생한다.

Fig. 5.6, Fig. 5.7, Fig. 5.8은 일반적인 SVPWM방식으로 운전하였을 때의 계통전압, 3레벨 인버터의 출력전압, 중성점 전위의 변동을 나타낸다.

Fig. 5.6은 콘덴서 모드 10[%]출력으로 운전하고 있을 때의 파형이다. 이 때 스위칭 손실을 줄이기 위하여 스위칭 주파수를 50[Hz]로 낮추어 전압을 출력하고 있을 때의 파형이며, 운전초기에는 중성점 전위변동이 약 3[V]이지만 100[ms]이후로는 중성점 전위변동이 6[V]크기의 전압으로 진동하고 변동율은 1.5[%]이다. Fig. 5.7은 스위칭 주파수를 500[Hz]로 하고 콘덴서 모드 60[%]출력으로 운전하고 있을 때의 파형이다. 운전초기부터 중성점 전위변동이 ± 20 [V]의 크기로 심하게 진동하면서 35[ms]부터는 중성점 전위가 안정화 되지 않고 발산되며, 이때의 중성점 전위 변동율이 5[%]이상으로 되고 있음을 알 수 있다. 그리고 Fig. 5.8은 스위칭 주파수를 500[Hz]로 하고 콘덴서 모드 40[%]출력으로 운전하고 있을 때의 파형이다. 중성점 전위가 ± 10 [V]로 진동하고 있으며 중성점 전위 변동율은 2.5[%]이다. Fig. 5.9와 Fig. 5.10은 스위칭 주파수를 500[Hz]로 하고 스위칭 순서 결정법을 이용하였을 때의 실험결과로서 콘덴서 모드

32[%], 25[%]로 출력하고 있으며 이때의 중성점 전위 변동율은 각각 0.38[%], 0.35[%]이었다. 실험결과에서 알 수 있듯이 중성점 전위가 거의 안정적으로 0[V]에 가깝게 안정되어 있음을 알 수 있다.

Fig. 5.11과 Fig. 5.12는 분압용 캐퍼시터의 전위변동을 쉽게 분석하기 위하여 상위 및 하위 캐퍼시터 전압을 측정하였다. 콘덴서 모드 40[%]출력을 하고 있으며, 이 때의 스위칭 주파수는 500[Hz]이다.

Fig. 5.11은 일반 SVPWM제어시의 캐퍼시터 전위변동 파형이다. 운전 개시 2초 후 콘덴서 모드 40[%]를 출력했을 때 각 캐퍼시터 전위변동이 $\pm 10[V]$ 로 발생하고 중성점 전위 변동율은 2.9[%]이다. Fig. 5.12는 운전 조건을 같게 하고 스위칭 순서 결정법에 의한 알고리즘으로 제어 했을 때 캐퍼시터 전위변동은 $\pm 0.5[V]$ 이었으며, 중성점 전위 변동율은 0.5[%]이었다.

따라서 스위칭 순서 결정법에 의하여 3레벨 인버터의 중성점 전위제어가 기존의 SVPWM방법에 비해 간단하면서 효과적임을 확인하였다. 그리고, 기존의 SVPWM방식으로 운전한다면 중성점 전위변동은 주로 고조파의 영향으로 변동되므로 고조파를 고려하여 스위칭을 결정하여야 한다. 또, 경우에 따라서 고조파 필터도 설치해야 한다. 그러나 본 제안방식을 이용하면 고조파의 영향에 관계없이 캐퍼시터의 분압점 전위변동에 따라 스위칭 벡터를 간단히 바꿈에 따라 분압점 전위변동을 억제 할 수 있었으며 스위칭 순서가 간단한 논리식으로 이루어 짐으로 제어기의 실시간 제어가 가능하였다.

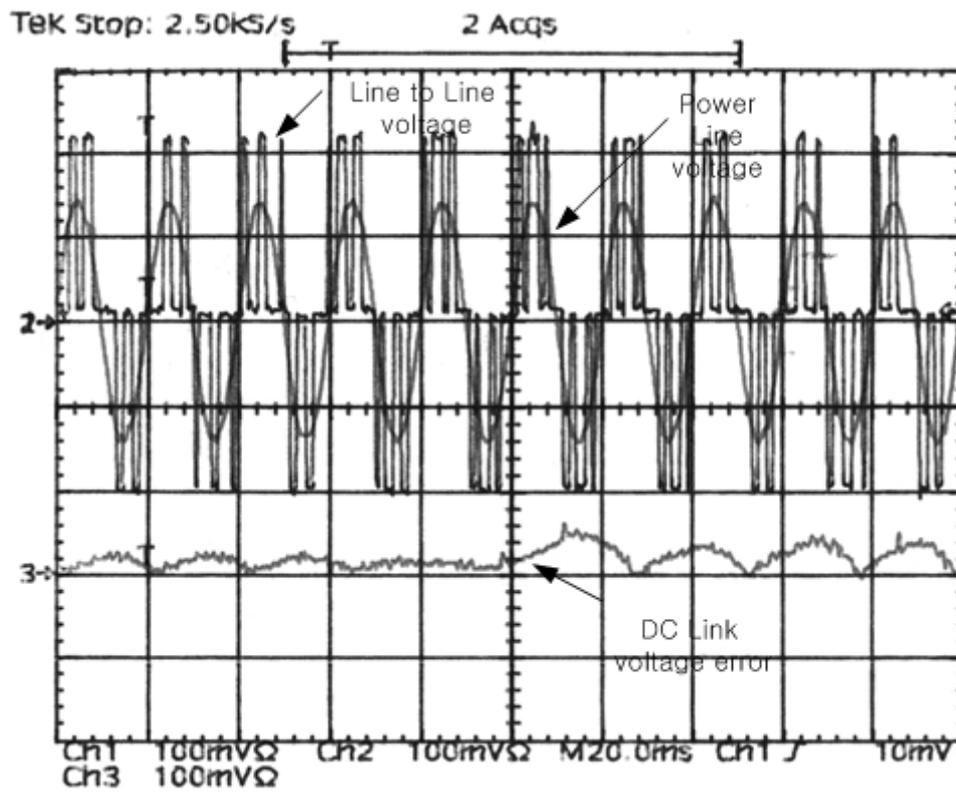


Fig. 5.6 Experimental result of SVPWM method

C mode 10[%] output

Line to Line voltage[100V/div], dc-link voltage error[10V/div]

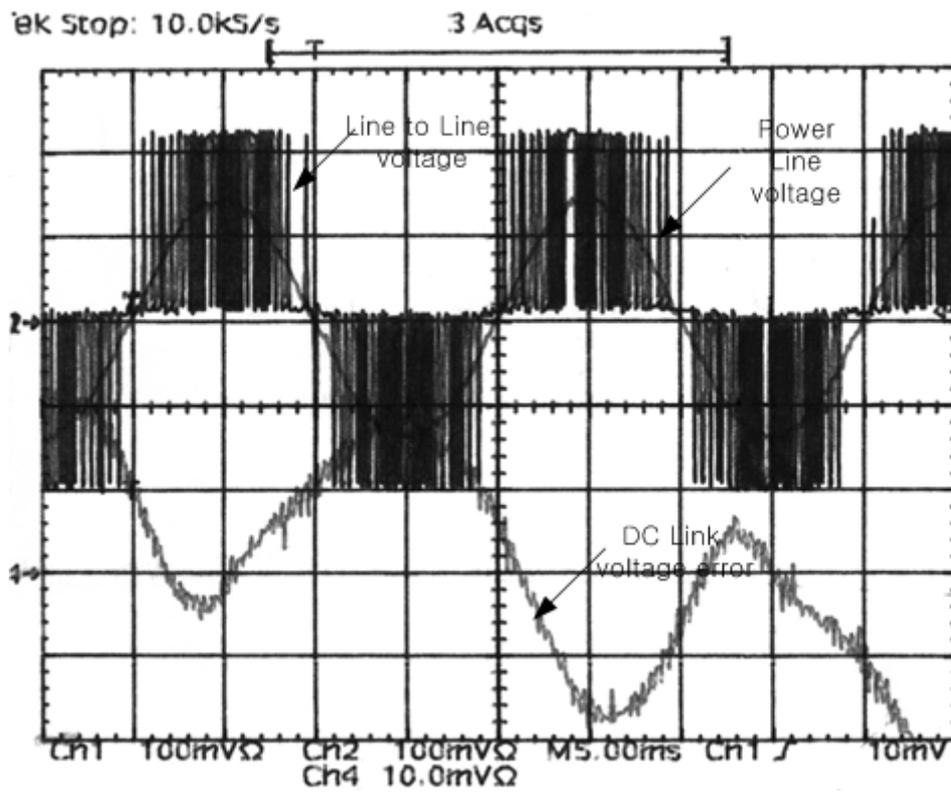


Fig. 5.7 Experimental result of SVPWM method

C mode 60[%] output

Line to Line voltage[100V/div], dc-link voltage error[10V/div]

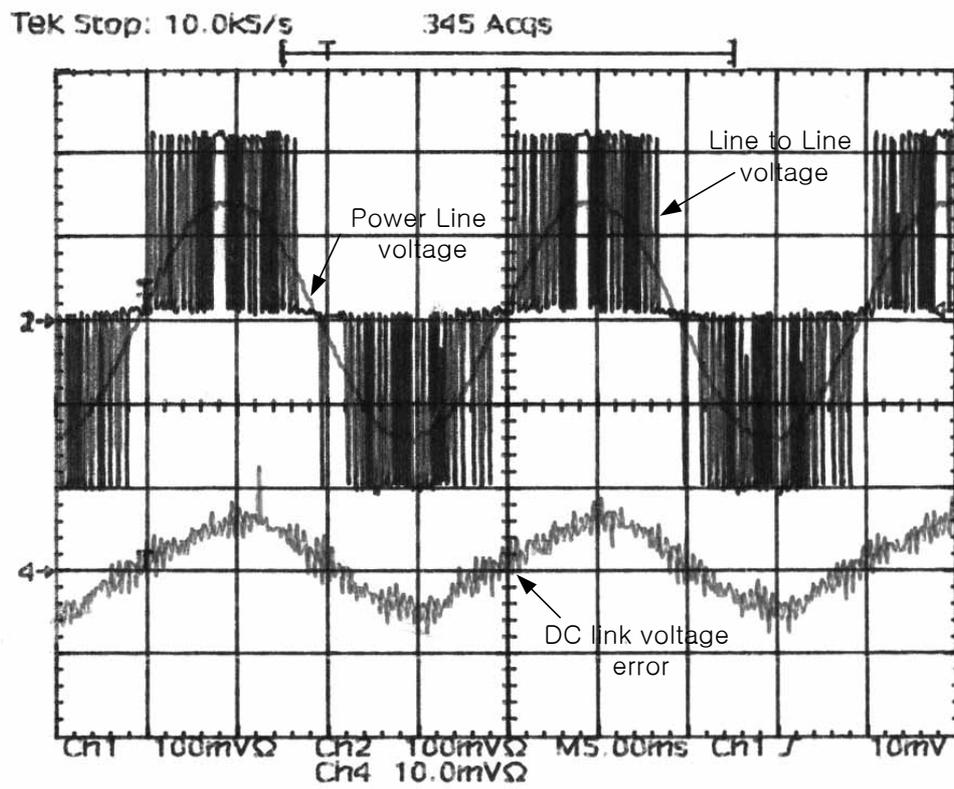


Fig. 5.8 Experimental result of SVPWM method

C mode 40[%] output

Line to Line voltage[100V/div], dc-link voltage error[10V/div]

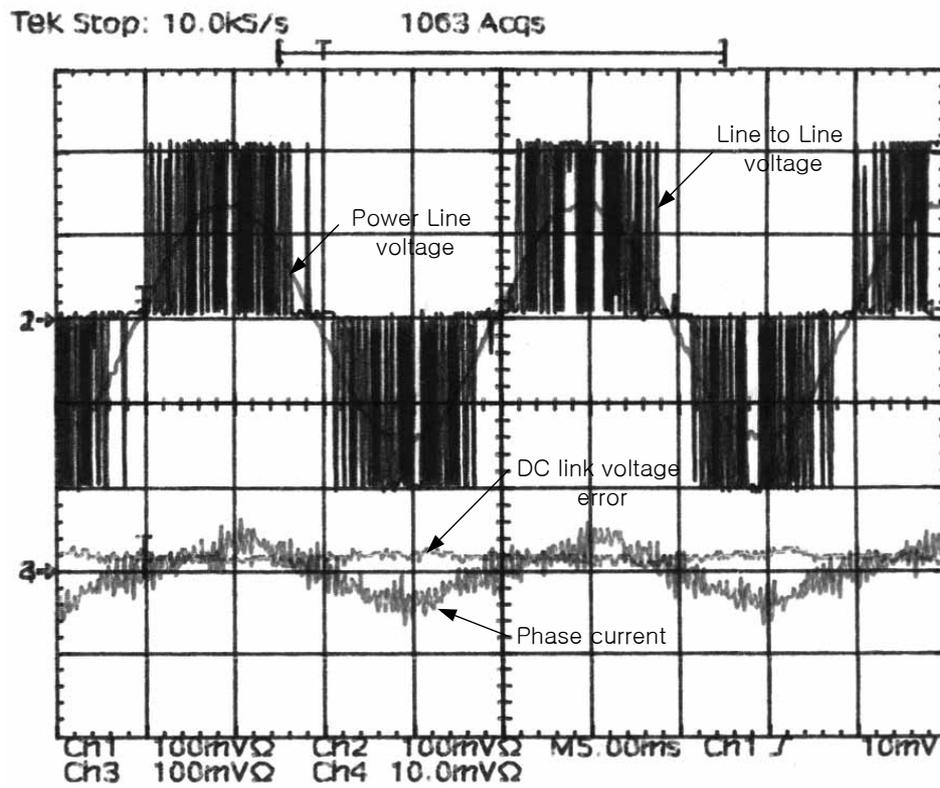


Fig. 5.9 Experimental result of the proposed SVPWM method

C mode 32[%] output

Line to Line voltage[100V/div], phase current [10A/div], dc-link
voltage error[10V/div]

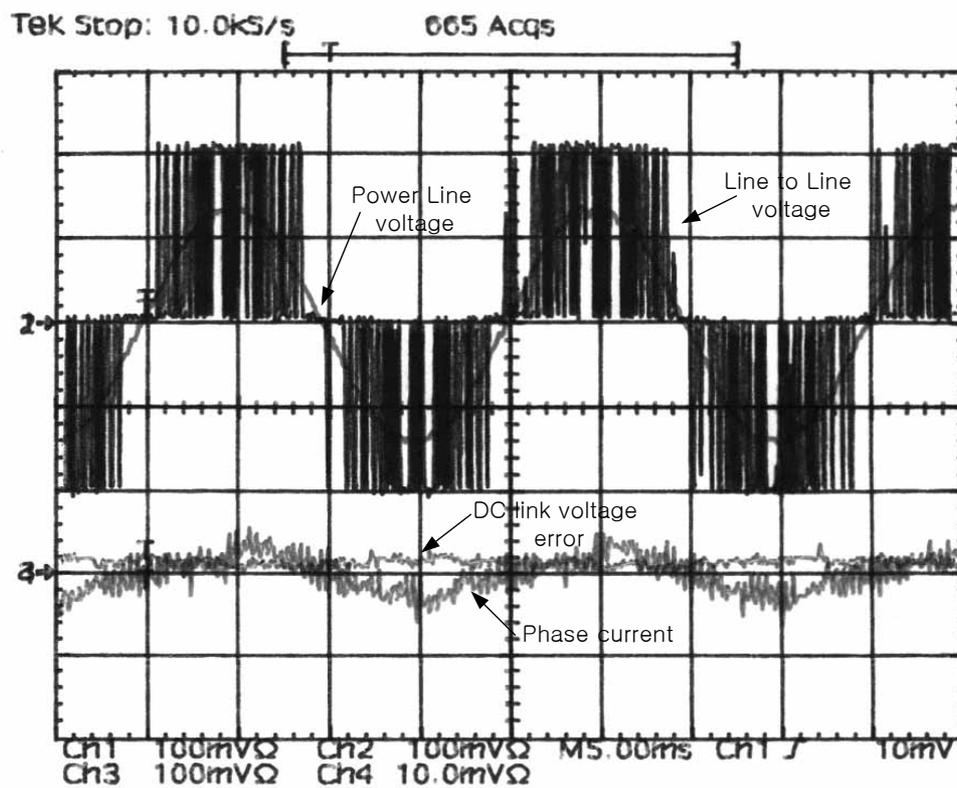


Fig. 5.10 Experimental result of the proposed SVPWM method
 C mode 25[%] output
 Line to Line voltage[100V/div], phase current [10A/div], dc-link
 voltage error[10V/div]

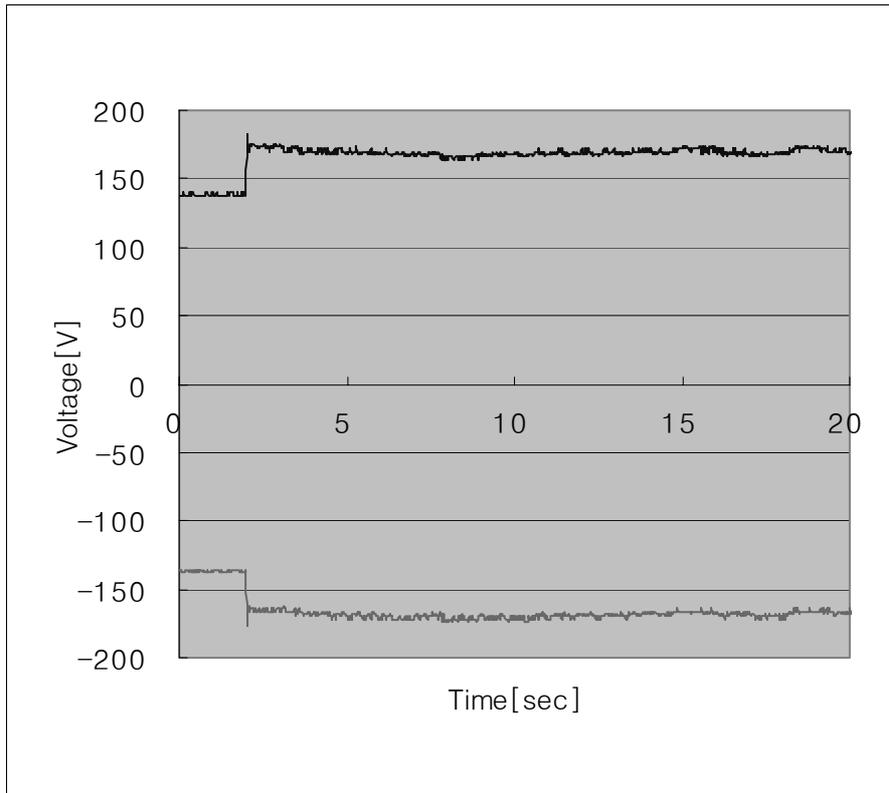


Fig. 5.11 Experimental result of SVPWM method
C mode 40[%] output

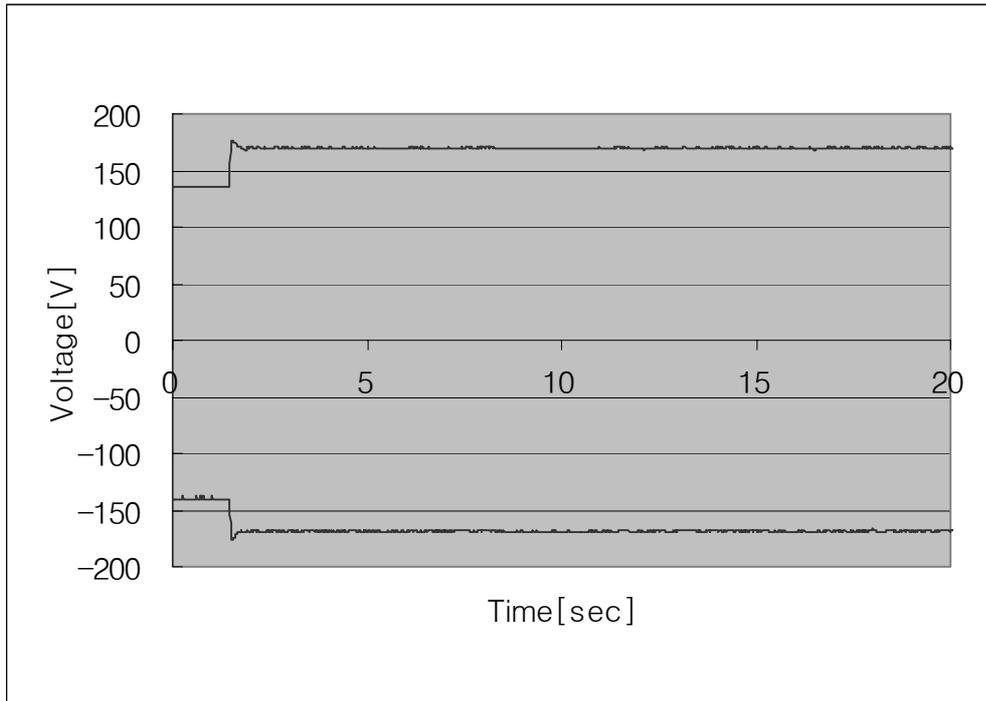


Fig. 5.12 Experimental result of the proposed SVPWM method
C mode 40[%] output

5.3 순시전력 지령값에 의한 무효전력제어 검토

본 절에서는 제안한 스위칭 순서 결정법을 이용하여 보상무효전력 출력 실험을 하였고 이를 근거로 무효전력제어에 있어서 순시전력 지령값 제어방식의 적용가능성에 대한 시뮬레이션을 하고 그 결과에 대해 고찰한다.

3레벨 인버터를 이용하여 보상무효전력 출력 실험조건은 자력식 SVC 인 3레벨 인버터를 220[V]의 무한대 모선계통 전원에 직렬로 접속시켜 놓고 계통전원의 전압과 주파수를 동기시킨다. 그리고 보상하여야 할 무효전력을 만들기 위하여 즉, 무효전력의 발생, 또는 흡수하기 위해 3레벨 인버터 전압의 크기를 출력한다.

Fig. 5.13 ~ Fig. 5.16은 순시전력 지령값에 의한 무효전력제어에 대한 시뮬레이션 결과이다. 시뮬레이션 툴은 PSIM을 이용하였고 시뮬레이션의 조건은 Fig. 2.22와 같이 자력식 SVC 인 3레벨 인버터를 무한대 모선계통과 같이 직렬로 연계시키고 계통전압에 동기하여 교류전압을 발생한다. 이때 무한대 모선전압을 일정값으로 하고 수전단의 전압은 220[V]인 초기조건으로 한다. 그리고 송전선의 임피던스와 저항분을 각각 $L=10[\text{mH}]$, $r=1.0[\Omega]$, 부하저항을 $R=50[\Omega]$ 으로 하고 수전단 전압의 변동을 무효전력의 부하로 이용한다. 이때 수전단 전압의 전압변동시간은 100[ms]로 하며 부하가 투입되었을 때의 시뮬레이션 결과에 대해 설명한다.

Fig. 5.13은 저항모드에서의 무효전력의 발생을 나타낸다. 저항모드에서는 부하단의 전압변동이 없는 상태이므로 220[V]의 3레벨 인버터의 전압출력을 한다. 이 때 발생하는 무효전력량은 0[kVar]이다.

Fig. 5.14, Fig. 5.15는 콘덴서 모드 동작을 나타낸 것으로 부하의 변동

인 수전단 전압이 각각 220[V]에서 205[V], 220[V]에서 185[V]로 강하되었을 때 보상무효전력을 나타낸다. Fig. 5.17의 실험결과에서 알 수 있듯이 수전단 전압이 220[V]에서 205[V]로 강하되었을 때 발생하는 무효전력은 $-0.4[\text{kVar}]$ 이고 185[V]로 강하되었을 때는 $-2[\text{kVar}]$ 이다. 이를 보상하기 $0.4[\text{kVar}]$ 와 $2[\text{kVar}]$ 의 무효전력을 출력하고 있음을 나타낸다.

Fig. 5.16은 리액터 모드 동작을 나타내었다. 이것은 수전단 전압이 220[V]에서 223[V]로 승압이 되었을 때 $0.1[\text{kVar}]$ 의 무효전력이 발생이 되었고 이를 보상하기 위해 $-0.1[\text{kVar}]$ 의 무효전력을 출력하는 것을 보여준다.

이상 시뮬레이션 결과에서 제안된 스위칭 순서 결정법을 순시전력 지령값 제어방식에 적용하여 수전단 전압변동으로 인해 발생하는 무효전력의 보상이 잘 되어지고 있음을 알 수 있다.

따라서 본 연구에서 제안한 스위칭 순서 결정법으로 순시전력 지령값에 의한 무효전력 제어적용에 유효함을 알 수 있다.

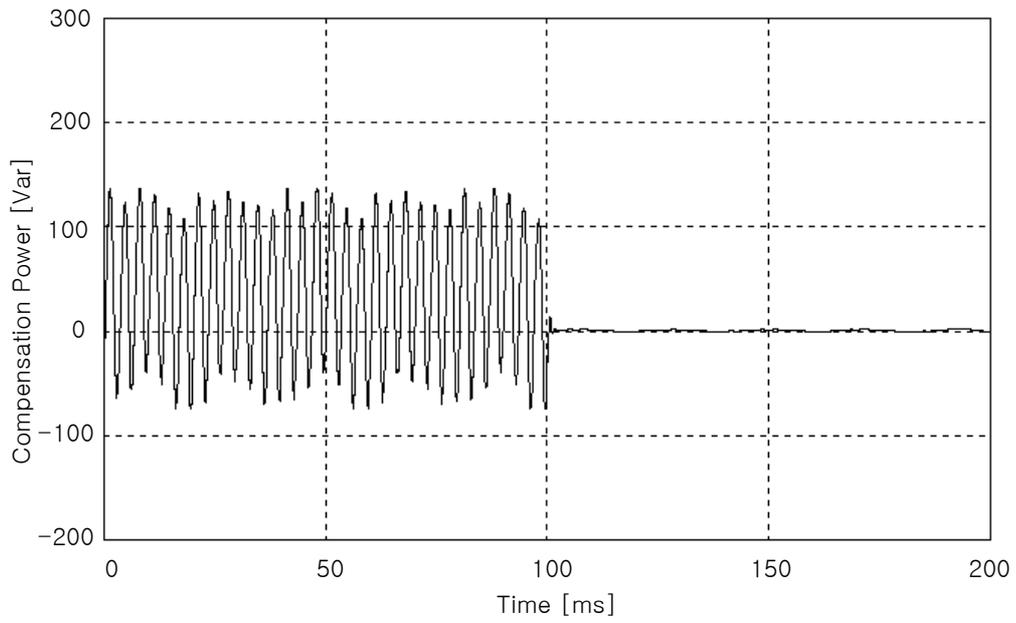


Fig. 5.13 Compensation power at resistor mode[220V]

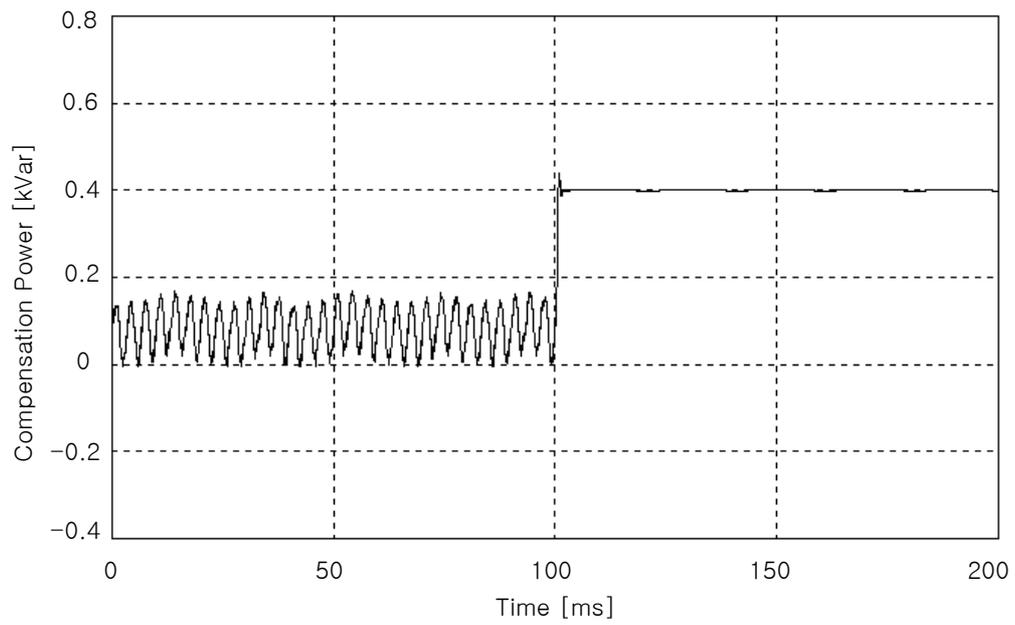


Fig. 5.14 Compensation power at condenser mode [220V→205V]

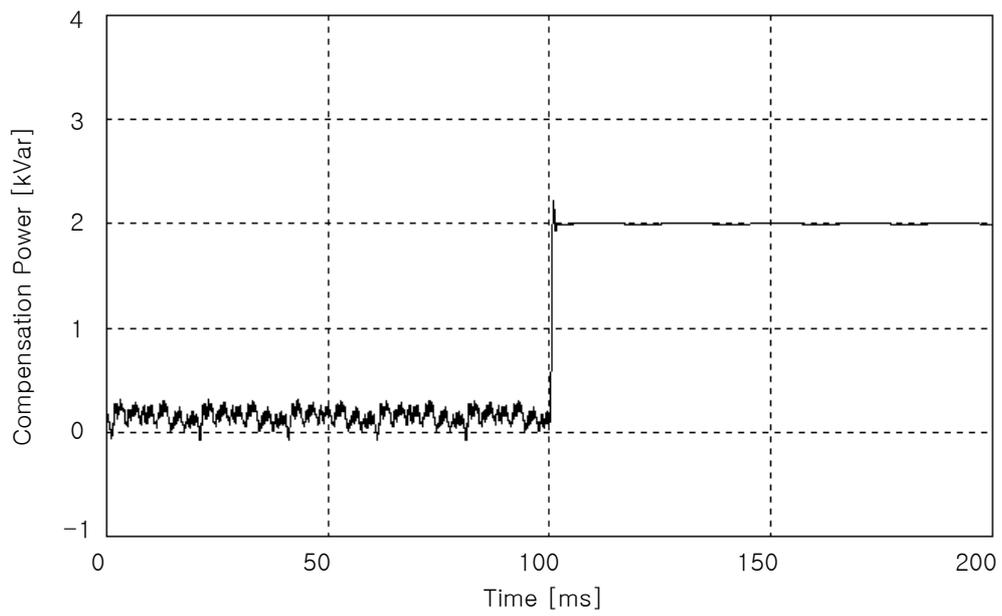


Fig. 5.15 Compensation power at condenser mode [220V→185V]

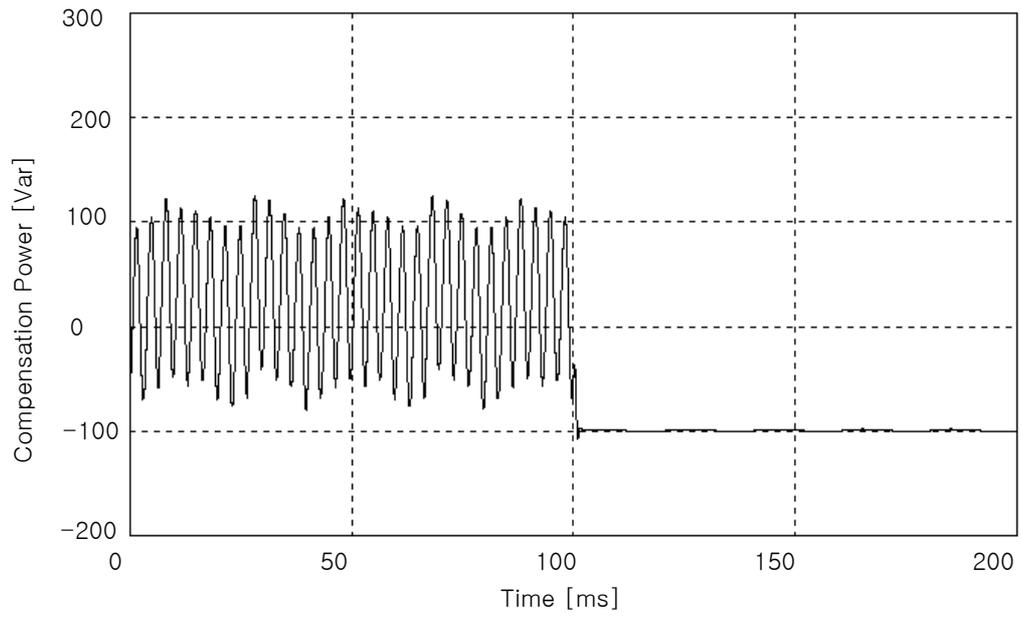


Fig. 5.16 Compensation power at reactor mode [220V→223V]

Fig. 5.17 및 Table 5.2는 본 실험에 사용된 3레벨 인버터의 보상무효 전력 출력을 나타낸 실험결과이다. 3레벨 인버터의 무효전력 목표지령치인 출력전압에 따라 무효전력 발생이 이루어짐을 알 수 있다.

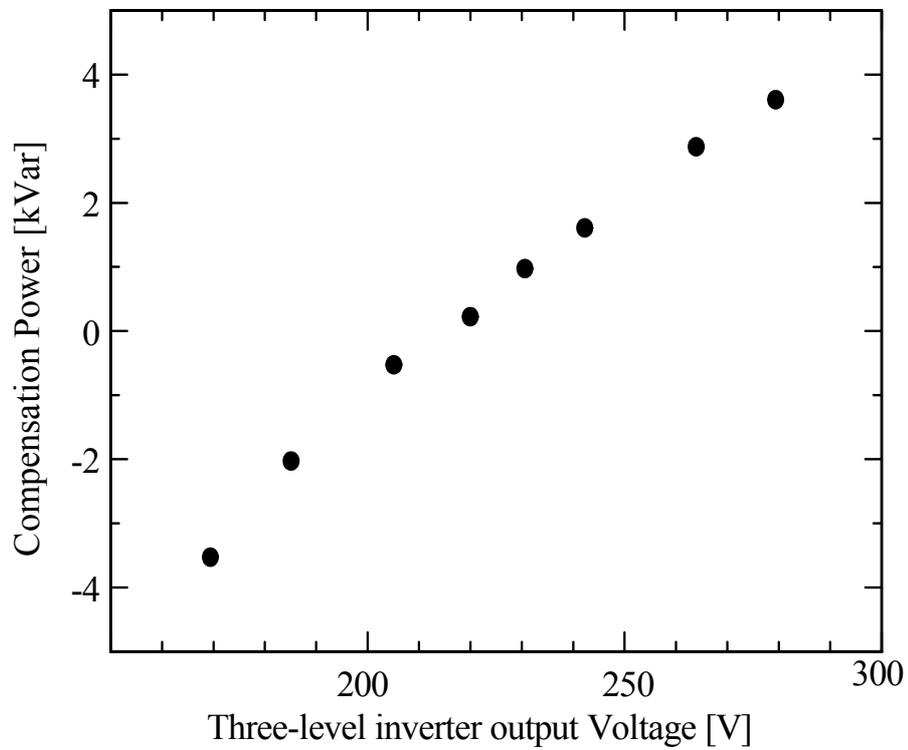


Fig. 5.17 Experimental result of compensation power

Table 5.2 Experimental result of compensation power

Three level inverter output voltage[V]	Compensation power [kVar]	SVC mode
174.5	-3.58	Reactor
185.3	-2.15	Reactor
205.5	-0.43	Reactor
220.2	0.01	Resistor
223.3	0.13	Condenser
230.4	1.01	Condenser
257.1	2.43	Condenser
263.3	3.06	Condenser
278.6	3.83	Condenser

제 6 장 결 론

전력의 수수에 있어서 역률이 항상 1이 되는 것이 가장 이상적이다. 역률이 낮을수록 전원에는 대용량의 설비시설을 필요로 하고 송배전 선로에서의 손실을 증대시킨다. 또한 기본파 성분의 무효분 변동은 부하단에서 전압변동을 발생시키고 고조파 성분은 유도장해를 일으킬 우려가 있다. 이러한 문제를 해결하기 위해 무효전력보상장치가 이용되는 데 그 중에서 멀티레벨 인버터를 이용한 자력식 SVC는 진상의 무효전력에서 지상의 무효전력까지 보상할 수 있으며 대용량화에 용이하다. 그러나 분압점 전위가 변동할 경우 정확하고 신속한 무효전력보상이 어렵게 된다. 따라서 본 논문에서는 멀티레벨 인버터의 분압점 변동을 억제하기 위해 3레벨 SVPWM 스위칭을 응용한 스위칭 순서 결정법을 제안하였다. 그리고 3레벨 인버터를 이용한 자력식 SVC에 순시전력지령값의 개념을 도입하여 고속의 무효전력 보상을 검증하였다. 이에 대한 성능평가를 위하여 직류 콘덴서의 분압점 전위를 일정하게 분압하면서 순시무효전력보상을 하는 실험으로부터 다음과 같은 결론을 얻었다.

1. 3레벨 인버터 출력을 기존 스위칭법을 이용하여 콘덴서 모드 40[%]를 출력했을 때 각 캐패시터 전위변동이 $\pm 10[V]$ 로 발생하며 중성점 전위 변동율은 2.9[%]이었다. 스위칭 순서 결정법에 의한 알고리즘으로 제어했을 때 각 캐패시터 전위변동은 $\pm 0.5[V]$ 이었으며 중성점 전위 변동율은 0.5[%]로 낮아졌다.
2. 스위칭 순서 결정법을 이용하여 3레벨 인버터를 정격 콘덴서 모드

출력 3.5[kVar]에서 정격 리액터 모드 출력인 -3.5[kVar] 까지 무효전력보상이 선형적으로 출력됨을 실험으로 확인하였다.

3. 순시전력 지령값 제어방식에 의한 무효전력 발생 실험결과 수전단 전압이 220[V]에서 205[V]로 강하되었을 때 발생하는 무효전력은 0.4 [kVar] 이었고 185[V]로 강하되었을 때는 2[kVar]이었다.
4. 스위칭 순서 결정법이 3레벨 인버터의 중성점 전위제어를 위하여 기존의 방법보다 간단하였고 스위칭 순서의 선택이 간단한 논리식으로 이루어짐으로써 제어기의 실시간 제어가 가능하였으며 순시전력제어 알고리즘 적용에 용이하다는 것을 시뮬레이션으로 확인하였다.

순시전력 지령값에 의한 무효전력제어는 수전단 전압이 급격하게 변동될 경우 무효전력을 보상하는 데는 효과적이거나, 제어 알고리즘이 복잡하고 고속제어가 요구될 경우에는 고성능의 마이크로프로세서가 필수적이다. 따라서, 더욱 단순하고 고속의 무효전력제어 알고리즘의 개발을 향후 연구과제로 남겨 둔다.

참고문헌

- [1] 色川, 系統安定化技術“停止形無効電力補償装置”へのパワーエレクトロニクスの適用, オーム, pp. 52, 昭和 62-1.
- [2] 岡崎, 小西, 加護谷, “最近の無効電力補償システム”, 富士時報 166 pp. 638, 平成 5年 10月.
- [3] 柳谷, 楠本, 山添, “高壓大容量變換装置”, 富士時報 161 pp. 351, 昭和 63年 5月.
- [4] L. Gyugyi, N. G. Hingorani, P. R. Nannery, N. Tai, “Advanced Static Var Compensator using gate turn-off thyristors for utility application”, Proc. cigre, pp. 23-28, 1990.
- [5] F.Z.peng et. al, “Multilevel Voltage-Source Inverter with Separate DC Sources for Static Var Generation ”, Conference Record . IEEE/IAS Ann. Mtg., Vol.3, pp. 2541-2547, 1995.
- [6] C. W. Edward, et al, “Advanced Static Var Generator employing GTO Thyristors”, IEEE Trans. on Power Delivery, Vol. 3, No. 4, pp. 1622-1627, Oct. 1988.
- [7] Yiqiang Chen et. al, “Regulating and Equalizing DC Capacitance voltages in Multi level STACOM”, Conference Record of the 1996 IEEE/PES Summer Meeting, 96 SM 455-6 PWRD, 1996.
- [8] C. Schauder, L. Gyugyi, T. W. Cease, A. Edris, “Development of a 100MVA Static Condenser for voltage control of transmission system”, IEEE, PES Summer meeting, pp.

120-129, 1994.

- [9] L. Gyugyi, "Dynamic compensation of ac transmission lines by solidstate synchronous voltages sources", IEEE, PES Summer meeting pp. 320-329, 1993.
- [10] J. H. Suh et al, "A New Simplified Space-Vector PWM Method for Three-Level Inverters", IEEE Trans. Power Electron., Vol. 16, No. 4, pp. 545-549, Jul. 2001.
- [11] 전기학회지, "유연송전기술 계통운용기술개발", Vol.47, No. 3 pp. 5-42, 1994.
- [12] N.Choi, "Modeling and Analysis of a Static Var Compensator Using Multilevel Voltage Source Inverter", IEEE/IAS Ann. Mtg. Conf. Rec., Vol.2, pp. 901-908, 1993.
- [13] L. Gyugyi et al, "Principles and applications of static thyristor controlled shunt compensators", IEEE Trans. Power App. and Sys., Vol. 97, No. 5 pp.1935-1945, Sept./Oct. 1978.
- [14] L. T. Moran et al., "Analysis and design of a three-phase synchronous solid-state var compensator", IEEE Trans. Ind. Appl., Vol. IA-25, No. 4, pp. 598-608, July/Aug. 1989.
- [15] Guk C. Choi et al, "Analysis and controller design of a static var compensator using three-level GTO inverter", IEEE Trans. Power Electron., Vol. 11, No. 1, pp. 57-65, Jan. 1996.
- [16] 大垣他, "NPC インバータの中性点電位變動のメカニズムと抑制法", 電気學會半導體電力變換研究會資料, SPC-93-66, pp. 61-70, 平成5年.
- [17] 市川, "大容量自動式變換器を用いた停止形無効電力補償裝置(自

- 勵式SVC)”, 電學論 B, Vol. 112, pp. 461, 平成 4年 6月. 小笠原, 澤田, 安部, 赤木, “中性點クランプ電壓形PWMインバータを用いたベクトル制御システム”, 電學論 D, Vol. 111, pp. 930-935, 1991.
- [18] 佐川・福田・大古瀬, “3レベルインバータの中性點電位變動を抑制する PWM制御法”, 電氣學會産業應用部門全國大會, pp. 351-356, 平成5年.
- [19] A. Nabae et. al, “A New Neutral-Point-Clamped PWM Inverter”, IEEE Trans. Industry Applications, Vol. IA-17, No.5, pp. 518-523, 1981.
- [20] 池田, “フリッカ防止装置パワエレクトロニクス”, パワエレクトロニクス應用技術”, pp. 314-329, 1994.
- [21] 常盤, 他, “電力系統用自勵式SVCの開発”, 電學論 B, Vol. 113, pp. 168 1993.
- [22] Eguchi, Imura, “Self-commutated inverter for fuel cell power plant”, IEEE, IAS, pp. 527, 1986.
- [23] Edane, Yamamoto, Eguchi, “DDC controller for inverter in fuel cell dispersed generation plant”, PCC-Yokohama, pp. 635, 1993.
- [24] L. Gyugyi, “Power Electronics in electric utilities, Static Var Compensator”, Proceeding of IEEE, Vol. 76, No. 4, Apr. 1998.
- [25] S. Mori, et al, “Development of A Large Static Var Generator using Self-Commutated Inverters for Improving Power System Stability”, IEEE PES Winter Meeting, Paper No. 92-WM165-1PWRS, pp. 162-167, Jan. 26-30 1992.
- [26] 김종윤, “차려식SVC용 5레벨 인버터의 콘덴서전압제어에 관한

- 연구”, 한국해양대, 공학석사논문, Aug. 1998.
- [27] J. S. Lai et. al, “Multi level Converters-A new Breed of Power Converter”, Conf. Rec. IEEE/IAS Ann. Mtg., Vol. 3, pp. 2348-2356, 1995.
- [28] R. W. Menzies et. al, “Five Level GTO Inverters for Large Induction Motor Drives”, Conference Record. IEEE/IAS Ann. Mtg. pp. 721-728, 1994.
- [29] C. Hochgraf et. al, “Comparison of Multi level Inverters for Static Var Compensation”, Conference Record. IEEE/IAS Ann. Mtg., pp. 921-928, 1994.
- [30] 林泉, 電力系統, 昭晃堂 1976.
- [31] 宮入壓太, 最新電氣機器學, 丸善 1967.
- [32] 關根康次, 電力系統過渡解析論, オーム社 1984.
- [33] 坂野鑛一・佐藤佳彦, “停止形無効電力補償裝置(SVC)の發電端設置例, 日立評論 Vol. 76, No. 12 pp. 51 1994.
- [34] Leuven EMTP Center, “Alternative Transients Program Rule Book”, 1987.
- [35] Branch of System Engineering Power Administration, “Electra-Magnetic Transients Program(EMTP) Theory Book”, 1994.
- [36] L. Dube, I. Bonfanti, “MODELS, A new Simulation Tool in the EMTP”, ETEP Vol. 2, No. 1, Jan. Feb. 1992.
- [37] Juan A. Martinez, “Educational Use of EMTP MODELS for the Study of Rotating Machine Transients”, 93 WM 126-3 PWRS 1993.

- [38] L. Dube, "Users Guide to MODELS in ATP", 1996.
- [39] 長谷川, 他, "系統安定化用大容量自勵式無効電力補償装置の開発", 電學論 D, Vol. 111, pp. 845 1991.
- [40] 藤田, 他, "母線電壓の周波数偏差に着目した超伝導エネルギー貯蔵装置による多機系統の動態安定度向上制御", 電學論 B, Vol. 114, pp. 137, 1994.
- [41] 荒木恭一, 受変電・発電設備の設計と運轉(上)(下), 電氣書院, 1976.
- [42] Mohan, Undeland, Robbins, "Power Electronics, Converters, Applications and Design", 1989.
- [43] 横田, 市川, 深尾, "自勵式SVCに用いる5レベル變換器の分壓点電位制御の特異点", 電氣學會半導體電力變換研究會資料, SPC-99-53, 1999.
- [44] 原田, 道岡, 市川, 深尾, "自勵式SVCに用いる5レベル變換器の出力電壓非對稱制御法~直流側分壓点電位の制御~", 電氣學會半導體電力變換 研究會資料, SPC-98-17, 1999.
- [45] Kalbermatten, 横田, 市川, 深尾, "5レベル變換器を用いた無効電力補償装置の低スイッチング損失PWM制御法", 電氣學會半導體電力變換研究會資料, SPC-99-32, 1999.
- [46] 近藤, 原田, 市川, 深尾, "自勵式SVCの出力リアクトルの瞬時電力を指令値とする制御方式による系統電壓の安定化", 電氣學會半導體電力變換研究會資料, SPC-97-31, 1997.
- [47] 赤木, 金澤, 藤田, 難波江, "瞬时无効電力の一般化理論とその應用", 電學論 B, Vol. 103, No. 7, pp. 41-48, 1983.
- [48] 深尾, "有効電力と無効電力" 電學誌 Vol. 101, pp. 43-47, 1981.

- [49] 井出 他, “コンデンサ分圧多レベルインバータを用いたSVG” 電気
學會半導體電力變換研究會資料, SPC-93-71, pp. 107-116, 1988.
- [50] Ichikawa F. et al, “Operating experiment of a 50MVA
self-commutated SVC at the Shin-shinano substation”,
Proceeding of the IPEC YOKOHAMA, pp.587-602, 1995.
- [51] 松野, 長澤, 大峴, 大西, 石黒, 竹田, “自勵式インバータを用いた停
止形無効電力補償装置による系統安定度の向上”, 電學論 B, Vol.
112, pp.57, 平成 4年 1月.